



UNIVERSIDADE FEDERAL FLUMINENSE
ESCOLA DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E DE
TELECOMUNICAÇÕES

ANDRÉ TIAGO QUEIROZ

Desenvolvimento de um Limitador de Corrente
de Curto-Circuito Híbrido Integrando
Eletrônica de Potência e Supercondutores

Niterói

2024

UNIVERSIDADE FEDERAL FLUMINENSE
ESCOLA DE ENGENHARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA E DE
TELECOMUNICAÇÕES

ANDRÉ TIAGO QUEIROZ

Desenvolvimento de um Limitador de Corrente de Curto-Circuito Híbrido Integrando Eletrônica de Potência e Supercondutores

Tese de Doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica e de Telecomunicações. Área de concentração: Sistemas de Energia Elétrica.

Orientador:

Guilherme Gonçalves Sotelo

Coorientador:

Alexander Polasek

Niterói

2024

Ficha catalográfica automática - SDC/BEE
Gerada com informações fornecidas pelo autor

Q3d Queiroz, André Tiago
Desenvolvimento de um Limitador de Corrente de Curto-
Circuito Híbrido Integrando Eletrônica de Potência e
Supercondutores / André Tiago Queiroz. - 2024.
127 f.: il.

Orientador: Guilherme Gonçalves Sotelo.
Coorientador: Alexander Polasek.
Tese (doutorado)-Universidade Federal Fluminense, Escola de
Engenharia, Niterói, 2024.

1. Limitador de Corrente de Curto-Circuito Híbrido. 2.
Fitas Supercondutoras de Segunda Geração. 3. Chaves
Semicondutoras de Potência. 4. Curto-Circuito. 5. Produção
intelectual. I. Sotelo, Guilherme Gonçalves, orientador. II.
Polasek, Alexander, coorientador. III. Universidade Federal
Fluminense. Escola de Engenharia. IV. Título.

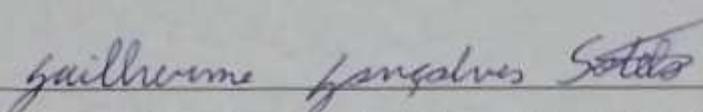
CDD - XXX

ANDRÉ TIAGO QUEIROZ

Desenvolvimento de um Limitador de Corrente de Curto-Circuito Híbrido Integrando
Eletrônica de Potência e Supercondutores

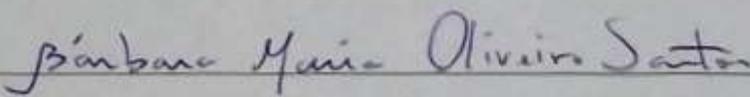
Tese de Doutorado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações da Universidade Federal Fluminense como requisito parcial para a obtenção do título de Doutor em Engenharia Elétrica e de Telecomunicações. Área de concentração: Sistemas de Energia Elétrica.

BANCA EXAMINADORA

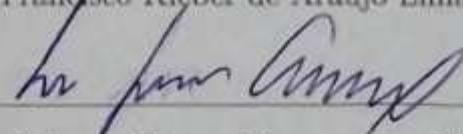

Prof. Guilherme Gonçalves Sotelo, D.Sc. – Orientador, UFF

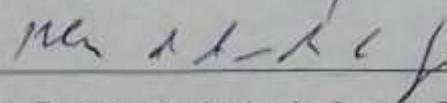

Alexander Polasek, D.Sc. – Coorientador, Cepel


Prof. Felipe Sass, D.Sc. – UFF


Prof.^a Bárbara Maria Oliveira Santos, D.Sc. – UERJ


Prof. Francisco Kleber de Araújo Lima, D.Sc. – UFC


Prof. Lucas Frizera Encarnação, D.Sc. – UFES


Prof. Rubens de Andrade Júnior, D.Sc. – UFRJ

Agradecimentos

Agradeço aos meus orientadores Guilherme Sotelo e Alexander Polasek pelo apoio, paciência e incentivo para eu concluir minha tese e a minha pós-graduação.

Agradeço aos meus amigos/colegas Alexandre Bitencourt, Cauê Nogueira, Fernando Dias e Flávio Martins, que me deram suporte durante a execução desta tese. Sem a ajuda de vocês este trabalho não seria possível!

Agradeço à minha psicóloga Noelle Brant, por me ajudar a buscar uma saúde mental dentro de uma cultura produtivista.

Agradeço à minha família, amigos e demais pessoas que de alguma forma contribuíram para este trabalho fosse possível.

Agradeço ao Cepel e à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) por fornecer recursos financeiros para o desenvolvimento desta tese (Código de Financiamento 001).

"Educação não transforma o mundo.

Educação muda pessoas.

Pessoas transformam o mundo".

(Freire, 1979)

Resumo

Limitadores de Corrente de Curto-Circuito (LCC) são aplicados em sistemas elétricos de potência para mitigar os impactos de correntes de curto-circuito acima dos níveis nominais de disjuntores existentes na rede. Algumas de suas aplicações são: proteção de sistemas elétricos de potência, plataformas *offshore* e instalações industriais. Os LCCs do tipo Híbrido (LCCH) são dispositivos baseados na associação entre LCC do tipo Supercondutor (LCCS) e de LCCs de Eletrônica de Potência (LCCEP), proporcionando o tempo de resposta rápido dos LCCS com a capacidade de aumento do tempo de limitação dos LCCEP. Nesse contexto, esta tese apresenta o desenvolvimento de um protótipo de LCCH para verificar seu desempenho, comparado a um LCCS do tipo resistivo e LCCEP separadamente, com o objetivo de demonstrar que este modelo híbrido pode apresentar um alto nível de proteção. Além disso, um modelo computacional foi desenvolvido para simular os efeitos de transientes eletromagnéticos e térmicos durante sua operação, e compará-los aos resultados experimentais. Os resultados obtidos demonstraram que LCCH é capaz de reduzir em maior proporção as magnitudes da corrente de curto-circuito, se comparado ao LCCEP e LCCS, e com um tempo de atuação menor por meio de um algoritmo de detecção baseado em sinal de tensão. Tais resultados e com a utilização do modelo de simulação, será possível projetar equipamentos em escala real para aplicações em sistemas de energia elétrica.

Palavras-chave: Limitador de Corrente de Curto-Circuito Híbrido, Fitas Supercondutoras de Segunda Geração, Chaves Semicondutoras de Potência.

Abstract

Fault Current Limiters (FCLs) have several applications in electrical power systems, mitigating the impact of fault currents above the rated levels of existing circuit breakers in the grid. Some key applications are: protecting electrical power systems, offshore platforms, and industrial installations. A Hybrid FCL (HFCL) is a device that combines the properties of both resistive Superconducting FCL (SFCL) and Solid-State FCL (SSFCL) providing the fast response time of SFCLs with the capacity to withstand longer limitation times and the reliable application of SSFCLs under high voltages. In this context, the development of a HFCL prototype was made to verify its performance, compared to a resistive SFCL and a SSFCL separately, and a demonstrated that the HFCL is capable of providing a high level of protection. Additionally, a computational model has been developed to simulate the effects of electromagnetic and thermal transients during its operation and compare them to the experimental results. The results showed that HFCL has a greater capacity to reduce the fault current compared to LCCEP and LCCS, and has a fast acting time by using a detection algorithm based on voltage signal. Such results and with simulation model application, can able to design a full-scale equipment for electrical power system.

Keywords: Hybrid Fault Current Limiter, High-Temperature Superconductor Material, Power Semiconductor Devices.

Lista de Figuras

1.1	Ensaio do LCCEP do tipo série, desenvolvido pela UFF e indústria Adelco, no Laboratório de Alta Potência, unidade Adrianópolis do Cepel.	4
2.1	Comportamento da corrente de curto-circuito com (a) e sem (b) LCC, e suas formas de onda (c).	8
2.2	Tipos de LCCs.	9
2.3	LCCs comerciais: RNA (a) DP (b) e resistores de aterramento (c). Adaptados de	10
2.4	LCCEPs do tipo: Série (a); <i>Bridge-Type</i> (b) e; Ressonante (c).	12
2.5	Diagrama do efeito Meissner-Ochsenfeld. O fluxo magnético (B) é expulso do interior do material supercondutor quando o mesmo se encontra abaixo de sua temperatura crítica T_c	14
2.6	Diagrama de fases do material supercondutor.	14
2.7	Curva logarítmica E-J para materiais HTS	15
2.8	LCCSs do tipo <i>quench</i> : Resistivo (a); Núcleo Blindado (b) e; Transformador Supercondutor (c).	17
2.9	LCCSs do tipo <i>non-quench</i> : Núcleo Saturado (a) e; Ressonante (b).	17
2.10	LCCHs do tipo: <i>Bridge-Type</i> Série (a) e Paralelo (b); Chave Mecânica Ultrarrápida (c); Núcleo Blindado com Chave Mecânica (d) e; Série (e).	19
2.11	TRL de algumas topologias de LCC. Adaptado de	22
2.12	Curto-circuito no lado CC (polo-polo) em em um sistema MTDC com quatro terminais.	23
2.13	Sentido da corrente de curto-circuito no lado CC (polo-polo) em MMC do tipo Half-Bridge. Adaptado de	24
2.14	Disjuntor do tipo híbrido para Sistemas em CC.	24

2.15	Disjuntor supercondutor do tipo híbrido para Sistemas em CC.	25
3.1	Fluxograma das atividades desenvolvidas ao longo da tese.	27
3.2	Fita supercondutora 2G da SuperOx.	28
3.3	Seção transversal da fita supercondutora 2G (a) e seu circuito elétrico equivalente (b).	29
3.4	Circuito eletrotérmico da fita supercondutora 2G aplicada.	30
3.5	Arranjo proposto do LCCS.	30
3.6	Chave IGBT da Hivron.	31
3.7	Arranjo proposto do LCCEP.	32
3.8	Circuito de proteção para sobretensão em uma chave IGBT.	32
3.9	Projeto do módulo de RNA. Vista Frontal (a). Vista 3D (b).	33
3.10	Diagrama esquemático dos LCC do tipo Híbrido (a), Supercondutor resistivo (b) e Eletrônica de Potência (c).	34
3.11	Arranjo proposto de LCCH do tipo série.	34
3.12	Circuito analógico para detecção de curto-circuito do LCCH.	35
3.13	Fluxogramas de operação do LCCEP (a) e LCCH (b).	36
3.14	Circuito equivalente para ensaio dos LCC.	37
3.15	Circuito equivalente do LCCS no PSCAD.	38
3.16	Circuito equivalente do LCCEP no PSCAD.	38
3.17	Circuito equivalente do LCCH no PSCAD.	39
4.1	Configuração plana bifilar do módulo supercondutor.	41
4.2	Módulo Supercondutor.	41
4.3	Medição da impedância da fita supercondutora.	42
4.4	Ilustração do criostato projetado.	43
4.5	Arranjo geral do ensaio de caracterização do módulo supercondutor.	43
4.6	Curva tensão <i>versus</i> corrente do módulo supercondutor.	44
4.7	Arranjo do protótipo de LCCEP.	45

4.8	Circuito equivalente do ensaio de condução direta do IGBT BSM50GB60DLC.	46
4.9	Ensaio de condução direta do IGBT BSM50GB60DLC.	47
4.10	Valores de V_{CE} em função de I_{CE} e da temperatura, obtidos no ensaio de condução direta do IGBT BSM50GB60DLC.	47
4.11	[Tensão reversa de MOSFET de Si, em pu. Adaptado de	48
4.12	Circuito equivalente do ensaio de tensão reversa do IGBT.	49
4.13	Arranjo do ensaio de tensão reversa do IGBT.	49
4.14	Tensão reversa aplicada no IGBT em temperatura ambiente e criogênica. .	50
4.15	Configuração interna do IGBT.	50
4.16	RNA usado como Z_{shunt}	51
4.17	Esquemático da medição da resistência em CC do reator de núcleo de ar. .	51
4.18	Esquemático da medição da impedância em CA do reator para várias frequências.	52
4.19	Medição da resistência em CC do reator superior	52
4.20	Medição da resistência em CC do reator do meio	53
4.21	Medição da resistência em CC do reator inferior	53
4.22	Medição da impedância em CA do reator de núcleo de ar.	53
4.23	Protótipos do LCCH, LCCS e LCCEP.	54
5.1	Elementos utilizados no teste de bancada.	56
5.2	Circuito equivalente do teste de bancada.	56
5.3	Corrente no secundário do transformador no Cenário 1 (I_{sec}).	58
5.4	Perfil de tensão em uma das chaves IGBT durante o teste do LCCEP no Cenário 1 (V_{IGBT}).	58
5.5	Tensão no secundário do transformador durante o teste do LCCEP no Cenário 1 (V_{sec}).	59
5.6	Tensão no módulo supercondutor durante o teste do LCCS no Cenário 1 ($V_{Modulo Sup.}$).	59

5.7	Tensão no módulo supercondutor para o teste do LCCH no Cenário 1 ($V_{Modulo Sup.}$).	60
5.8	Corrente no secundário do transformador no Cenário 2 (I_{sec}).	61
5.9	Tensão no módulo supercondutor durante o teste do LCCS no Cenário 2 ($V_{Modulo Sup.}$).	61
5.10	Tensão no módulo supercondutor para o teste do LCCH no Cenário 2 ($V_{Modulo Sup.}$).	62
5.11	Corrente no secundário do transformador no Cenário 3 (I_{sec}).	62
5.12	Tensão no módulo supercondutor durante o teste do LCCS no Cenário 3 ($V_{Modulo Sup.}$).	63
5.13	Tensão no módulo supercondutor para o teste do LCCH no Cenário 3 ($V_{Modulo Sup.}$).	63
5.14	Arranjo geral do ensaio do módulo supercondutor.	64
5.15	Correntes prospectiva e limitada do módulo supercondutor para tensão de 20 V no primário.	65
5.16	Correntes prospectiva e limitada do módulo supercondutor para tensão de 30 V no primário.	65
5.17	Correntes prospectiva e limitada do módulo supercondutor para tensão de 40 V no primário.	66
5.18	Corrente prospectiva no secundário do transformador.	67
5.19	Corrente limitada pelo LCCS.	67
5.20	Resistência do módulo supercondutor durante o teste do LCCS.	68
5.21	Temperatura do módulo supercondutor durante o teste do LCCS.	69
5.22	Corrente limitada pelo LCCEP.	69
5.23	Tensão no secundário do transformador com o LCCEP.	70
5.24	Corrente limitada pelo LCCH.	70
5.25	Tensão no secundário do transformador com o LCCH.	71
5.26	Tensão no módulo supercondutor durante o teste do LCCH.	71

5.27 Resistência do módulo supercondutor para o LCCH.	72
5.28 Temperatura do módulo supercondutor para o LCCH.	72
5.29 Diagrama unifilar do alimentador IEEE 13 barras simulado.	73
5.30 Corrente prospectiva da barra 650.	74
5.31 Tensão prospectiva da barra 650.	74
5.32 Corrente total com a aplicação do LCCEP.	76
5.33 Corrente no reator com a aplicação do LCCEP.	76
5.34 Corrente no módulo de chaves do LCCEP.	77
5.35 Tensão no módulo de chaves do LCCEP.	77
5.36 Tensão total no LCCEP.	78
5.37 Corrente total com a aplicação do LCCS.	79
5.38 Corrente no reator com a aplicação do LCCS.	79
5.39 Corrente no módulo supercondutor do LCCS.	80
5.40 Tensão no módulo supercondutor no LCCS.	80
5.41 Tensão total no LCCS.	81
5.42 Resistência do módulo supercondutor para o LCCS.	81
5.43 Temperatura do módulo supercondutor para o LCCS.	82
5.44 Corrente total com a aplicação do LCCH.	82
5.45 Corrente no reator com a aplicação do LCCH.	83
5.46 Corrente no ramo de comutação do LCCH.	83
5.47 Tensão total no LCCH.	84
5.48 Tensão no módulo supercondutor para o LCCH.	84
5.49 Resistência do módulo supercondutor para o LCCH.	85
5.50 Temperatura do módulo supercondutor para o LCCH.	85

Lista de Tabelas

3.1	Características nominais dos reatores.	33
4.1	Dados dos componentes do módulo de chaves.	45
5.1	Cenários do teste de bancada.	57
5.2	Configuração dos ensaios do módulo supercondutor.	64
5.3	Níveis de limitação do módulo supercondutor.	66
5.4	Dados da rede para especificação dos LCC.	75
5.5	Especificação dos componentes dos LCC por fase.	75

Lista de Abreviaturas e Siglas

LCC	Limitadores de Corrente de Curto-Circuito	1
LCCH	Limitadores de Corrente de Curto-Circuito Híbrido	2
LCCS	LCCs Supercondutores	2
LCCEP	LCCs de Eletrônica de Potência	2
MTDC	<i>Multi-Terminal Direct Current</i>	2
VSC	<i>Voltage Source Converters</i>	2
2G	Segunda Geração	2
CC	Corrente Contínua	2
SMES	<i>Superconducting Magnetic Energy Storage</i>	3
DP	Dispositivos Pirotécnicos	9
RNA	Reatores de Núcleo de Ar	9
CA	Corrente Alternada	12
T_c	Temperatura Crítica	13
HTS	<i>High-Temperature Superconductor</i>	13
B_c	Campo Magnético Crítico	13
I_c	Corrente Crítica	13
B_c	Densidade de Fluxo Magnético Crítico	13
J_c	Densidade de Corrente Crítica	14
H_c	Intensidade de Campo Magnético Crítico	14
J_d	Densidade de Corrente de Desemparelhamento	15
E_c	Campo Elétrico Crítico	15
E	Campo Elétrico	16
T	Temperatura	16
nt	Índice de Transição	16

H	Intensidade de Campo Magnético	16
J	Densidade de Corrente	16
TRL	<i>Technology Readiness Levels</i>	21
HVDC	<i>High-Voltage Direct Current Transmission Systems</i>	22
MMC	<i>Modular Multilevel Converter</i>	23
IGBT	<i>Insulated Gate Bipolar Transistor</i>	25
MVS	<i>Mechanical Vacuum Switch</i>	25
REBCO	<i>Rare-Earth Barium Copper Oxide</i>	28
PSCAD	<i>Power Systems Electromagnetic Transients Simulations Computer-Aided Design</i>	30
MMQ	Método dos Mínimos Quadrados	35
LN₂	nitrogênio líquido	40
PRODIST	Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional	58
VTCD	Variação de Tensão de Curta Duração	58

Sumário

1	Introdução	1
1.1	Motivação	2
1.2	Originalidade e Contribuição da Tese	3
1.3	Objetivos	4
1.4	Publicações e Patente Oriundas da Tese	4
1.5	Estrutura do Documento da Tese	6
2	Estado da Arte de Limitadores de Corrente de Curto-Circuito	7
2.1	LCCs Comerciais	9
2.2	LCCs de Eletrônica de Potência	11
2.3	Supercondutividade	12
2.3.1	Resistividade Nula em CC	13
2.3.2	Diamagnetismo Perfeito	13
2.3.3	Parâmetros Críticos	13
2.3.4	Materiais Supercondutores do Tipo I e II	15
2.3.5	Curva E-J	15
2.4	LCCs Supercondutores	16
2.5	LCC Híbridos	18
2.6	Nível de Maturidade Tecnológica dos LCCs	21
2.7	Disjuntores para Sistemas em Corrente Contínua	22
3	Projeto e Modelagem dos LCCs	26

3.1	Projeto do LCCS	27
3.2	Projeto do LCCEP	31
3.3	Projeto do Elemento <i>Shunt</i>	32
3.4	Projeto do LCCH	33
3.5	Algoritmos de Detecção de Curto-Circuito para o LCCEP e LCCH	35
3.6	Simulação dos LCC e dos Ensaios	37
4	Protótipos dos LCCs e Comissionamento	40
4.1	Construção do LCCS	40
4.2	Construção do LCCEP	44
4.2.1	Ensaio de Condução Direta do IGBT com Fonte de Corrente Controlada	45
4.2.2	Ensaio de Tensão Reversa do IGBT com Fonte de Tensão Controlada	48
4.3	Impedância <i>Shunt</i>	50
4.4	Construção do LCCH	54
5	Resultados e Discussões	55
5.1	Teste em Bancada Laboratorial	55
5.1.1	Cenário 1	57
5.1.2	Cenário 2	60
5.1.3	Cenário 3	62
5.2	Teste do Módulo Supercondutor em Alta Corrente	64
5.3	Validação do Modelo Computacional	66
5.4	Simulação no Caso IEEE 13 Barras	73
6	Conclusão e Trabalhos Futuros	86
	Referências	89

Capítulo 1

Introdução

Em função do constante crescimento da demanda e da inserção de novas fontes de geração nos sistemas de energia elétrica, existe um aumento dos níveis de curto-circuito, sobretudo nos pontos de conexão dessas novas unidades de geração de energia [1]. Uma vez que diversas subestações foram projetadas há algumas décadas, assim como a própria rede de transmissão e distribuição, este aumento pode levar a superação da capacidade dos equipamentos presentes nas mesmas em suportar estas correntes. Além disso, tais níveis podem trazer problemas para dispositivos de proteção como disjuntores, religadores automáticos, em relação ao tempo de abertura dos contatos mecânicos e com a extinção do arco voltaico [2].

Existem determinados métodos e soluções aplicadas para reduzir tais magnitudes de corrente como, por exemplo, o seccionamento de barramentos e circuitos, as restrições operativas, a inserção de impedância no neutro, especificação de transformadores de impedância elevada, a substituição/recapacitação de equipamentos superados, e a implementação de Limitadores de Corrente de Curto-Circuito (LCC) [2]. Dentre essas soluções, o LCC distingui-se das demais por possibilitar uma menor alteração na topologia da rede pré-existente, baixa queda de tensão durante a condição normal do sistema, e a inserção de uma impedância elevada durante o curto-circuito, mitigando a corrente em frações de ciclos da rede [3]. Além disso, tal alternativa pode-se apresentar como uma solução de menor custo e maior viabilidade, se comparada com a recapacitação de uma subestação e seus equipamentos, por exemplo [4]. Com a aplicação de LCCs nestas subestações, é possível que os dispositivos de proteção convencionais que estejam superados, como disjuntores e religadores automáticos, possam atuar de acordo com seus limites de suportabilidade e em um tempo suficientemente seguro.

Dentre os principais tipos de LCC, destacam-se os Limitadores de Corrente de Curto-Circuito Híbrido (LCCH) baseados na associação sinérgica entre LCCs Supercondutores (LCCS) e do LCCs de Eletrônica de Potência (LCCEP). As vantagens deste modelo híbrido são a possibilidade de reduções na quantidade de fitas supercondutoras, de chaves semicondutoras (sendo as chaves semicondutoras consideradas neste trabalho apenas às de potência), do tempo de recuperação, além de viabilizar um tempo maior de limitação e aplicação para tensões mais elevadas, quando comparado aos LCCs compostos apenas por supercondutores ou eletrônica de potência [2], [3], [5].

O uso de materiais supercondutores com chaves de eletrônica de potência também é estudado para a construção de disjuntores de Corrente Contínua (CC) em sistemas multi-terminais de alta tensão, em inglês, *Multi-Terminal Direct Current* (MTDC), que utilizam conversores do tipo *Voltage Source Converters* (VSC) [6], [7]. Este tipo de sistema apresenta magnitudes de correntes de curto-circuito elevadas e em um tempo na ordem de até 5 ms, sendo necessária a atuação rápida destes disjuntores que justifica a aplicação destas duas tecnologias.

Neste contexto, este trabalho apresenta um estudo de um LCCH, composto por um conjunto de chaves semicondutoras associados em série com fitas supercondutoras de Segunda Geração (2G). Um protótipo de LCCH em escala reduzida foi desenvolvido para testes em bancada, projetado para uma tensão nominal de 127 V, corrente nominal de 230 A, e corrente de pico de até 1200 A durante 1 ms. Também foi desenvolvido um modelo computacional dos principais componentes do LCCH, para simulação e validação com os resultados experimentais de bancada, assim como sua especificação e simulação no sistema IEEE 13 barras para análise dos três LCCs discutidos neste trabalho em potências elevadas (a nível de distribuição de energia elétrica).

1.1 Motivação

A aplicação de chaves semicondutoras operando em conjunto com materiais supercondutores permite que sejam desenvolvidos projetos de LCCHs otimizados. Estas otimizações possibilitam reduzir a quantidade de fitas supercondutoras 2G, assim como na quantidade necessária de chaves para composição dos mesmos. Além disso, a aplicação de chaves semicondutoras com materiais supercondutores viabiliza o desenvolvimento de demais tecnologias, como [8]:

- Chave responsável pelo fechamento da bobina supercondutora (de baixa perda) em um *Superconducting Magnetic Energy Storage* (SMES);
- Desenvolvimento de inversores de frequência para motores supercondutores e SMES;
- Construção de conversores *buck-boost* com bobina supercondutora que permite maior tensão de saída;
- Aplicações aeroespaciais, navais, e demais áreas em que demandem alta densidade de potência e energia;
- Disjuntores do tipo CC para sistemas MTDC.

Outra motivação deste trabalho foi o desenvolvimento de um LCCEP mostrado na Figura 1.1 a ser instalado em uma subestação (13,8 kV), em parceria com a Universidade Federal Fluminense (UFF), a indústria Adelco e a concessionária Light S.A., no projeto P&D intitulado "Desenvolvimento de Protótipo em Média Tensão do Limitador de Corrente de Curto-Circuito para Sistemas de Distribuição"[9]. Tal projeto possibilitou desenvolver esta tese como um desdobramento de possíveis tecnologias de LCC, com base na configuração série de LCCEP apresentada na seção 2.2.

1.2 Originalidade e Contribuição da Tese

Existem na literatura diversos trabalhos sobre LCCs, principalmente nas duas últimas décadas [1], [2], [3]. Porém, algumas tecnologias como o LCCH necessitam de mais estudos relacionados a sua validação experimental por meio de testes em protótipos, se comparada a topologias com um nível de maturidade tecnológica (em inglês, *Technology Readiness Level*) mais avançado, como os LCCS do tipo resistivo [4], [5], [10].

Outras originalidades e contribuições deste trabalho são: utilizar algoritmo de detecção de curto-circuito baseado na queda de tensão existente durante a transição do material supercondutor para o estado normal; fazer uma comparação entre outras tecnologias de LCCs (Supercondutores e de Eletrônica de Potência) e; validar um protótipo de LCCH, assim como a de seu modelo de simulação que contempla análises de transitórios eletromagnético e térmico.



Figura 1.1: Ensaio do LCCEP do tipo série, desenvolvido pela UFF e indústria Adelco, no Laboratório de Alta Potência, unidade Adrianópolis do Cepel.

1.3 Objetivos

O objetivo principal da tese é contribuir na área de limitadores de corrente de curto-circuito, envolvendo tecnologias com supercondutores e chaves semicondutoras, baseado na interligação série destes elementos para construção de um LCCH.

Os objetivos específicos são: propor um algoritmo de detecção mais eficiente para LCCs e; analisar o desempenho de um LCCH experimentalmente e através de simulações.

1.4 Publicações e Patente Oriundas da Tese

Até a presente data, os seguintes trabalhos foram publicados em revistas e congressos como resultados da pesquisa de doutorado, referentes ao LCCS, LCCEP e LCCH:

- "Development of a Hybrid Fault Current Limiter", publicado em 2024 pela revista IEEE Transactions on Applied Superconductivity. [11]
- "Development of a Full-Scale Switched Reactor Fault Current Limiter for Distribution System", publicado em 2023 pelo Simpósio Brasileiro de Automação Inteligente

e o Simpósio Brasileiro de Sistemas Elétricos. [9]

- "Simulação de Transitórios Eletromagnéticos em uma Rede Real com a Aplicação de um Limitador de Corrente de Curto-Circuito Supercondutor Resistivo", publicado em 2022 pelo Simpósio Brasileiro de Sistemas Elétrico. [12]
- "Tests and Recovery Under Load Simulations of a Novel Bifilar Resistive SFCL Having Undulated Shape Configuration", publicado em 2021 pela revista Superconductor Science and Technology. [4]
- "Fault Current Limiters: A Case Study of Protection and Operational Continuity for FPSOs", publicado em 2021 na revista Electrical Engineering. [13]
- "Novel Design of a Hybrid Superconducting Fault Current Limiter with Controlled Solid-State Device", publicado em 2021 pela revista Journal of Microwaves, Optoelectronics and Electronics and Eletromagnetic Applications. [14]
- "Impact of Resistive Superconducting Fault Current Limiter and Distributed Generation on Fault Location in Distribution Networks", publicado em 2020 na revista Electric Power Systems Research. [15]
- "Simulações de Limitador de Corrente de Curto-Circuito Supercondutor na Rede Elétrica da LIGHT S.A.", publicado em 2019 pelo Seminário Nacional de Produção e Transmissão de Energia Elétrica. [16]
- "Modelagem de r-LCCS e Aplicação na Melhoria da Qualidade de Energia", publicado em 2019 pela Conferencia Brasileira sobre Qualidade da Energia Elétrica. [17]

Também foi realizado o pedido de patente intitulado "Método Rápido de Detecção de Curto-Circuito", no INPI (Instituto Nacional da Propriedade Industrial) na data 22/08/2022. O tipo de patente foi "Privilégio de Inovação" e o número do registro é BR10202201670. Esta patente foi oriunda do projeto P&D realizado entre a UFF, a indústria Adelco e a concessionária Light S.A., citado na seção 1.1, referente ao algoritmo de detecção de curto-circuito para o modelo LCCEP do tipo série.

1.5 Estrutura do Documento da Tese

Este manuscrito está dividido da seguinte forma: neste capítulo 1 é realizada uma introdução sobre o tema de tese proposta, destacando as motivações, originalidade e objetivos; no capítulo 2 é feita uma breve revisão bibliográfica sobre os principais tipos de LCCs existentes na literatura, assim como um breve análise de disjuntores do tipo CC para sistemas MTDC; no capítulo 3 são pontuados os modelos de simulação dos principais componentes do LCCH a ser construído; no capítulo 4 são mostradas a elaboração do protótipo de LCCH, assim como a montagem dos testes experimentais; no capítulo 5, são apresentados os resultados e análises obtidos experimentalmente e através de simulações e; por último, no capítulo 6 são feitas as conclusões da tese e as sugestões de trabalhos futuros.

Capítulo 2

Estado da Arte de Limitadores de Corrente de Curto-Circuito

Existe um aumento constante na demanda por energia elétrica, assim como na inserção de geração distribuída (GD) e novas usinas integradas ao sistema de potência. Além disso, a aplicação de linhas de transmissão em paralelo para transmitir mais potência e a interconexão de pontos no sistema para atingir maior confiabilidade também são implementadas gradualmente na rede básica. No entanto, todos esses fatores podem levar à escalada do nível de curto-circuito em determinados pontos na rede [2], [5]. Como consequência, os equipamentos de proteção anteriormente especificados para uma condição de falhas de magnitudes inferiores podem não ser capazes de desempenhar suas funções de modo satisfatório e seguro. Estas novas magnitudes das correntes de curto-circuito podem inclusive causar efeitos adversos sobre os demais equipamentos da rede como, por exemplo, estresse dinâmico e térmico, sobretensão transitória e perda de vida útil [2].

Dentre as soluções utilizadas para minimizar estes novos níveis de corrente, os LCCs se apresentam como uma solução de menor custo, se comparada a recapacitação de uma subestação ou a construção de uma nova, por exemplo. Eles podem ser utilizados em diversos pontos do sistema, como proteção de geradores, subestações elevadoras (sistema de transmissão), abaixadoras (sistema de distribuição), dentre outros [2], [3]. A Figura 2.1 ilustra o funcionamento de um LCC. O sistema quando opera sem a presença de um LCC, mostrado na Figura 2.1 (a), pode apresentar elevados níveis de corrente de curto-circuito (em vermelho). O valor da corrente obtida sem LCC instalado no sistema (curva vermelha da Figura 2.1 (c)) recebe o nome de corrente prospectiva. O LCC tem a função de introduzir no sistema uma impedância série, conforme a Figura 2.1 (b), para diminuir o valor da corrente durante o curto-circuito (em azul). Esta corrente é denominada de limitada, conforme a curva em azul da Figura 2.1 (c).

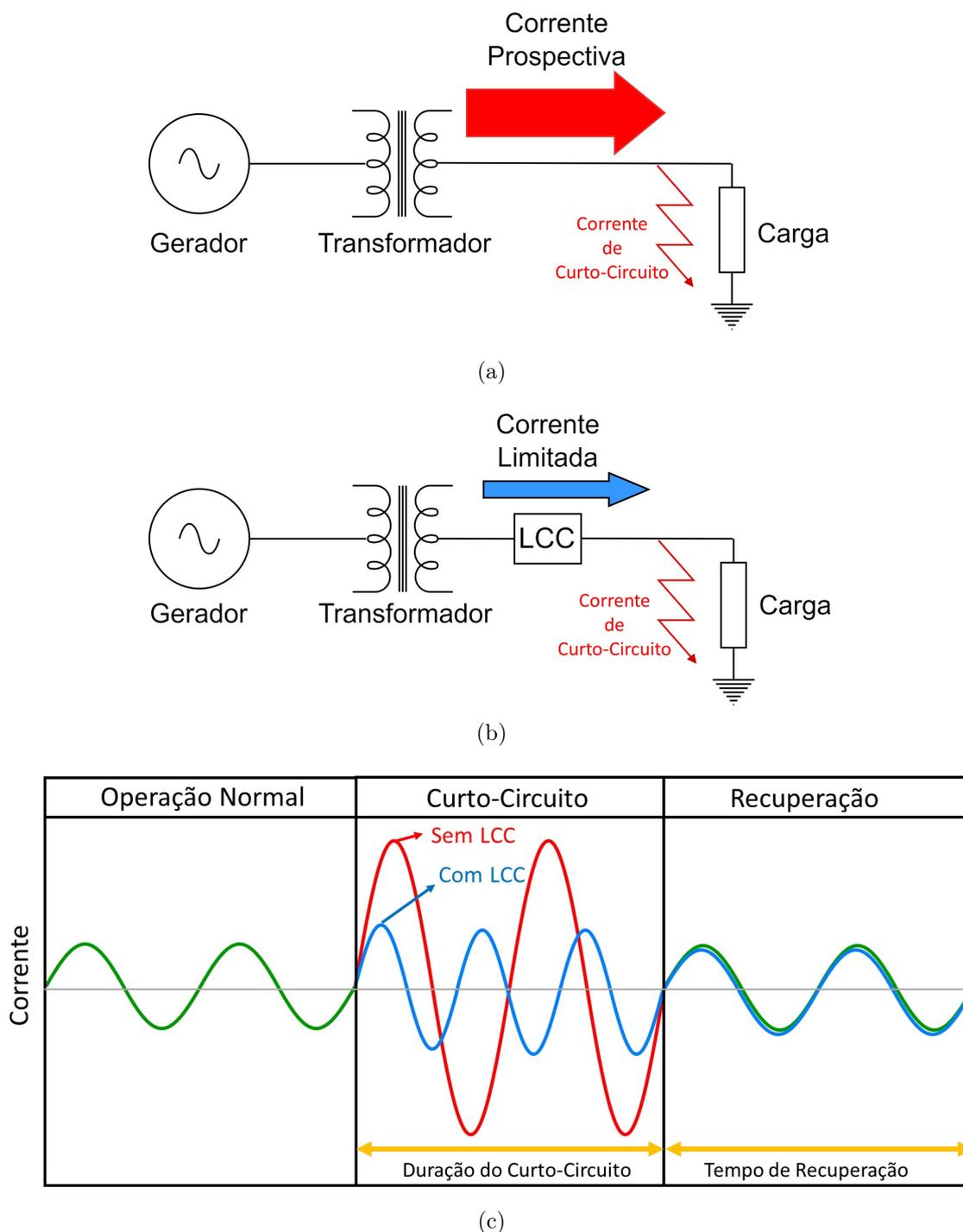


Figura 2.1: Comportamento da corrente de curto-circuito com (a) e sem (b) LCC, e suas formas de onda (c).

Idealmente, o LCC deve ser capaz de reduzir o primeiro e os demais picos da corrente de curto-circuito, além de suportar tensões impostas pelo sistema. No modo "operação normal", ele deve exibir uma baixa impedância, baixas quedas de tensão e baixa dissipação de energia, enquanto em condição de falta, deve ter grande impedância. O tempo de atuação e recuperação devem ser mínimos, considerando três condições possíveis: sem

carga; com carga; e com sobrecarga. Os custos de instalação e manutenção devem ser baixos e ter longa vida útil [1].

Diversas configurações de LCCs podem ser encontradas na literatura, podendo ser divididas em 4 grandes grupos, mostrados na Figura 2.2 [1]: LCCs comerciais; LCCs de eletrônica de potência (LCCEP); LCCs supercondutores (LCCS) e; LCCs híbridos (LCCH). Nas seções 2.1, 2.2, 2.4 e 2.5 serão destacadas as tecnologias comerciais, os LCCEP, os LCCS e os LCCH, respectivamente. Na seção 2.3 são sumarizados os conceitos básicos de supercondutividade para compreensão da tecnologia a ser empregada nas configurações dos LCCs supercondutor e híbrido. Além disso, na seção 2.7 serão apresentadas configurações de disjuntores CC para sistemas MTDC que utilizam eletrônica de potência e material supercondutor para interrupção da corrente de curto-circuito em sistema CC.

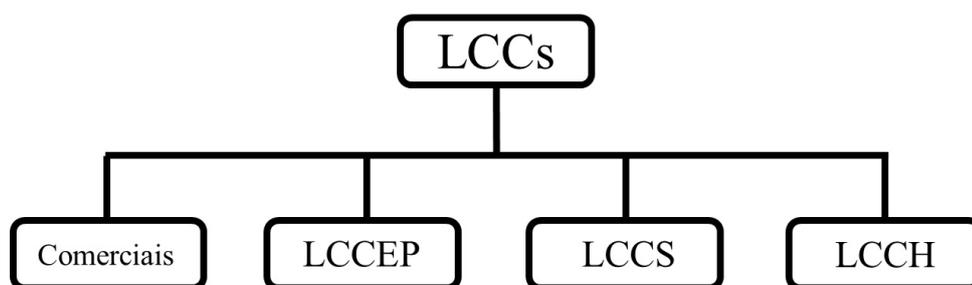


Figura 2.2: Tipos de LCCs.

2.1 LCCs Comerciais

Os LCCs comerciais se destacam pelo seu grau de maturidade e desenvolvimento tecnológico. São tecnologias já inseridas pelo mercado no sistema elétrico por diversos fabricantes. Dentre os principais tipos, destacam-se os Reatores de Núcleo de Ar (RNA), o Dispositivos Pirotécnicos (DP), e o resistores de aterramento, exibidos na Figura 2.3 pelas empresas Trench [18], ABB [19] e OHMIC [20], respectivamente.

Os RNAs são a tecnologia para a limitação de correntes mais antiga aplicada em sistemas de potência. Devido ao núcleo de ar, estes reatores conseguem manter o valor da reatância constante quando submetidos a elevados níveis de corrente, diferentemente de reatores com núcleo ferromagnético em que o efeito de saturação poderia ocorrer, reduzindo-se a reatância do equipamento. Sua instalação é realizada em série com o sistema a ser protegido [21]. Durante o curto-circuito, a impedância com característica indutiva inserida pelo reator limita a corrente de forma que os dispositivos de proteção

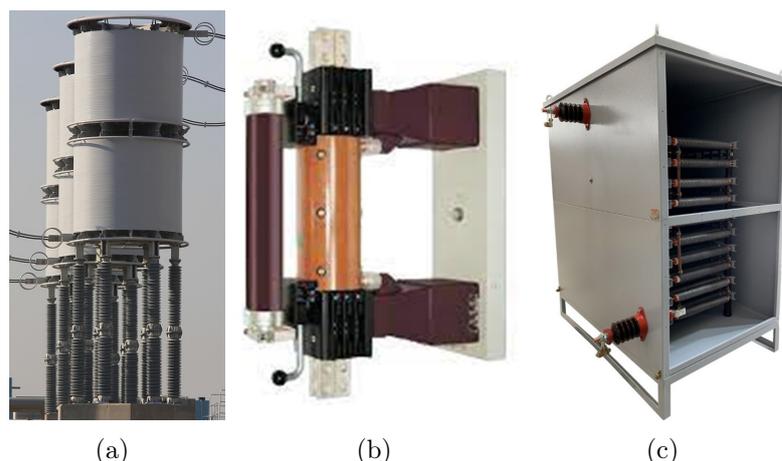


Figura 2.3: LCCs comerciais: RNA (a) DP (b) e resistores de aterramento (c). Adaptados de [18] [19] [20].

possam atuar, em uma condição mais segura. Durante o regime permanente, a impedância adicionada pelo RNA ao sistema também apresenta efeitos indesejados, como aumento da queda de tensão e das perdas por efeito Joule. Ainda assim, em função de sua simplicidade e baixo custo relativo, os RNAs são considerados como uma solução comercial economicamente viável, principalmente para sistemas de transmissão [22].

Os DPs são limitadores com princípio de atuação semelhante aos fusíveis, capazes de interromper correntes de curto-circuito em menos de $1/4$ de ciclo. Seu desenvolvimento foi devido à limitação na condução de correntes nominais dos fusíveis tradicionais em até 300 A, sendo que os DPs podem chegar até 5000 A [23]. São constituídos basicamente por dois condutores em paralelo: um condutor principal e um elemento fusível. O condutor principal conduz a corrente nominal do circuito, e no instante em que um determinado valor instantâneo da corrente e uma taxa de elevação da mesma (di/dt) pré-estabelecidos são ultrapassados, ocorre o disparo eletrônico de um atuador químico que explode e interrompe o condutor principal, fazendo com que o elo fusível em paralelo limite e interrompa a corrente de curto-circuito através de sua fusão [13].

A aplicação do DP é voltada principalmente para instalações industriais e plataformas de petróleo *offshore*, nas quais se tem elevadas correntes nominais e de curto-circuito, além de falhas do tipo permanente (diferentemente de sistemas de distribuição aéreo, em que curtos-circuitos do tipo transitório são mais frequentes). Uma das desvantagens desse LCC é a necessidade de substituição dos insertos após sua atuação. Isso pode levar a restrições operativas em uma planta industrial, por exemplo, causando perdas de produção [24]. Além disso, atualmente a aplicação de DPs está limitada para tensões de até 40,5 kV [19].

A utilização de resistores de aterramento no neutro em redes de distribuição e industriais, tanto em média quanto em baixa tensão, é uma prática antiga e bastante disseminada em sistemas de potência [25]. Sua aplicação se justifica na limitação das correntes de curto-circuito assimétricas, compostas por componentes de sequência zero (com retorno à terra), em especial para falhas do tipo monofásica que representam quase 80% dos casos em sistemas de distribuição [26]. Apesar de ser considerada uma alternativa de custo baixo, esta solução é apenas capaz de limitar curtos-circuitos do tipo bifásico com retorno à terra e monofásico, não contemplando os demais casos, além de permitir o surgimento de uma diferença de potencial entre a terra e o neutro do circuito/transformador, proporcional aos valores da resistência e da corrente de curto-circuito [27].

2.2 LCCs de Eletrônica de Potência

Os recentes avanços na tecnologia de semicondutores de alta potência, como tiristores de alta tensão e corrente de demais dispositivos baseados em silício, viabilizaram o desenvolvimento de LCCEPs comercialmente aplicáveis para classes de média e alta tensões. Potencialmente, os LCCEPs podem apresentar benefícios, como baixo custo em comparação com alguns tipos de LCCSs, estrutura mais flexível devido a modularização de conversores eletrônicos de potência, e rápido avanço tecnológico de materiais semicondutores (em comparação com outras tecnologias) a custos competitivos [3]. Em geral, os LCCEPs são compostos por um arranjo de chaves semicondutoras, um conjunto de dispositivos de proteção para as mesmas (*snubber*, varistor, chave de *bypass*, dentre outros), e uma impedância *shunt* [28].

Dentre as diversas topologias de LCCEPs existentes na literatura, destacam-se três tipos (ilustrados na Figura 2.4): Série [29]; Ressonante [30]; e *Bridge-Type* [31]. A topologia Série mostrada na Figura 2.4 (a) consiste em um arranjo de chaves semicondutoras e seus dispositivos de proteção, conectados em paralelo ao elemento *shunt*, associados a um controle responsável pela medição da corrente e pelo acionamento das chaves [29]. Durante a condição normal do sistema, a corrente circula pelo arranjo de chaves, com baixa queda de tensão. Uma vez detectado o curto-circuito (sobrecorrente), o sistema de controle realiza a comutação da corrente para a impedância de limitação, em até menos de 1 ms [32].

A configuração *Bridge-Type* indicada na Figura 2.4 (b) é composta por um retificador em ponte completa utilizando diodos ou tiristores, conectado a uma fonte de tensão em

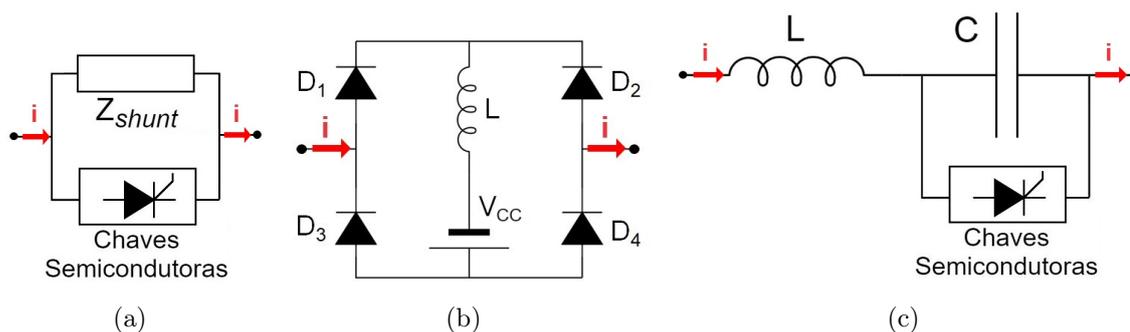


Figura 2.4: LCCEPs do tipo: Série (a); *Bridge-Type* (b) e; Ressonante (c).

CC ligada em série a uma bobina. Durante o regime permanente, a fonte CC fornece uma corrente maior que a Corrente Alternada (CA) nominal. Assim, em operação normal todos os diodos da ponte operam em suas regiões de condução, fazendo com que a CA não passe pela bobina. Nessa condição o circuito apresenta baixa impedância e as quedas de tensão e perdas são ocasionadas pelas chaves semicondutoras. Quando a corrente de curto-circuito (CA) exceder a CC, as chaves irão ceifar esta corrente até o valor do ramo CC, e a indutância da bobina irá limita-la [31].

O LCCEP do tipo ressonante tem seu princípio de funcionamento baseado no fenômeno de ressonância, causado pela associação série ou paralela de indutores e capacitores. Sua estrutura é composta por um conjunto de chaves semicondutoras, responsáveis pela modulação do ramo ressonante. A Figura 2.4 (c) apresenta uma das configurações de LCCEP ressonante possível. Na condição normal, o conjunto indutor-capacitor permanece em ressonância, conduzindo a corrente do sistema por uma baixa impedância. Na ocorrência de um curto-circuito, as chaves são comutadas de forma que a parte indutiva do ramo prevaleça, limitando a corrente [30].

2.3 Supercondutividade

Para melhor compreensão das características elétricas e magnéticas do material supercondutor a ser aplicado nos LCCs supercondutor e híbrido, uma breve descrição sobre a física destes materiais será descrita a seguir, utilizada para o desenvolvimento do modelo computacional da fita supercondutora 2G que considera os fenômenos elétricos e térmicos responsáveis pelo seu comportamento diante a correntes maiores do que seu valor crítico.

2.3.1 Resistividade Nula em CC

A supercondutividade foi descoberta por Heike Kamerlingh Onnes em 1911, após seu sucesso em liquefazer hélio [33]. Pesquisando sobre a resistividade de materiais a temperaturas muito baixas, Onnes observou que a resistividade do mercúrio diminuía repentinamente para um valor muito baixo quando a temperatura atingia 4,2 K. Desde então, a temperatura na qual um elemento perde sua resistividade é chamada de Temperatura Crítica (T_c). Após essa descoberta, um grande número de elementos supercondutores com diferentes valores de T_c foram descobertos. A descoberta de compostos cerâmicos com T_c entre 30 K e 40 K, por Georg Bednorz e Alex Müller em 1986, marcou o início das pesquisas sobre supercondutores de alta temperatura (*High-Temperature Superconductor* (HTS)). Posteriormente, foram desenvolvidos compostos como $Bi_2Sr_2Ca_2Cu_3O_{10}$ (BSCCO) e $YBa_2Cu_3O_7$ (YBCO), cujas temperaturas críticas ultrapassaram 77 K, permitindo o uso de nitrogênio líquido (LN_2) como refrigerante, devido ao seu custo mais baixo em comparação ao hélio [34].

2.3.2 Diamagnetismo Perfeito

Apenas a perda de resistividade, no entanto, não é suficiente para definir o estado supercondutor. Onnes também observou que o estado supercondutor retornar ao estado normal ao expor um material a um certo valor de Densidade de Fluxo Magnético Crítico (B_c). Isso significa que o estado supercondutor não pode existir na presença de um fluxo magnético maior que B_c , mesmo no zero absoluto. Em 1933, os físicos alemães Walther Meissner e Robert Ochsenfeld descobriram que os supercondutores são diamagnéticos perfeitos [35]. Ao aplicar uma densidade de fluxo magnético B , de modo que $B < B_c$, em um material supercondutor ($T < T_c$), observa-se uma completa exclusão desse fluxo pelo material supercondutor, como mostrado na Figura 2.5. É da natureza dos supercondutores excluir fluxos magnéticos desde que o fluxo aplicado não exceda seu B_c . Esse fenômeno é chamado de efeito Meissner-Ochsenfeld.

2.3.3 Parâmetros Críticos

Os materiais supercondutores não são capazes de transportar um valor infinito de corrente elétrica. Embora um supercondutor possa transportar corrente sem resistência, sua capacidade é limitada. Ele também perde sua supercondutividade se a corrente de transporte aumentar acima de um certo valor, chamado de Corrente Crítica (I_c). Em

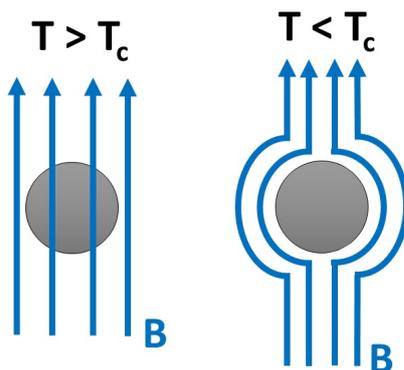


Figura 2.5: Diagrama do efeito Meissner-Ochsenfeld. O fluxo magnético (B) é expulso do interior do material supercondutor quando o mesmo se encontra abaixo de sua temperatura crítica T_c .

aplicações práticas, é mais conveniente usar densidade de corrente Densidade de Corrente Crítica (J_c) em relação a área do material supercondutor. Os três parâmetros críticos básicos para determinar o volume em que o material se encontra no estado supercondutor são: T_c ; Intensidade de Campo Magnético Crítico (H_c) e; J_c . Estes parâmetros não são independentes entre si, existindo uma forte correlação entre eles. A Figura 2.6 mostra a relação entre esses três parâmetros críticos. Qualquer ponto dentro do volume delimitado pela superfície curva (T_c , H_c e J_c) está no estado supercondutor; qualquer ponto fora do volume está no estado normal.

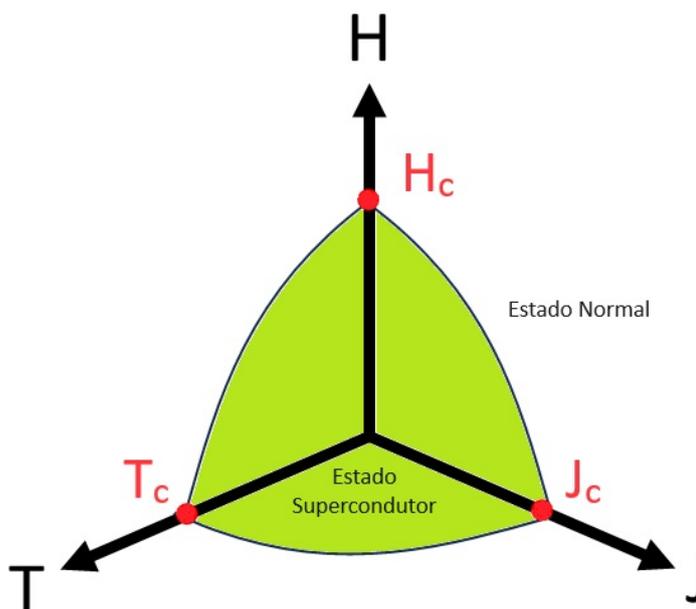


Figura 2.6: Diagrama de fases do material supercondutor.

2.3.4 Materiais Supercondutores do Tipo I e II

Os materiais supercondutores podem apresentar diferentes comportamentos quando expostos a campos magnéticos externos. Idealmente, espera-se que toda a densidade de fluxo magnético aplicada ao material, desde que dentro dos limites críticos, seja expulsa do seu interior, como é o caso dos supercondutores de tipo I. Já para supercondutores de tipo II existe uma característica intrínseca: quando expostos a campos magnéticos externos, surgem regiões normais e supercondutoras misturadas, com seus contornos paralelos à direção do campo aplicado. Esse estado é conhecido como estado misto.

2.3.5 Curva E-J

A Figura 2.7 apresenta a curva E-J em escala logarítmica. Para um J suficientemente alto, ou seja, acima de Densidade de Corrente de Desemparelhamento (J_d), o sistema se torna normal e espera-se um comportamento ôhmico. O parâmetro Campo Elétrico Crítico (E_c) é o critério usado para determinar J_c . Normalmente, esse critério é adotado como 1 V/cm [36]. O valor de J_c é determinado quando o campo elétrico atinge o valor E_c ao longo do material. A figura também mostra os principais estágios da curva característica E-J logarítmica de materiais HTS. Se não houver campo aplicado, a intensidade do campo elétrico pode ser considerada uma função da densidade de corrente e da temperatura. A Equação 2.1 descreve todos os estágios da curva E-J. Ela é chamada de lei de potência (em inglês, *Power Law*).

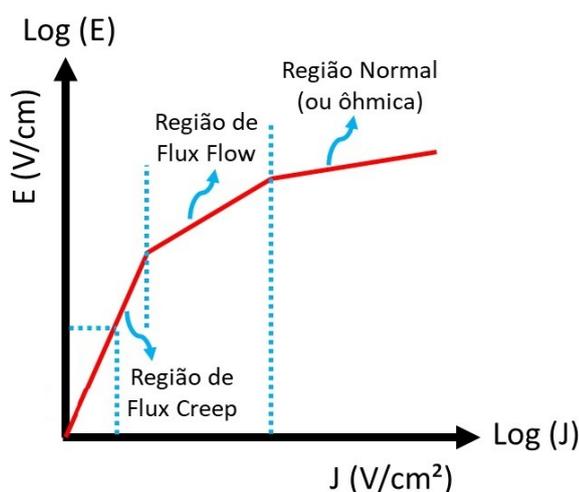


Figura 2.7: Curva logarítmica E-J para materiais HTS

$$E(J) = E_c [J/J_c(T)]^{nt} \quad (2.1)$$

Na Equação 2.1, J_c é uma função da temperatura. Se a temperatura Temperatura (T) aumenta, J_c diminui e, conseqüentemente, o valor do campo elétrico Campo Elétrico (E) aumenta. A Figura 2.7 (c) mostra a curva E-J descrita pela equação 2.1 para diferentes valores de temperatura, considerando um material HTS com $T_c = 92$ K. Os valores de J_c a 77 K e o Índice de Transição (nt) são geralmente obtidos experimentalmente quando o campo elétrico atinge o critério E_c ($1 \mu\text{V}/\text{cm}$).

O parâmetro nt pode variar bastante para diferentes materiais HTS, bem como para os diferentes estágios de transição [36]. A curva E-J pode ser dividida em três estágios [37], [38]:

- Fluxo de Creep: estágio em que ocorre um movimento lento dos vórtices devido à densidade de corrente e ao campo elétrico serem superiores a J_c e E_c , respectivamente. Nesse estágio, as forças de Lorentz começam a superar as forças de pinagem;
- Fluxo de Fluxo: estágio em que as forças de Lorentz são muito maiores do que as forças de pinagem, resultando em um movimento livre dos vórtices dentro do material supercondutor;
- Normal: estágio em que o material já não exibe propriedades supercondutoras, apresentando uma resistividade que varia linearmente com a temperatura.

Embora diferentes abordagens para a curva característica E-J possam ser encontradas na literatura [39],[40],[41],[42],[43], a equação 2.1 é suficiente para fornecer resultados satisfatórios para materiais HTS. A dependência de J_c em relação à temperatura pode ser modelada como uma função linear se o sistema operar entre 77 K e T_c [44], [45]. Tal equação é considerada para o modelo de simulação da fita 2G nos LCCs supercondutor e híbrido apresentados no Capítulo 3.

2.4 LCCs Supercondutores

Os LCCs são dispositivos que utilizam supercondutores para seu funcionamento, cujo princípio se baseia nas propriedades físicas destes materiais. Podem ser divididos em três grupos: *quench*; *non-quench*; e do tipo composto. Conforme explicado na seção 2.3, a supercondutividade é o estado em que determinados materiais apresentam resistência elétrica praticamente nula em CC, quando os parâmetros Densidade de Corrente (J), T , e Intensidade de Campo Magnético (H), estão todos abaixo de seus valores críticos (J_c ,

T_c e H_c , respectivamente) [4]. No caso de um desses parâmetros exceder o valor crítico, a resistência elétrica do material supercondutor retorna ao estado normal, sendo este evento conhecido como *quench* ou transição. As principais topologias de LCCS que apresentam este evento em seu princípio de atuação mostradas na Figura 2.8 são: Resistivo [4]; Núcleo Blindado (com núcleo de ferro) [46] e; Transformador Supercondutor [47]. A impedância Z_{shunt} mostrada na Figura 2.8 (a) é o elemento responsável pela limitação da corrente após a transição do material supercondutor para o estado normal, constituído por uma resistência (banco de resistores) ou indutância (reator de núcleo de ar).

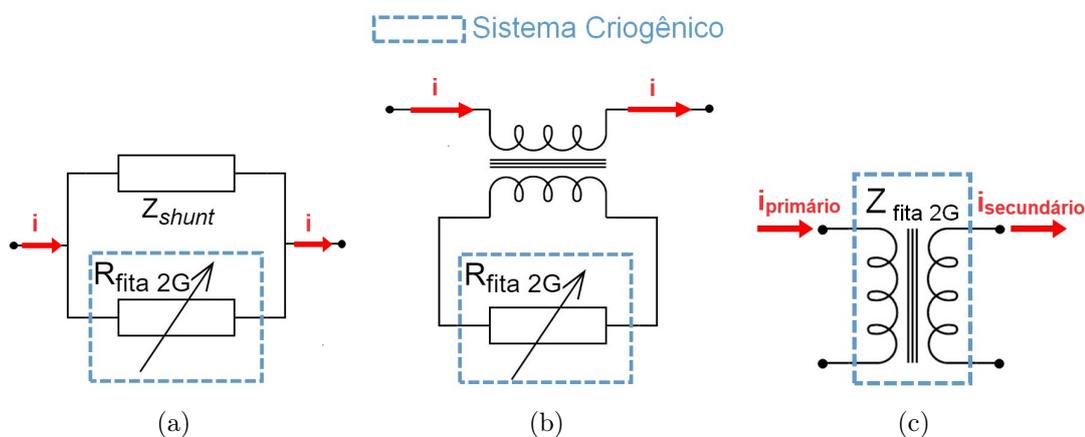


Figura 2.8: LCCSs do tipo *quench*: Resistivo (a); Núcleo Blindado (b) e; Transformador Supercondutor (c).

Os LCCS do tipo *non-quench* são aqueles em que não ocorre a transição para o estado normal, durante a sua atuação (no curto-circuito). Para estas topologias, o material supercondutor é aplicado com o intuito de diminuir as perdas de energia pelo efeito Joule, assim como suas dimensões e volume. Dentre os tipos de LCCS existentes, destacam-se os modelos Núcleo Saturado [48] e o Ressonante [49], mostrados na Figura 2.9.

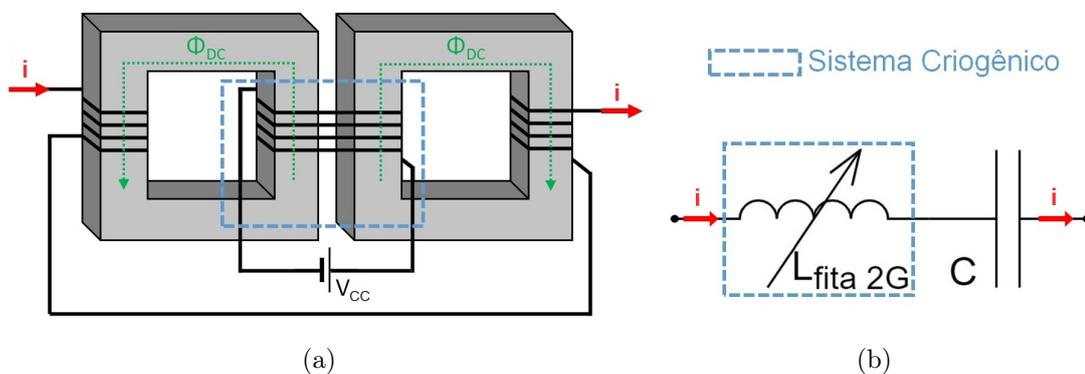


Figura 2.9: LCCSs do tipo *non-quench*: Núcleo Saturado (a) e; Ressonante (b).

No caso do LCCS do tipo Núcleo Saturado, a bobina supercondutora indicada na Figura 2.9 (a), responsável pela saturação do núcleo, é aplicada com o intuito de reduzir a potência necessária para manter o transformador em tal estado. Durante a operação normal do sistema, devido ao fluxo magnético produzido pela bobina CC (supercondutora), o núcleo ferromagnético opera na região saturada com uma permeabilidade magnética proporcional a do ar. Portanto, a indutância vista pelo sistema é menor e apresenta pequenas perdas. No entanto, durante o curto-circuito, o fluxo magnético produzido pelas bobinas de corrente alternada (CA) faz com que o núcleo de ferro opere na região não saturada, aumentando a indutância do sistema que, conseqüentemente, limita a corrente de curto-circuito.

Para o LCCS do tipo Ressonante, um circuito ressonante LC simples em série é ajustado para a frequência da linha (50 Hz ou 60 Hz), composto por um capacitor e um reator supercondutor, conforme mostrado na Figura 2.9 (b). O intuito da aplicação do material supercondutor para o indutor é reduzir as perdas joulicas durante a operação normal do sistema. No estado normal, o circuito ressonante apresenta uma queda de tensão mínima. Quando ocorre um curto-circuito, o circuito ressonante faz com que a corrente aumente de forma gradual (não abrupta) em um nível pré-estabelecido. Os do tipo composto são aqueles em que a transição depende do tipo de curto-circuito. Na literatura, existem apenas protótipos em escala laboratorial, classificados como reator LCCS trifásico [50]. Por esta razão não serão aqui detalhados.

2.5 LCC Híbridos

Os LCCHs tem como característica construtiva a associação de elementos de manobra, como chaves mecânicas ultrarrápidas, disjuntores, ou chaves semicondutoras, com elementos supercondutores. Em geral, os dispositivos de manobra são aplicados para comutar a corrente de curto-circuito ao ramo limitador, enquanto que o elemento supercondutor é responsável por limitar inicialmente a corrente. O intuito de associar estes dispositivos de manobras com tecnologia supercondutora são [2]:

- Redução na quantidade de fitas 2G, quando comparado a um modelo de LCCS dimensionado para as mesmas condições de tensão e corrente;
- Redução de dispositivos de manobra, quando comparado a um modelo de LCCEP dimensionado para as mesmas condições de tensão e corrente;

- Redução do tempo de recuperação da fita 2G para retornar ao estado supercondutor, uma vez que chaves semicondutoras são capazes de operar em unidades de milissegundos, reduzindo o tempo de permanência da fita durante o evento de curto-circuito;
- Aumento do tempo de limitação, pois os dispositivos de manobra podem comutar a corrente de curto-circuito a um elemento limitador capaz de permanecer sob tais condições em um tempo maior que materiais semicondutores e supercondutores;
- Possibilidade de aplicação de fitas 2G em tensões mais elevadas, em relação ao critério de comprimento mínimo de 50 V/m durante 120 ms sob o estado normal [51]. Ao considerar um tempo menor de condução de corrente durante o evento de curto-circuito sob tal estado, o critério pode ser elevado.

Existem diversas topologias propostas na literatura, conforme mostradas na Figura 2.10, as quais destacam-se: *Bridge-Type* Série [52] e Paralelo [53]; Chave Mecânica Ultrarrápida [54]; Núcleo Blindado com Chave Mecânica [55]; e Série [56].

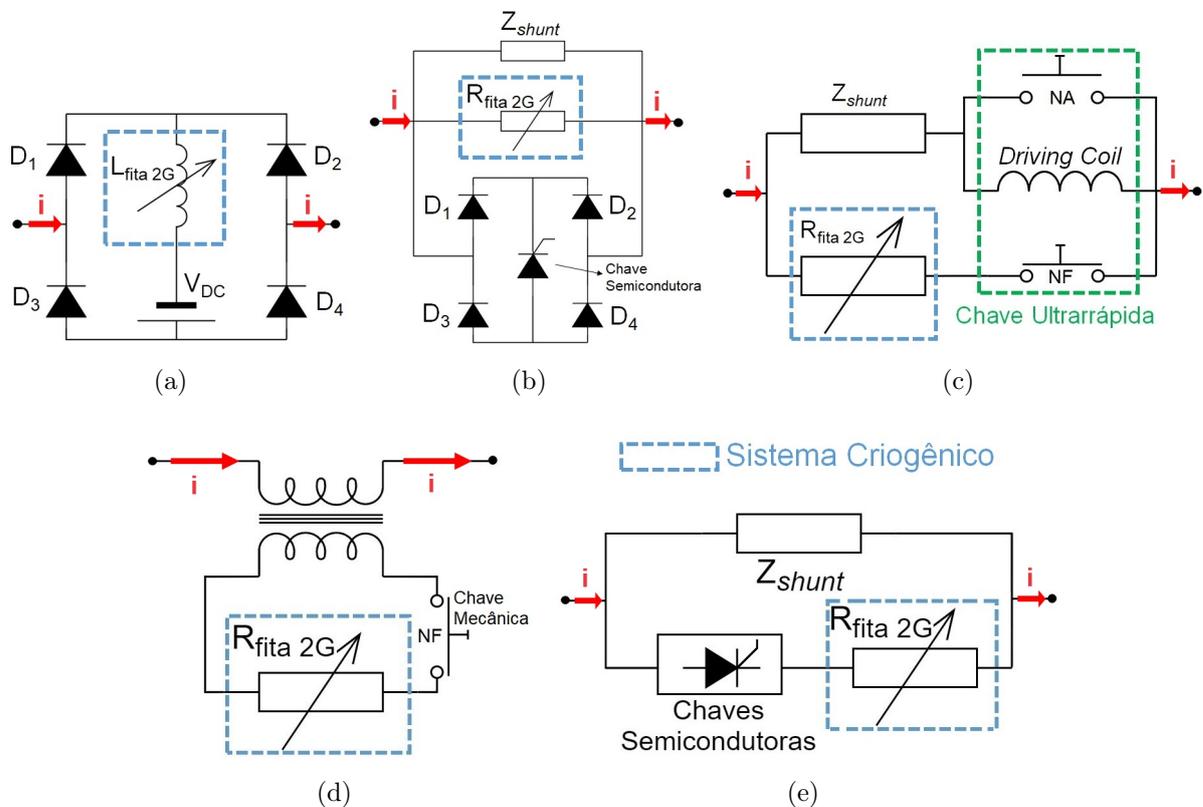


Figura 2.10: LCCHs do tipo: *Bridge-Type* Série (a) e Paralelo (b); Chave Mecânica Ultrarrápida (c); Núcleo Blindado com Chave Mecânica (d) e Série (e).

Semelhante ao que foi apresentado na seção 2.2, o modelo *Bridge-Type* híbrido também utiliza chaves semicondutoras para retificação da corrente, se diferenciando com a aplicação de uma bobina supercondutora internamente (série) ou externamente a ponte (paralelo), conforme apresentados nas Figuras 2.10 (a) e (b), respectivamente. Para o modelo *Bridge-Type* Série, a corrente flui através do material supercondutor durante o estado normal, apresentando perdas em CA virtualmente nulas. Uma vez que ocorre o curto-circuito, o material transita para o estado normal e impede que a corrente circule pelo circuito CC, assim como pelos diodos polarizados reversalmente. Com relação ao modelo *Bridge-Type* Paralelo, a chave semicondutora permanece aberta durante a operação normal e é fechada apenas para desviar a corrente durante o curto-circuito e para recuperação do material supercondutor após sua atuação. Assim, o material pode retornar ao estado supercondutor, independente do sistema estar sob condição de falha ou operação normal. Quando a temperatura do material retorna ao estado de supercondutividade, após seu resfriamento, a chave semicondutora é desligada novamente. Neste modelo, um arranjo de chaves é dimensionado para operar tanto em condições de corrente normal (recuperação do ramo supercondutor) como em curto-circuito. Se ocorrer uma falha, as chaves são desligadas, desviando a corrente para o ramo de impedância *shunt*.

A topologia Chave Mecânica Ultrarrápida é a associação série ou paralela de elementos supercondutores com este tipo de dispositivo, mostradas nas Figuras 2.10 (c) e (d). O modelo Chave Mecânica Ultrarrápida consiste em um elemento supercondutor, uma parte de chaves mecânicas com uma bobina de acionamento (*Driving Coil*), e elemento *shunt*. O elemento supercondutor é aplicado para detecção de corrente de curto-circuito e comutação da mesma. Durante um evento de curto-circuito, a bobina de acionamento gera uma força de repulsão eletromagnética nas chaves mecânicas quando a corrente é comutada pelo elemento supercondutor em transição para o estado normal. Pela força de repulsão eletromagnética, as chaves operam com velocidade extremamente alta no primeiro semiciclo da corrente. Após isso, a corrente é limitada pelo elemento *shunt*.

O LCC Núcleo Blindado com Chave Mecânica é composto por um transformador, sendo o enrolamento primário de material convencional e o secundário com material supercondutor em série com uma chave mecânica. Este LCCH opera segundo as propriedades magnéticas dos supercondutores, semelhante ao modelo supercondutor apresentado na seção 2.4. Em operação normal, a chave mecânica se encontra fechada e a corrente induzida no secundário é menor do que o valor crítico do material supercondutor. Desta forma, o fluxo magnético produzido pelo enrolamento primário é compensado pelas correntes superficiais de blindagem que surgem no material supercondutor, de forma que a

impedância total no circuito primário é mínima, apenas representada pela impedância mútua do transformador. Durante o evento de curto-circuito, a corrente induzida no secundário ultrapassa o valor crítico do material supercondutor, que transita para o estado normal com uma resistência pré estabelecida. O fluxo magnético do enrolamento primário passa a não ser compensado pelo supercondutor mais, levando a um rápido aumento da impedância total vista pelo lado primário, limitando assim a corrente de curto-circuito. De forma a impedir a danificação do material supercondutor, a chave mecânica é acionada para abrir, retirando o circuito secundário do transformador do sistema.

O modelo Série ilustrado na Figura 2.10 (e) utiliza chaves semicondutoras de potência em série com módulos supercondutores. Durante a operação normal do sistema, a corrente é conduzida pelas chaves semicondutoras (que estão fechadas) e pelo material supercondutor com baixas perdas. Durante o curto-circuito, o material transita para o estado normal, limitando a corrente em menos de um quarto de ciclo. Posteriormente, as chaves são acionadas (abertas) para comutar a corrente ao elemento *shunt*, responsável pela limitação. Uma vez que as chaves desconectam o elemento supercondutor do circuito, o mesmo retorna ao estado supercondutor para que novamente possa conduzir a corrente, caso o sistema volta a condição normal.

2.6 Nível de Maturidade Tecnológica dos LCCs

Conforme já mencionado nas seções anteriores deste capítulo, existem tecnologias de LCC disponíveis comercialmente como transformadores de alta impedância, resistores de aterramento de neutro, reatores de núcleo ar e os dispositivos pirotécnico. A Figura 2.11 ilustra a faixa de *Technology Readiness Levels* (TRL) para algumas das tecnologias de LCC apresentadas nesta tese. A posição em que determinadas tecnologias se encontram é justificada de acordo com os trabalhos publicados na literatura científica por diferentes grupos [57].

Esta revisão oferece uma visão crítica das possíveis soluções comerciais para dispositivos LCC, traçando o que se espera para o futuro em sistemas elétricos de potência. A tendência é que uma tecnologia mais madura, que tenha alcançado um nível mais alto na escala TRL, evolua rapidamente para um produto comercial. As tecnologias no TRL-8 (LCCs do tipo resistivo, núcleo saturado e LCCEP do tipo Série) podem se tornar produtos finais com produção em larga escala em menos de uma década. No entanto, para se tornarem produtos comerciais finais, novos investimentos em projetos de P&D ainda

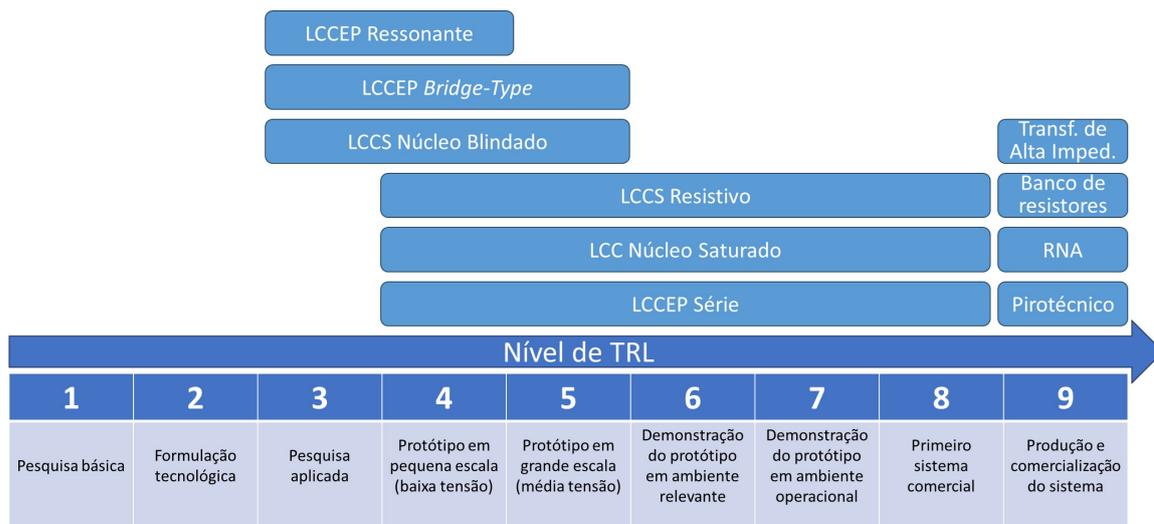


Figura 2.11: TRL de algumas topologias de LCC. Adaptados de [57].

são necessários para otimizar os custos gerais e desenvolver a produção em massa.

Atualmente, aspectos econômicos representam um desafio mais significativo do que restrições técnicas. Por outro lado, tecnologias como LCCs do tipo ponte de diodo e núcleo blindado não apresentaram novos resultados incrementais que impactem a cadeia de inovação nos últimos anos. Existe o risco de que essas tecnologias não alcancem o nível comercial. No entanto, novas ideias podem surgir, motivando pesquisas adicionais para melhorar seu TRL. Finalmente, o LCCEP também possui um grande potencial para evoluir e se tornar um produto disponível no mercado devido à sua capacidade de compensar potência reativa, além de limitar correntes de curto-circuito. Um investimento expressivo em projetos de P&D para projetar protótipos em escala real dessa tecnologia e testá-la em tensões médias e correntes altas são os próximos passos para a evolução dessa tecnologia na cadeia de inovação.

2.7 Disjuntores para Sistemas em Corrente Contínua

A interrupção da corrente de curto-circuito é mais complexa em sistemas *High-Voltage Direct Current Transmission Systems* (HVDC) devido à não existência de um cruzamento zero de corrente "natural". Além disso, a corrente pode alcançar valores muito elevados e se distribui por todo o sistema em um intervalo de tempo de poucos milissegundos, como resultado da baixa impedância da rede [58]. Durante um curto-circuito do tipo polo-polo no lado CC do sistema MTDC mostrado na Figura 2.12, geralmente a corrente se propaga por todos os conversores (terminais) interconectados, reduzindo assim a tensão CC de saída, o que pode causar a interrupção do fluxo de energia, além de correntes acima

dos valores máximos das chaves semicondutoras dos conversores.

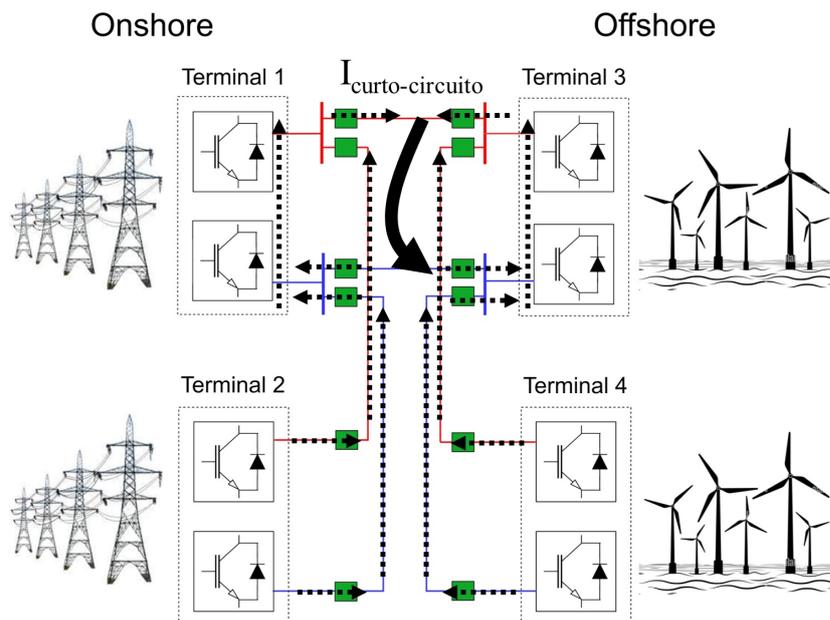


Figura 2.12: Curto-circuito no lado CC (polo-polo) em em um sistema MTDC com quatro terminais.

Esta situação se agrava pelo uso de conversores VSC, uma vez que os diodos de roda livre se tornam retificadores não controlados, como no caso de *Modular Multilevel Converter* (MMC) do tipo *Half-Bridge* mostrado na Figura 2.13, fornecendo um caminho para as correntes do lado em CA, assim como a energia armazenada nos capacitores do elo em CC e das linhas de transmissão no lado CA [59].

O sistema MTDC é um tipo de sistema HVDC que consiste em mais de dois terminais de conexão, capaz de aumentar o controle de sistemas com a inserção de fontes renováveis, como usinas eólicas *offshore*, sendo amplamente estudado pela literatura devido ao momento atual de Transição Energética [61], [62], [63], [64]. Este sistema pode redespachar a potência entre os terminais sem ser restringido pelo fluxo de potência CA, aumentando assim a flexibilidade do sistema de transmissão [65]. Portanto, à medida que o número de sistemas HVDC em uma região cresce, a sua interligação através de redes MTDC pode melhorar a confiabilidade do fornecimento e aumentar a utilização dos correspondentes corredores de transmissão.

Uma das opções para interrupção de curtos-circuitos neste sistemas é a utilização de disjuntores convencionais no lado CA. No entanto, esta abordagem não é adequada para MTDC, uma vez que o encerramento de toda a rede não é viável. Portanto, há uma necessidade de desenvolver disjuntores para sistemas em CC em alta tensão, rápidos e confiáveis para isolamento seletivo de falhas em uma rede do tipo MTDC para garantir

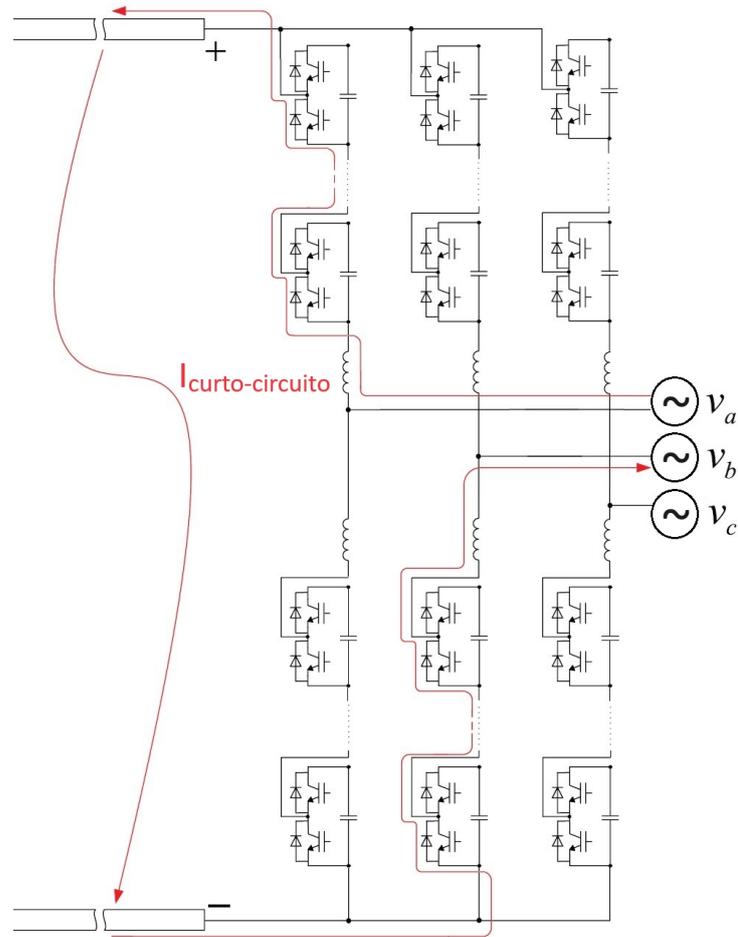


Figura 2.13: Sentido da corrente de curto-circuito no lado CC (polo-polo) em MMC do tipo Half-Bridge. Adaptado de [60].

que as partes não afetadas do sistema mantenham sua operação. A configuração desses disjuntores são semelhantes aos LCCEPs, uma vez que ambos apresentam ramos de comutação da corrente de curto-circuito para um elemento limitador ou para extinção da corrente, conforme exemplificado na Figura 2.14.

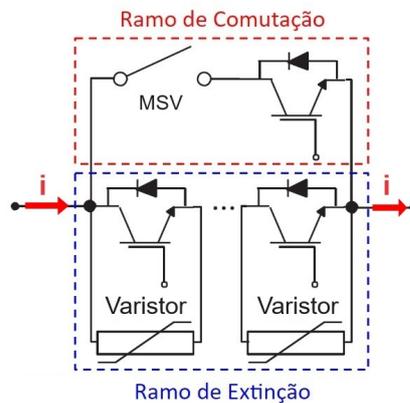


Figura 2.14: Disjuntor do tipo híbrido para Sistemas em CC.

Durante a operação normal do sistema, a corrente flui pelo ramo de comutação do disjuntor CC mostrado na Figura 2.14 com baixas perdas, enquanto que as chaves semicondutoras (no caso, *Insulated Gate Bipolar Transistors* (IGBTs)) do ramo de extinção permanecem abertas. Na ocorrência de um curto-circuito, a chave mecânica a vácuo, em inglês *Mechanical Vacuum Switch* (MVS), recebe o comando de abertura, ao mesmo tempo que as chaves semicondutoras no ramo de extinção são fechadas, permitindo que parte da corrente de curto-circuito flua pelas mesmas. Devido a não passagem por zero da corrente, o arco elétrico que se forma MVS permanece até que a chave IGBT (ou um conjunto de chaves) conectada em série seja aberta, realizando a total comutação da corrente para o ramo de extinção. Após isso, as chaves do ramo de extinção são abertas, interrompendo a corrente e gerando uma sobretensão que posteriormente será absorvida pelos varistores conectados em paralelo no mesmo ramo.

Existem trabalhos que propõem modelos de disjuntores CC supercondutores do tipo híbrido, conforme detalhado na Figura 2.15 [6], [7], [66]. Estes disjuntores possuem um módulo supercondutor localizado no ramo de comutação, para limitar a corrente de curto-circuito até que o sinal de disparo para abertura da chave mecânica ultrarrápida seja realizada. Após o sinal de disparo, a corrente é transferida para o ramo de extinção, no qual é forçada a zero pela combinação de IGBTs e varistores. A intenção de aplicar materiais supercondutores neste caso também está relacionada à redução da corrente de curto-circuito e, conseqüentemente, diminuição da energia a ser absorvida pelos varistores.

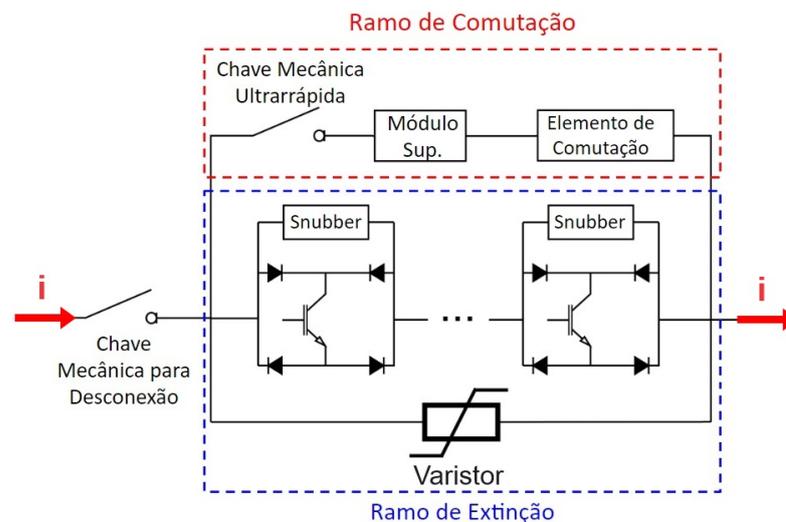


Figura 2.15: Disjuntor supercondutor do tipo híbrido para Sistemas em CC.

Capítulo 3

Projeto e Modelagem dos LCCHs

Dentre as configurações de LCCHs, foi escolhido o arranjo tipo série para desenvolvimento de um modelo de simulação e um protótipo de bancada, conforme a configuração já apresentada na Figura 2.10 (e). Este tipo de LCCH foi selecionado devido às seguintes razões: configuração robusta (menor quantidade de elementos em sua constituição); capacidade de desconectar o módulo supercondutor após ao evento de curto-circuito sem a necessidade de mais um dispositivo de manobra; capacidade de suportar correntes de curto-circuito por segundos; menor quantidade de chaves semicondutoras e de fita supercondutora 2G, quando comparado aos demais modelos de LCCH.

Para o projeto e modelagem do LCCH, foram considerados os três principais componentes deste dispositivo: a fita supercondutora 2G; as chaves semicondutoras de potência e; a impedância Z_{shunt} . É preciso determinar a quantidade e o arranjo necessários destes três elementos de acordo com os níveis de tensão e corrente que se pretende aplicar o LCCH. A princípio, consideram-se os seguintes critérios: nível de corrente seguro para a chave semicondutora; corrente máxima de acordo com o valor crítico da fita 2G, nível de tensão seguro para a fita 2G, tensão mínima para polarização (condução) das chaves; potência disponibilizada no laboratório para testes e; custos de construção do protótipo. Tais critérios são discutidos ao longo deste capítulo.

A Figura 3.1 ilustra a metodologia para realização das macro-atividades desenvolvidas ao longo da tese. A princípio, foram projetados e simulados o módulo de fita supercondutora 2G e de chaves semicondutoras, de forma individualizada, assim como suas montagens e testes para comprovação de aplicabilidade e para a validação dos modelos computacionais. Posteriormente, estes módulos foram integralizados para construção e teste do LCCH, assim os modelos associados para a sua simulação.

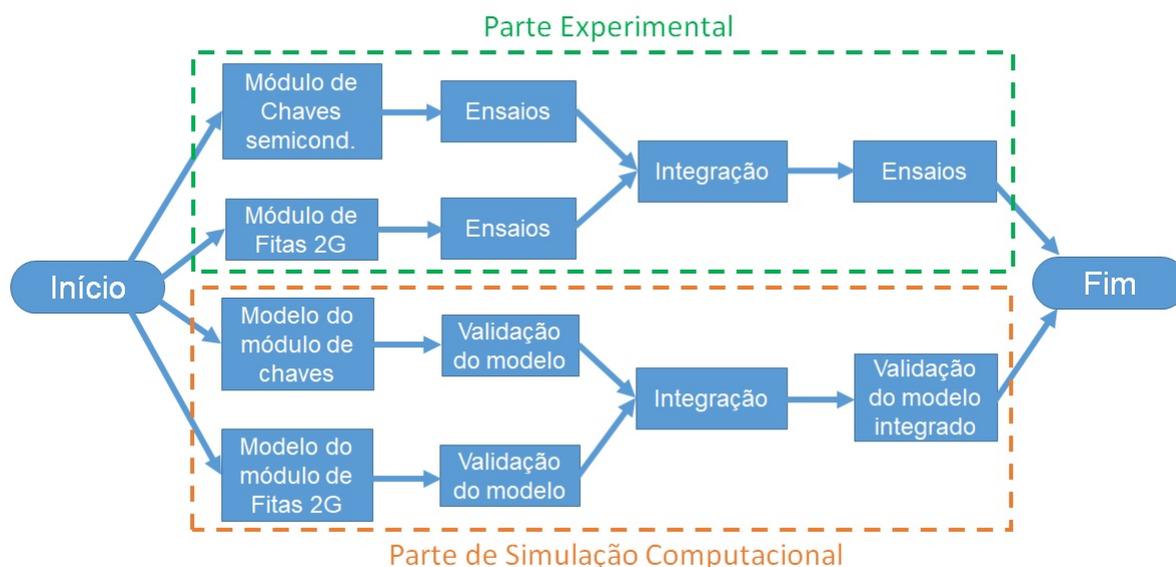


Figura 3.1: Fluxograma das atividades desenvolvidas ao longo da tese.

O intuito da montagem e teste dos módulos de forma separada, para posteriormente serem integralizados, obtendo assim o LCCH, se deve à análise comparativa de três tipos de LCC a ser discutida ao longo do trabalho. O módulo de chaves semicondutoras conectado em paralelo a um elemento *shunt* se caracteriza como um LCCEP, enquanto o módulo de fitas 2G em paralelo ao mesmo elemento limitador pode ser classificado como um LCCS do tipo resistivo. Os resultados obtidos foram analisados entre os três modelos, que possibilitará em trabalhos futuros identificar possíveis melhorias como: redução na quantidade de fitas 2G e de chaves semicondutoras; redução do tempo de recuperação; redução de conexões série de fitas 2G; aumento do tempo de limitação; e possibilidade de aplicação em tensões mais elevadas.

3.1 Projeto do LCCS

Para a construção do LCCS, foi selecionada a fita 2G da SuperOx [67], corrente crítica (I_C) igual a 350 A, com 12 mm de largura e 70 μm de espessura, conforme mostrada na Figura 3.2. A escolha dessa fita 2G se baseou em dois critérios: um relacionado à largura padrão máxima (12 mm) de fitas com maiores correntes críticas disponíveis no mercado; e o outro no valor de I_C passível de ser superado nos testes realizados em laboratório. Atualmente, existem no mercado fitas 2G com I_C de até 700 A [67], [68], porém tais valores inviabilizariam os ensaios do LCCS e do LCCH devido à potência disponibilizada no laboratório em que foi testado.

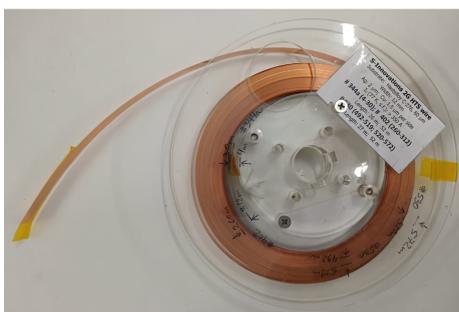


Figura 3.2: Fita supercondutora 2G da SuperOx.

Após a seleção da fita 2G, foi analisado o arranjo das camadas presentes na mesma para simulação computacional. Dentre os modelos de simulação existentes para fitas 2G, optou-se pela analogia eletrotérmica não adiabática devido à sua capacidade em determinar/estimar as variações de temperatura e resistência, no interior de cada camada da fita supercondutora, além de uma maior precisão em comparação a demais modelos encontrados na literatura [69]. Este modelo também considera os fenômenos elétricos e térmicos para descrever a transição de estados do material supercondutor como um único problema elétrico. Além disso, o modelo utiliza a analogia para caracterizar as trocas térmicas que ocorrem devido à geração interna de calor em cada camada da fita supercondutora 2G, através de um circuito elétrico equivalente [13], [4], [69].

A Figura 3.3 (a) ilustra a fita 2G da SuperOx, em que sua seção transversal é composta por 7 camadas: material supercondutor *Rare-Earth Barium Copper Oxide* (REBCO); substrato *Hastelloy C276* (minimiza os esforços mecânicos devido à contração térmica); camadas *Buffer* (melhoram a aderência do material supercondutor ao substrato, entre outras funções) e; prata e cobre na parte superior e inferior da fita (para estabilização térmica e proteção da camada supercondutora).

Tais camadas (n) podem ser representadas por um conjunto de 6 resistências em paralelo, variáveis com a temperatura, conforme são mostradas na Figura 3.3 (b). A camada *Buffer* é desconsiderada uma vez que sua espessura é ínfima em comparação as demais ($0,2 \mu\text{m}$). A resistividade elétrica (ρ_n) das 6 camadas consideradas são funções lineares da temperatura (T_n), descritas em 3.1, 3.2 e 3.3, com exceção da REBCO que apresenta um comportamento não-linear quando se encontra abaixo de sua temperatura crítica (T_c), descrita em 3.4, sendo (E) o campo elétrico e (J) a densidade de corrente na camada supercondutora, e linear para temperaturas acima de T_c conforme descrita na Equação 3.5. As resistividades de cada camada estão apresentadas abaixo [34]:

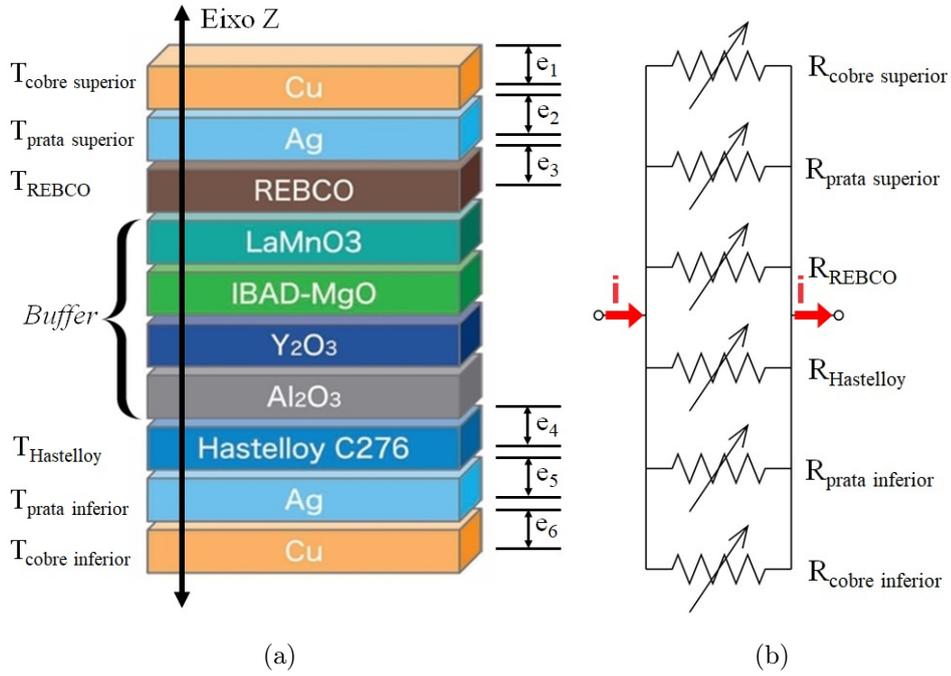


Figura 3.3: Seção transversal da fita supercondutora 2G (a) e seu circuito elétrico equivalente (b).

$$\rho_{cobre} = (-3,06 \cdot 10^{-9}) + (6,841 \cdot 10^{-11} \cdot T_{cobre}) \quad (3.1)$$

$$\rho_{prata} = (-2,082 \cdot 10^{-7}) + (6,17 \cdot 10^{-9} \cdot T_{prata}) \quad (3.2)$$

$$\rho_{Hastelloy} = (1,103 \cdot 10^{-4}) + (8,958 \cdot 10^{-9} \cdot T_{Hastelloy}) \quad (3.3)$$

$$\rho_{REBCO(abaixo\ de\ T_c)} = E/J \quad (3.4)$$

$$\rho_{REBCO(acima\ de\ T_c)} = -0,1 + (10^{-2} \cdot T_{REBCO}) \quad (3.5)$$

Para determinação da temperatura de cada camada da fita 2G (T_n), utiliza-se a analogia eletrotérmica entre a equação de condução de calor transiente unidirecional e a equação de linha de transmissão com parâmetros concentrados, conforme o circuito equivalente da Figura 3.4. A variação de T_n ao longo das espessuras (e_n) de cada camada é calculada a cada passo da simulação, com base neste circuito. T_{LN_2} é a temperatura do nitrogênio líquido (LN_2) a 77 K [69], a fonte de tensão em CC (V_{LN_2}), com o valor

de 77 V, representa a temperatura do ambiente externo ao LCCS refrigerado por LN_2 a 77 K. Esta representação por meio de circuitos elétricos possibilita as seguintes analogias entre: tensão (V_n) e T_n ; resistência de condução (R_{cond}) e o inverso da condutância térmica; resistência de convecção (R_{conv}) e o inverso da transferência convectiva; capacitância (Ca_n) e capacidade de armazenamento de calor; e fonte de corrente e taxa de fluxo de calor, relacionadas à geração interna de calor e expressas em potência (P_n). Essa analogia eletrotérmica, assim como as equações que relacionam suas variáveis e as constantes consideradas são melhor detalhadas em [4], [69], [34], [70] e [71]. O código gerado para simulação da fita supercondutora 2G no *Power Systems Electromagnetic Transients Simulations Computer-Aided Design* (PSCAD) é apresentado no Apêndice A.

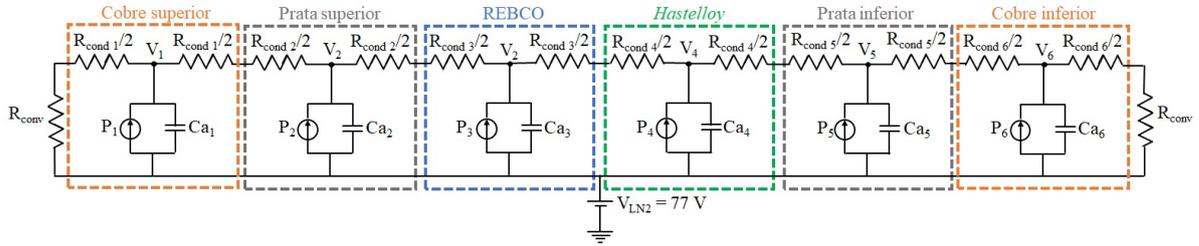


Figura 3.4: Circuito eletrotérmico da fita supercondutora 2G aplicada.

Para especificação do comprimento da fita 2G a ser aplicado no LCCS mostrado na Figura 3.5, inicialmente projetou-se sua aplicação em uma tensão de pico igual a 180 V (tensão monofásica de $127 V_{rms}$). Considerando uma queda de tensão máxima de 0,5 V/cm durante limitação da corrente de curto-circuito (quando o material supercondutor se encontra no estado normal) em um tempo máximo de 120 ms [51], o comprimento total necessário de fita 2G foi de 3,6 m. O RNA representa o elemento *shunt* escolhido para os três LCC a serem comparados, especificado na seção 3.3. Conforme mencionado anteriormente, a conexão do módulo supercondutor em paralelo com um elemento *shunt* (exemplo: banco de resistores, RNA, fitas de aço inox) é caracterizado com um LCCS do tipo resistivo.

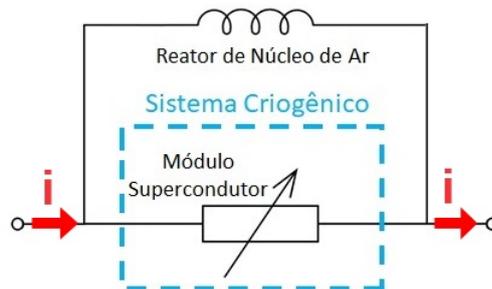


Figura 3.5: Arranjo proposto do LCCS.

3.2 Projeto do LCCEP

Foi escolhida a chave semicondutora do tipo IGBT, modelo X2G300SD12P3 da Hivron, tensão máxima de bloqueio (V_{CE}) igual a 1200 V e corrente de condução nominal (I_{CE}) igual a 300 A [72], ilustrada na Figura 3.6. Estas chaves apresentam vantagens como suportar altas tensões, baixa resistência de condução, e alta velocidade de comutação [73]. Além disso, esta chave foi utilizada no projeto do LCCEP tipo série citado em [9], que permitiu sua aplicação em parte dos testes experimentais deste trabalho (módulo de chaves).



Figura 3.6: Chave IGBT da Hivron.

Com base na seleção da chave IGBT e da fita supercondutora 2G, foram utilizadas duas chaves em série (conforme o padrão de fábrica do modelo X2G300SD12P3) conectadas em paralelo com mais duas chaves em série para que correntes acima de 350 A pudessem ser aplicadas. O intuito desse arranjo de chaves mostrado na Figura 3.7 é permitir que a fita transite do estado supercondutor para o normal sem comprometer ou danificar as chaves. Também foi especificada uma ponte de diodo, de forma que a corrente seja direcionada apenas em um sentido, não sendo necessário um conjunto bidirecional de IGBTs, de forma que o número necessário de chaves e o custo total do protótipo sejam reduzidos.

A Figura 3.8 apresenta o arranjo especificado para cada chave IGBT (ou chave de estado sólido), o qual é composto por um sistema de proteção contra sobretensão: um circuito *snubber* e; um varistor de óxido metálico (ou MOV - *Metal Oxide Varistor*). Em regime permanente, a chave está em estado condutor, criando um caminho de menor resistência para a corrente. Quando ocorre um curto-circuito, o algoritmo de detecção envia um sinal de abertura para a chave, fazendo com que a corrente seja interrompida. No entanto, devido à característica indutiva do sistema elétrico, ocorre uma sobretensão transitória, com um grande valor de dV/dt , induzida através da chave de estado sólido à medida que ela alterna entre os estados conduzindo e de abertura. Para mitigar esse efeito, um circuito *snubber*, composto por um capacitor de $183 \mu\text{F}$ e um resistor de $2,2 \Omega$, é

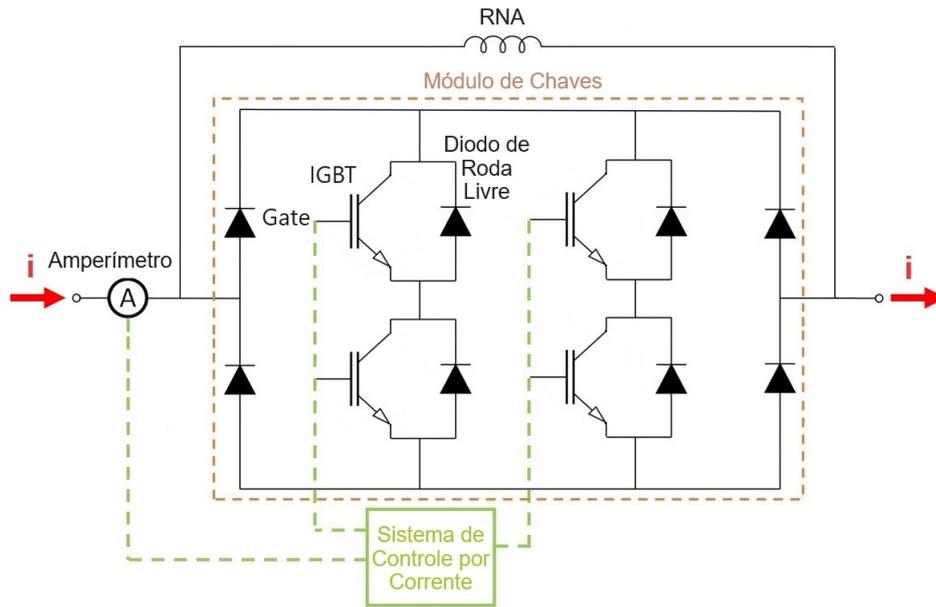


Figura 3.7: Arranjo proposto do LCCEP.

implementado para reduzir a variação de tensão ao longo do tempo (dV/dt). Um varistor também é implementado para proteção de sobretensão nas chaves.

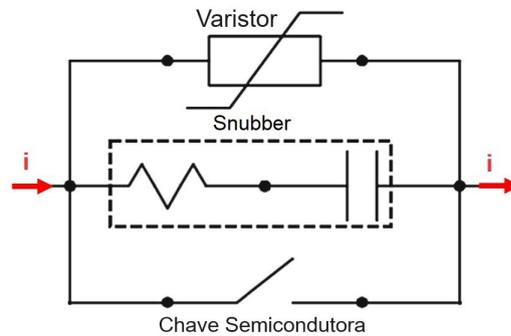


Figura 3.8: Circuito de proteção para sobretensão em uma chave IGBT.

3.3 Projeto do Elemento *Shunt*

Um dos componentes importantes a ser especificado para LCC de modo geral é o elemento *shunt* (ou impedância Z_{shunt}), responsável pela limitação da corrente de curto-circuito após sua comutação para o circuito em que se encontra, durante um período pré-determinado. Estes elementos podem ter características resistiva (banco de resistores) ou indutiva (banco de reatores).

Para os LCCs desenvolvidos neste trabalho, um módulo de RNAs foi utilizado, projetado a partir das informações que compõem os valores máximos de tensão, corrente e

potência suportados no laboratório NITEE (Núcleo de Inovação Tecnológica em Engenharia Elétrica). Esse módulo é composto por três reatores monofásicos, vistos na Figura 3.9. Os reatores foram desenvolvidos para operar em regime intermitente, em que atuam durante o período de 1 s e permanecem em repouso, sem corrente, por 1 min. As principais características dos reatores estão informadas na Tabela 3.1.

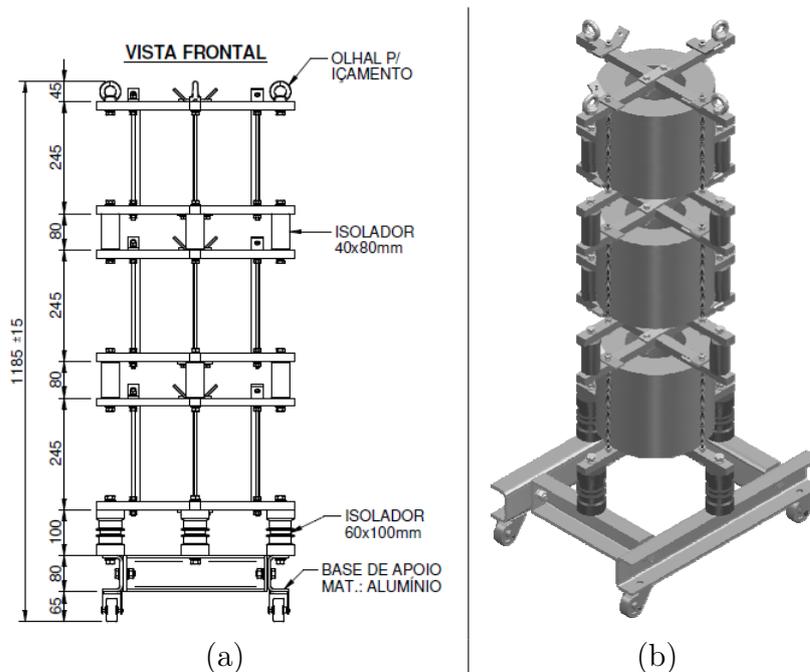


Figura 3.9: Projeto do módulo de RNA. Vista Frontal (a). Vista 3D (b).

Tabela 3.1: Características nominais dos reatores.

Potência	2 kVAr
Tensão	220 V
Corrente nominal (para regime permanente)	50 A
Frequência	60 Hz
Indutância	2,0 mH
Reatância	0,75 Ω
Impedância	0,8 Ω

3.4 Projeto do LCCH

O LCCH do tipo série construído é a junção de três elementos especificados anteriormente (módulo supercondutor, módulo de chaves e o elemento *shunt*), conforme indicado na Figura 3.10 (a). A junção do módulo supercondutor com o reator de núcleo de ar corresponde a um LCCS do tipo resistivo (Figura 3.10 (b)), enquanto que o módulo de chaves associado com o elemento *shunt* equivale a um LCCEP (Figura 3.10 (c)).

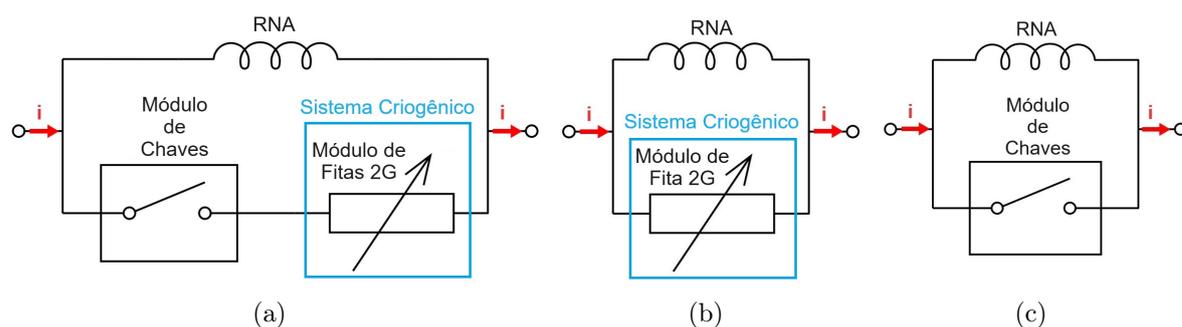


Figura 3.10: Diagrama esquemático dos LCC do tipo Híbrido (a), Supercondutor resistivo (b) e Eletrônica de Potência (c).

A Figura 3.11 mostra o arranjo do LCCH. Foi utilizado um microcontrolador para aquisição de sinais e acionamento dos *drivers* das chaves IGBTs, assim como um circuito comparador analógico para condicionamento do sinal de tensão, tornando o sistema de controle do LCCH mais simples e robusto quando comparada à placa utilizada para controle baseado em corrente no caso do LCCEP,

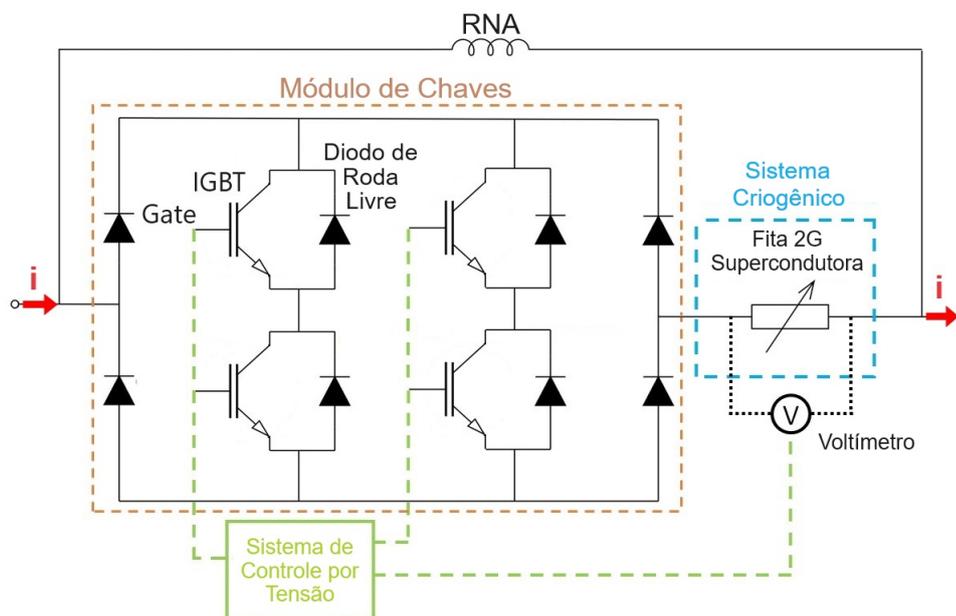


Figura 3.11: Arranjo proposto de LCCH do tipo série.

A Figura 3.12 apresenta o circuito analógico implementado para a detecção de curto-circuito no LCCH. Este circuito é composto por um ceifador, um regulador de tensão e um buffer. Nos pontos P1 e P2 é realizada a medição da queda de tensão na fita 2G. Caso a tensão ultrapasse o valor de 5 V ajustado no regulador de tensão, o sinal de saída (sinal de tensão da Figura 3.12) indica ao sistema de controle a informação de curto-circuito.

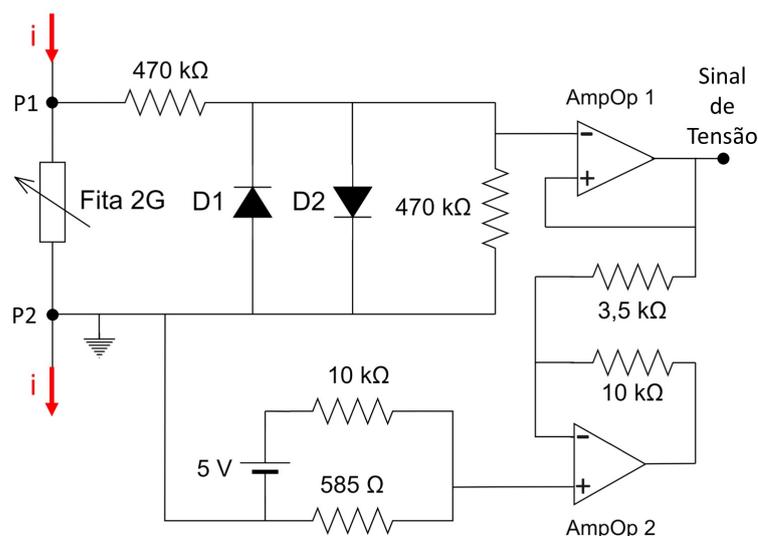


Figura 3.12: Circuito analógico para detecção de curto-circuito do LCCH.

3.5 Algoritmos de Detecção de Curto-Circuito para o LCCEP e LCCH

Devido à necessidade de um tempo de detecção de curto-circuito menor que de 1 ms para correntes acima de 600 A a fim de proteger os IGBTs selecionados [72], foi selecionado para o LCCEP o algoritmo denominado Método dos Mínimos Quadrados (MMQ) [74], [75] embarcado no Sistema de Controle por Corrente (indicado em verde na Figura 3.7). Este método se baseia em um número finito de amostras adquiridas via amperímetro na entrada do LCCEP, e possui recursos de minimização de erros decorrentes de ruídos e componentes harmônicas. A depender da taxa de amostragem utilizada, é possível tomar um número grande o suficiente de amostras para ter uma estimativa razoavelmente segura da amplitude de corrente e poder indicar um curto-circuito. A Equação 3.6 é usada para estimar a magnitude e fase de um sinal amostrado.

$$\begin{bmatrix} i_{k-1} \\ i_k \\ i_{k+1} \end{bmatrix} = \begin{bmatrix} \cos(\omega_0 \Delta t) & -\sin(\omega_0 \Delta t) \\ 1 & 0 \\ \cos(\omega_0 \Delta t) & \sin(\omega_0 \Delta t) \end{bmatrix} \begin{bmatrix} I_C \\ I_S \end{bmatrix} \quad (3.6)$$

na qual Δt representa o intervalo de tempo amostrado, i_{k-1} , i_k , i_{k+1} representam os valores das correntes amostradas em três intervalos de tempo (de acordo com a taxa de amostragem), e I_C e I_S são os valores da corrente total projetada no cosseno e no seno, respectivamente. Para que ruídos, componentes harmônicas, alterações de amplitude e quaisquer outros distúrbios que possam incidir sobre o sinal de corrente sejam minimizados, um filtro passa-faixa foi projetado para condicionar o sinal, além de otimizações

numéricas para minimizar estes erros, conforme é descrito em [75].

Para o LCCH, foi desenvolvido um algoritmo de detecção baseado em sinal de tensão devido à diferença de potencial que surge na fita supercondutora com a passagem de uma corrente acima de seu valor crítico, conforme indicado na Figura 3.11. A vantagem de usar um sinal de tensão para a operação do LCCH é, em geral, o menor conteúdo de componentes harmônicas de tensão a ser filtrado para identificação de curto-circuito, em comparação ao sinal de corrente em redes de distribuição, por exemplo. Conseqüentemente, não foi necessário aplicar o mesmo condicionamento de sinal realizado para o LCCEP, melhorando o tempo de processamento para detectar a corrente de curto-circuito, sendo esta umas das contribuições da tese.

As Figuras 3.13 (a) e (b) mostram os fluxogramas das principais sub-rotinas chamadas pelos algoritmos no LCCEP e LCCH, respectivamente, para realizar a detecção de curto-circuito e abertura das chaves.

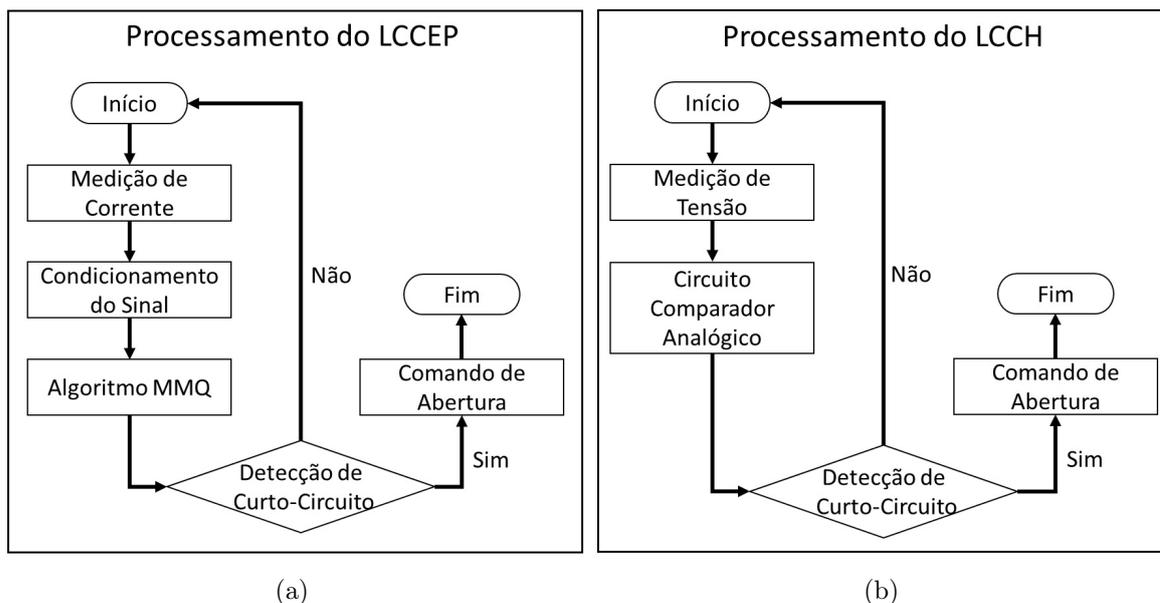


Figura 3.13: Fluxogramas de operação do LCCEP (a) e LCCH (b).

As primeiras sub-rotinas da Figura 3.13 são o Processamento do LCCEP e do LCCH, respectivamente, aplicadas em seus sistemas de controle. Essas sub-rotinas são responsáveis pela operação dos LCCs, executadas na taxa de amostragem definida para o controlador, e são responsáveis por invocar as demais outras de forma coordenada. As segundas sub-rotinas - medição de corrente e de tensão - atualizam as entradas dos algoritmos dos LCCs com os valores amostrados mais recentes. No LCCEP, a sub-rotina de condicionamento de sinal foi necessária para filtrar e remover ruídos e componentes harmônicos de

alta ordem da corrente. Devido ao sinal de tensão conter um menor conteúdo harmônico, não foi necessário aplicar filtros para condicionar o sinal no caso do LCCH. Em seguida, o processamento do MMQ e a aplicação do circuito comparador analógico são realizados, responsáveis pela implementação dos algoritmos de detecção de curto-circuito. Por último, as sub-rotinas para atualizar as saídas dos LCCs, neste caso, as chaves semicondutoras, são aplicadas dependendo do resultado da detecção de curto-circuito.

3.6 Simulação dos LCC e dos Ensaio

Para simulação LCCS do tipo resistivo, do LCCEP, do LCCH e do circuito para ensaio dos mesmos, foi utilizado o *software* PSCAD. Este programa é utilizado para análises de sistemas elétricos de potência, dentre elas simulação de transitórios eletromagnéticos (por exemplo, curtos-circuitos). O diagrama esquemático mostrado na Figura 3.14 apresenta o sistema simulado para o teste em bancada. O circuito é composto por uma fonte (V_{fonte}), uma indutância de entrada ($L_{entrada}$) que representa a impedância da fonte, uma carga resistiva (R_{carga}), uma carga resistiva de curto-circuito ($R_{curto-circuito}$), o LCC a ser analisado e a indutância do reator de núcleo de ar (L_{shunt}).

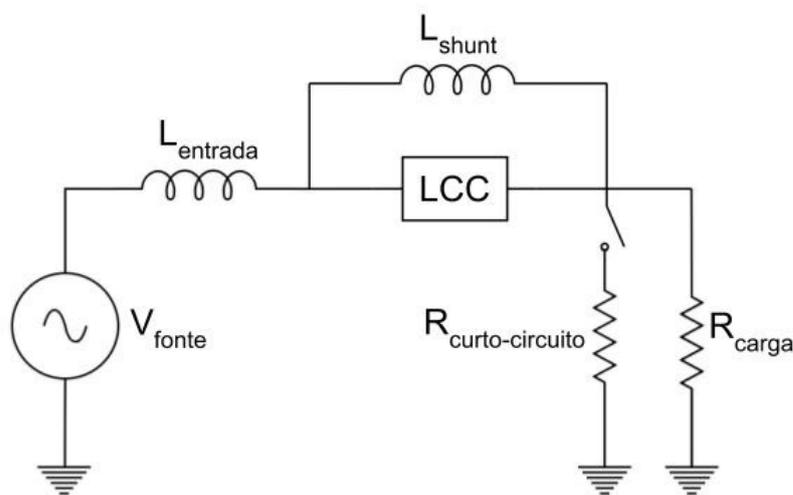


Figura 3.14: Circuito equivalente para ensaio dos LCC.

Foi desenvolvida uma modelagem do módulo supercondutor no PSCAD, que está contida no bloco "Fita Supercond.", exibido na Figura 3.15. O bloco possui propriedades que podem ser alteradas na janela de parâmetros. O código utilizado para simulação dos fenômenos elétricos e térmicos da fita supercondutora é apresentado no Apêndice A. A resistência da fita supercondutora (R_{fita}) é conectada à rede elétrica na entrada de alimentação (saída do transformador da SE) e no alimentador protegido (ramais alimentados),

respectivamente.

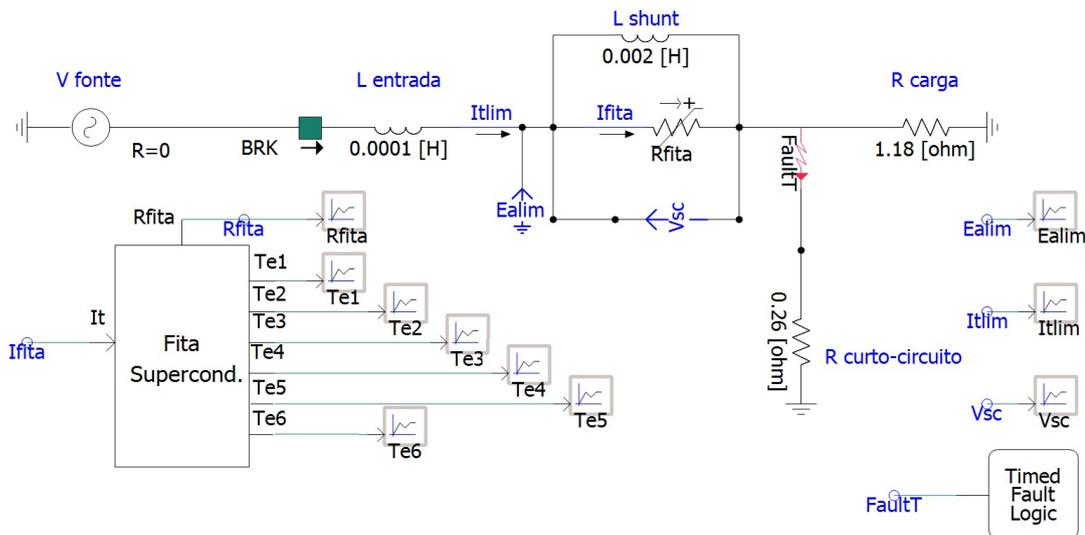


Figura 3.15: Circuito equivalente do LCCS no PSCAD.

Para o modelo de simulação do LCCEP apresentado na Figura 3.16, utilizou-se a biblioteca disponível pelo *software* PSCAD, que considera as curvas característica de condução direta e reversa para dispositivos semicondutores. Também foram considerados o capacitor e resistência referentes ao *snubber*, o varistor e a ponte de diodos. Para detecção da corrente de curto-circuito e acionamento das chaves, tanto para o modelo LCCEP (controle por corrente) quanto para o LCCH (controle por tensão), foi desenvolvido o bloco "Comando das Chaves". Para simulação do LCCEP, controle das chaves por corrente é selecionado, considerando a corrente total que circula no LCC.

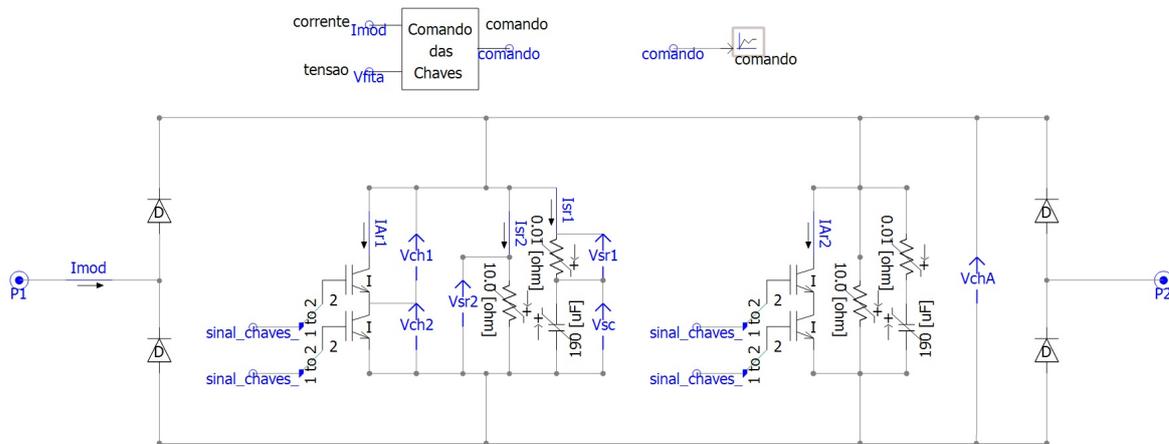


Figura 3.16: Circuito equivalente do LCCEP no PSCAD.

O circuito do LCCH modelado no PSCAD é exibido na Figura 3.17. O modelo concatena os módulos supercondutor e de chaves, conectados em série, e o RNA conectado em paralelo ao conjunto. O controle das chaves por tensão é selecionado, com base no sinal de tensão (V_{sc}) medido no módulo supercondutor.

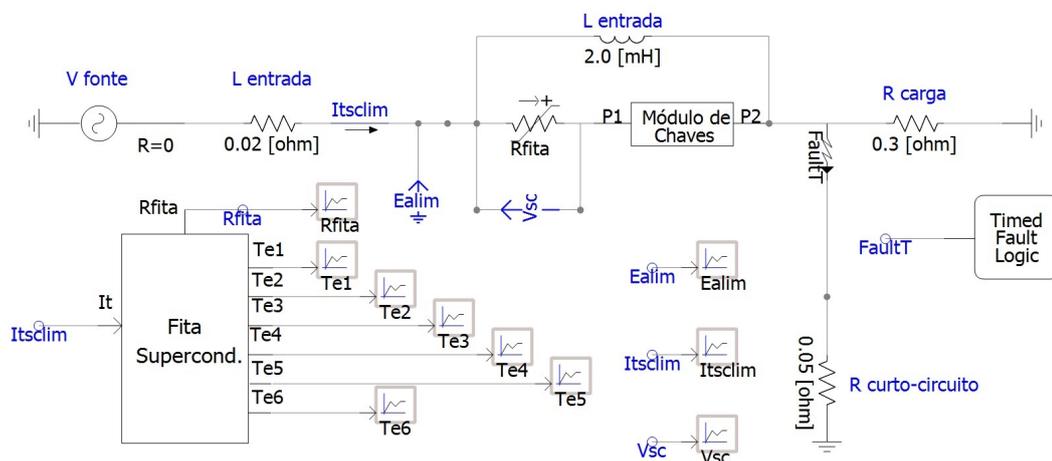


Figura 3.17: Circuito equivalente do LCCH no PSCAD.

Capítulo 4

Protótipos dos LCCs e Comissionamento

Para análise e validação dos três modelos de LCC considerados neste trabalho, foram construídos seus protótipos com base nos componentes principais: um módulo de chaves semicondutoras (LCCEP); um módulo de fitas supercondutoras 2G (LCCS); e um elemento *shunt* (RNA). A princípio, foram realizados os ensaios de condução direta e tensão reversa das chaves IGBTs modelo BSM50GB60DLC da Infineon [76] (construtivamente semelhantes ao da Hivron [72], modelo X2G300SD12P3, utilizadas no módulo de chaves), e de caracterização da fita supercondutora 2G da SuperOx [67]. Além disso, foram testados separadamente os módulos de chaves semicondutoras e fitas 2G, assim como para o elemento *shunt*, e posteriormente integralizados para montagem do LCCH.

4.1 Construção do LCCS

Para a construção do LCCS, foi desenvolvido um módulo supercondutor com uma configuração ondulada bifilar, que é utilizada para minimizar a autoindutância em LCCS do tipo resistivo [51], [77], [78], [79], [80], [4]. Nesta configuração plana bifilar, o fluxo magnético em cada segmento da fita é praticamente anulado, reduzindo assim significativamente sua autoindutância. Isso é alcançado com a passagem de correntes opostas através das duas fitas em paralelo, conforme indicadas na Figura 4.1. Os suportes para as fitas 2G foram projetados visando aumentar o espaçamento entre elas e, consequentemente, melhorar a troca de calor com o nitrogênio líquido (LN_2), respeitando o valor mínimo para o raio de curvatura especificado pelo fabricante.

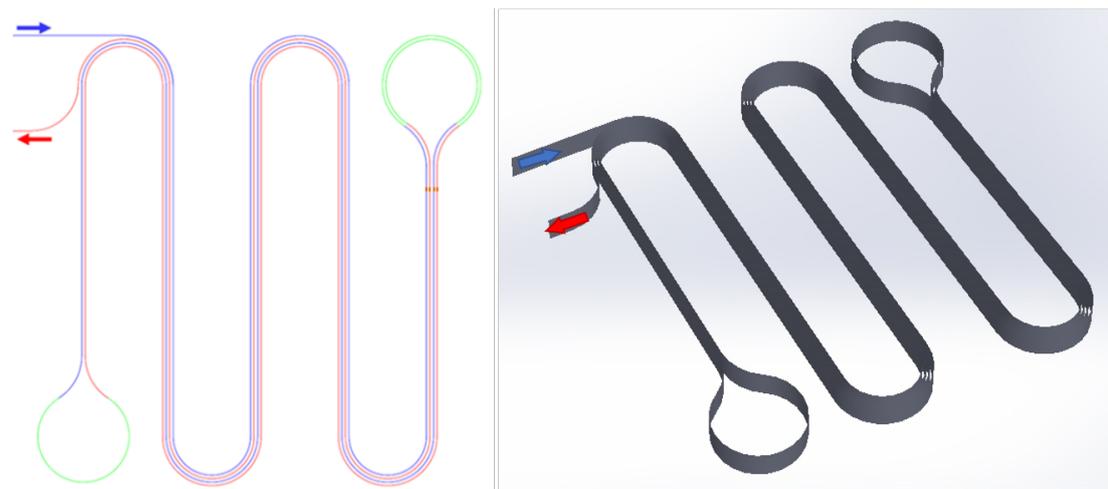


Figura 4.1: Configuração plana bifilar do módulo supercondutor.

A Figura 4.2 mostra uma foto do módulo supercondutor construído, com 20 cm de comprimento e largura. A estrutura é feita por três placas de fibra de vidro G10 e os contatos por barras de cobre. A primeira placa constitui a base do suporte, na qual existem furos para a fixação das peças internas do módulo, as quais serão responsáveis por delimitar o caminho percorrido pela fita 2G. A segunda placa contém o caminho de distribuição das fitas 2G, com uma geometria semelhante às serpentinas de um radiador. A terceira placa de G10 foi usada para gerar maior estabilidade mecânica para fita 2G e impedir sua movimentação, contendo furos passantes para os parafusos de fixação.

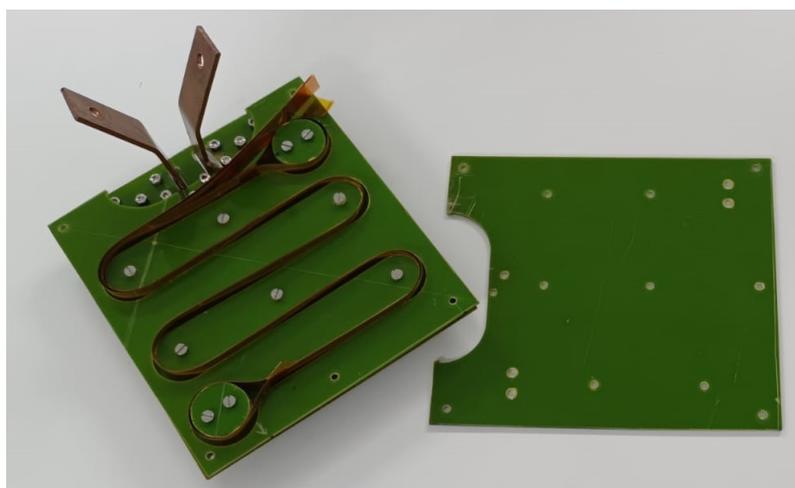


Figura 4.2: Módulo Supercondutor.

A conexão da fita supercondutora com os terminais de barras de cobre foi feita por pressão, através de parafusos de fixação e por um filme fino de índio-estanho. Conforme especificado na seção 3.1, o módulo foi projetado para acomodar 3,6 m de fita 2G, o que de acordo com o critério de campo elétrico máximo da fita 2G (50 V/m) [51] significa

que cada módulo poderá ser submetido a uma tensão máxima de 180 V. Para a isolação da fita 2G, foi usado novamente placas de fibra de vibro G10, porém com espessura de 0,3 mm. Para medição do valor da impedância total da fita 2G em estado normal, foi utilizada uma ponte de medição RLC em 60 Hz, conforme mostrado na Figura 4.3, a qual obteve o valor de 531,04 m Ω .

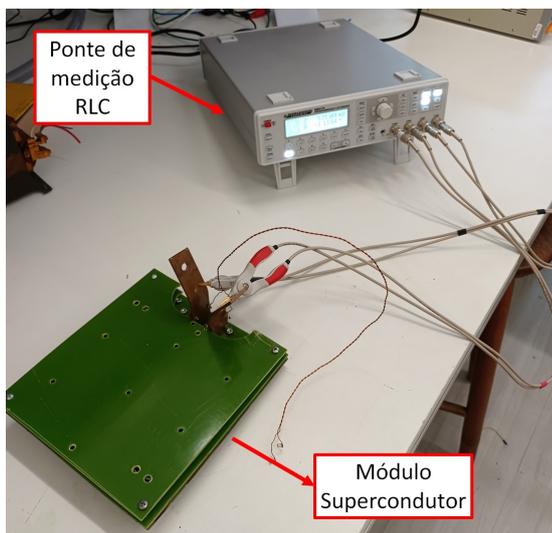


Figura 4.3: Medição da impedância da fita supercondutora.

Para ilustrar os próximos passos dos trabalhos futuros, referente a construção de um LCCS e/ou LCCH de média tensão, o criostato projetado é mostrado na Figura 4.4, o qual irá permitir uma montagem série-paralela dos módulos supercondutores de acordo com os níveis de corrente e tensão. Esse criostato será composto por um recipiente de nitrogênio líquido e um sistema de resfriamento, que permitirá o controle de temperatura e pressão para manter os módulos entre 65 K e 76 K. Nesta primeira fase do projeto, os testes foram conduzidos a 77 K.

Para determinação da corrente crítica do módulo supercondutor, realizou-se a caracterização da fita supercondutora através do método de duas pontas [81], ilustrado no arranjo da Figura 4.5. Neste método uma fonte de corrente aplica um sinal de excitação nos terminais do módulo supercondutor, e um par de fios é conectado nestes terminais para a leitura da tensão feita por um nanovoltímetro. Foi desenvolvida uma aplicação para o controle da fonte de corrente e armazenamento das medições do nanovoltímetro através do programa LabVIEW (*Laboratory Virtual Instrument Engineering Workbench*). Os pulsos de correntes foram ajustados para um duração de 200 ms e intervalos de 2 s em cada pulso, sendo cada intervalo incrementado de 1 A até atingir o valor da corrente crítica. Para interrupção do ensaio sem que a fita fosse danificada, inicialmente utilizou-se o critério de parada de 1 $\mu\text{V}/\text{cm}$ (campo elétrico crítico) [82].

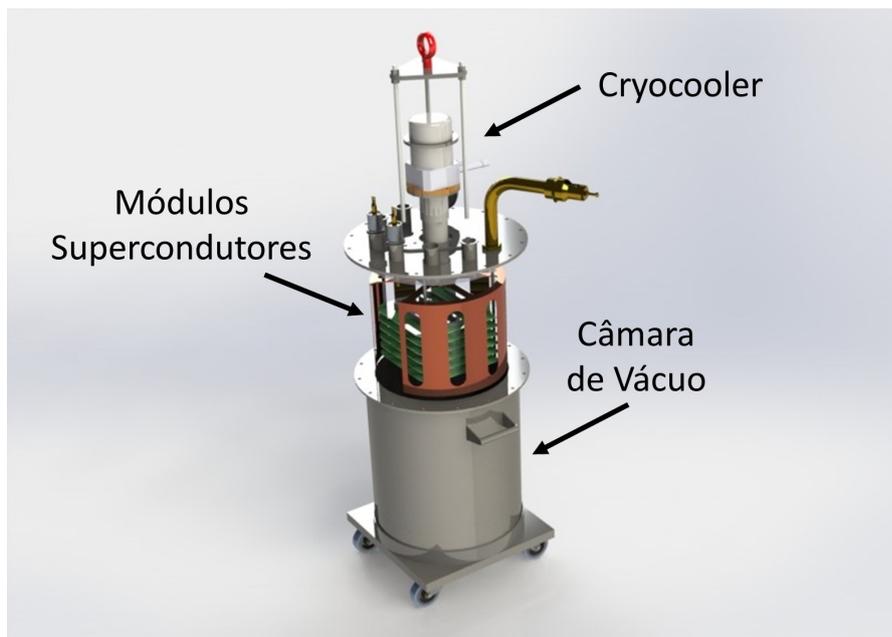


Figura 4.4: Ilustração do criostato projetado.

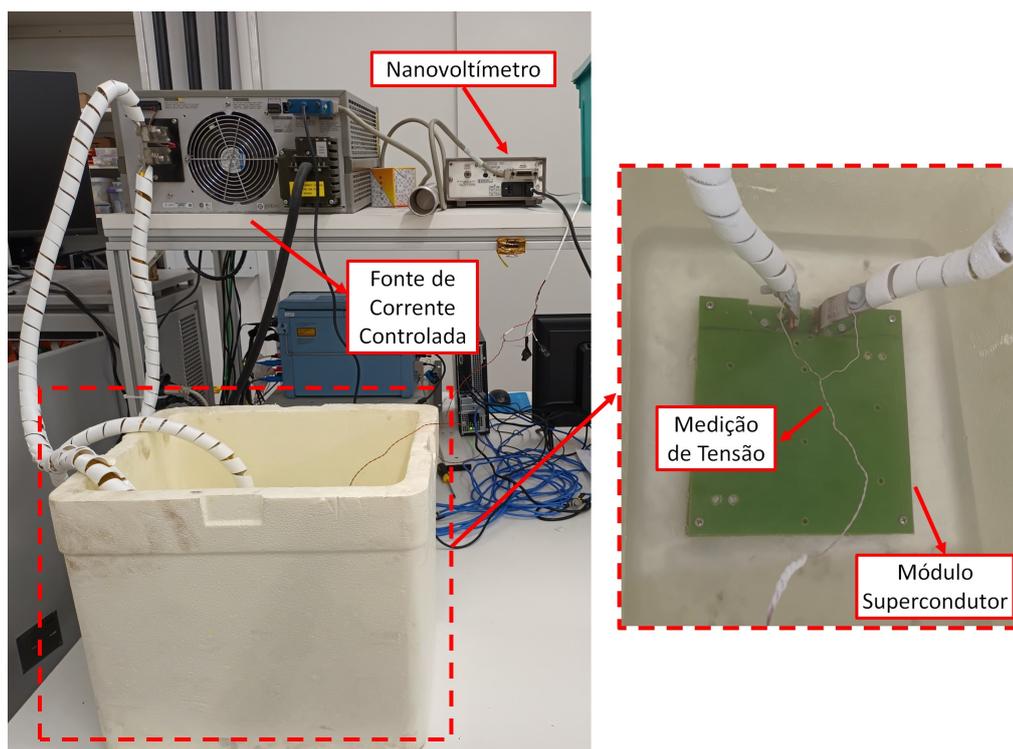


Figura 4.5: Arranjo geral do ensaio de caracterização do módulo supercondutor.

A Figura 4.6 exibe os gráficos de tensão *versus* corrente do módulo, para os cinco testes realizados de forma gradual, até obter a estimativa do valor da corrente crítica em 230 A. Este valor representa a corrente máxima que o LCCS e o LCCH poderão ser submetidos sem que ocorra sua transição do estado supercondutor para o estado normal, ou seja, sem ocasionar a limitação da corrente. Para estimação desse valor, não foram

desconsiderados as resistências de contato (cobre) entre os contatos com a fita até ponto de medição (nanovoltímetro), sendo o critério de parada de $1 \mu\text{V}/\text{cm}$ extrapolado.

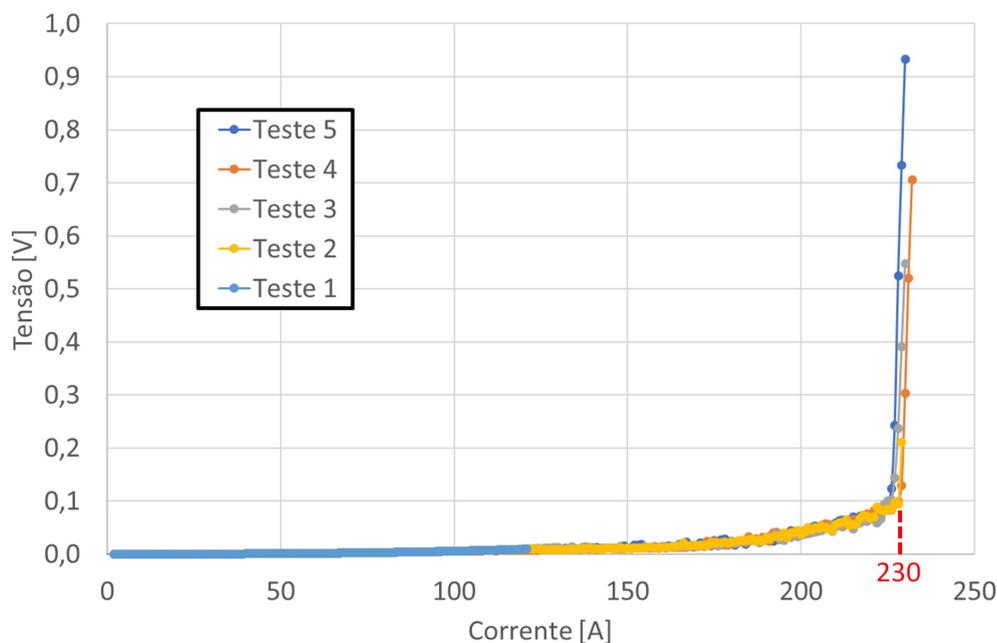


Figura 4.6: Curva tensão *versus* corrente do módulo supercondutor.

4.2 Construção do LCCEP

A Figura 4.7 apresenta o LCCEP desenvolvido, composto pelo módulo de chaves semicondutoras, por uma fonte de CC, e por uma placa de controle que recebe e processa o sinal de corrente medida. Cada chave contém um *snubber* e um varistor para proteção contra sobretensão. A Tabela 4.1 apresenta os dados dos principais componentes: a tensão e corrente de um único IGBT; a capacitância e resistência do *snubber*; e a tensão nominal do varistor.

Para o sistema de controle por corrente do LCCEP (apresentado na seção 3.2, na Figura 3.7), foi utilizada uma placa de controle da indústria Adelco, indicada na Figura 4.7, a qual possui entradas digitais e analógicas para sinais externos (erro de *driver*) e medidas elétricas (tensão e corrente), respectivamente. Além disso, ela possui um microcontrolador *dualcore* para instalação de *firmware*, responsável pelo controle das chaves e detecção de curto-circuito (MMQ).

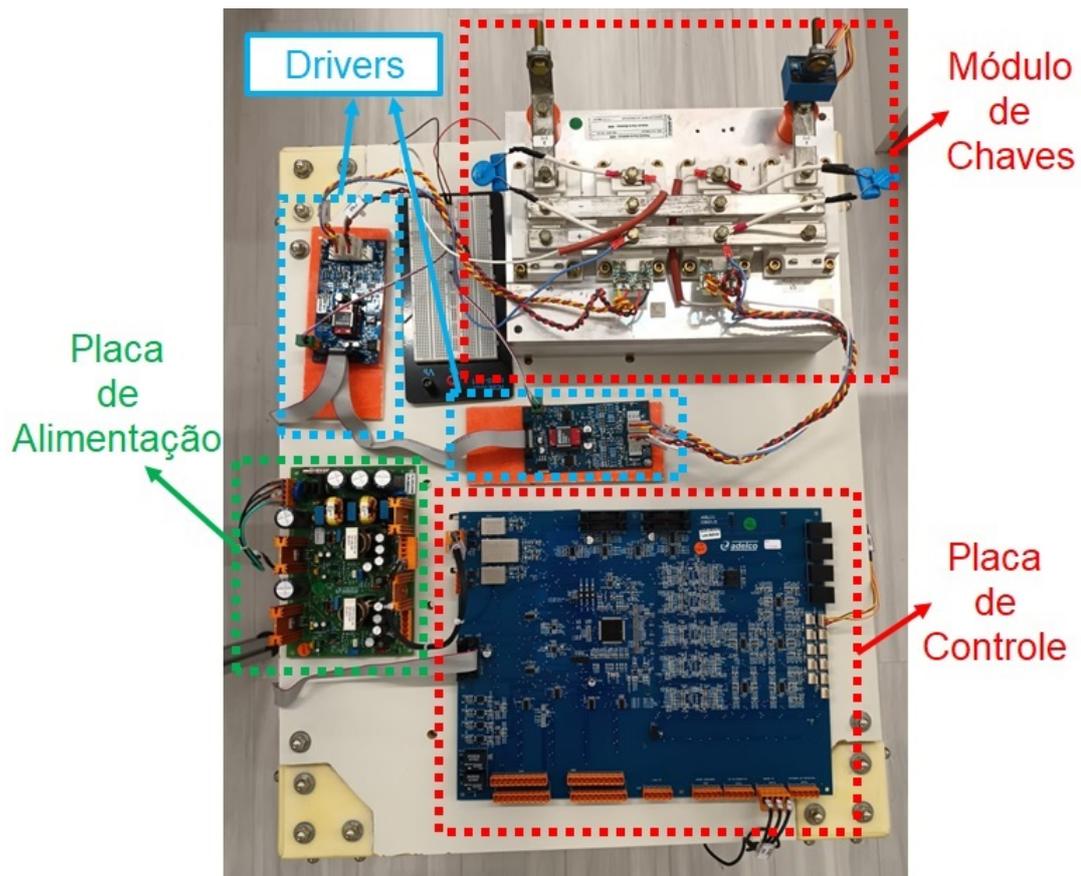


Figura 4.7: Arranjo do protótipo de LCCEP.

Tabela 4.1: Dados dos componentes do módulo de chaves.

Componente	Dados
IGBT	1200 V e 300 A
C (<i>Snubber</i>)	183 μF
R (<i>Snubber</i>)	2,2 Ω
Varistor	175 V

4.2.1 Ensaio de Condução Direta do IGBT com Fonte de Corrente Controlada

Inicialmente, foi considerada a possibilidade de aplicar o módulo de chaves inserido no mesmo sistema criogênico em que o módulo supercondutor é submetido. Há indícios na literatura de melhorias no desempenho dessas chaves, quando submetidas em temperaturas criogênicas, como menor resistência de condução e maior densidade de corrente, em comparação aos seus valores obtidos em temperatura ambiente [83], [84], [85], [8].

Para verificar a capacidade máxima de condução direta de uma chave IGBT semelhante ao do projeto do módulo, foi selecionado o modelo BSM50GB60DLC da Infineon

[76], com (I_{CE}) iguais a 50 A e 75 A para as temperaturas de 353 K e 298 K, respectivamente, e (V_{CE}) igual a 600 V. Para o ensaio, foi utilizada uma fonte de corrente controlada entre o coletor e emissor da chave (I_{CE}), e uma fonte de tensão (V_{GE}) de 10 V para acionamento da mesma, conforme ilustrado na Figura 4.8. A escolha de uma fonte de corrente controlada para o ensaio de condução direta se deve a necessidade de alcançar valores acima da capacidade máxima de condução do IGBT escolhido de 75 A (em 298 K).

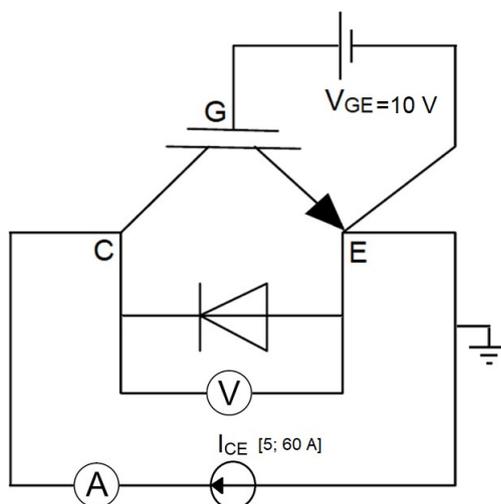


Figura 4.8: Circuito equivalente do ensaio de condução direta do IGBT BSM50GB60DLC.

A fim de verificar a variação dos parâmetros R_{on} e (V_{CE}), aplicou-se inicialmente uma corrente de 5 A até 35 A em temperatura ambiente e até 60 A em temperatura criogênica. Apesar das capacidades máximas da chave IGBT de 75 A e 50 A para temperaturas de 298 K e 353 K, respectivamente, foi medida uma temperatura de 345 K para uma corrente de 35 A, mesmo com a utilização de um dissipador nos ensaios em temperatura ambiente. Esta temperatura relativa da chave foi medida através de um termopar do tipo J, fixado próximo à chave, em uma barra de cobre, destacada em vermelho na Figura 4.9.

A Figura 4.10 apresenta as curvas de V_{CE} em função de I_{CE} para as temperaturas de 300 K e 77 K. Ao observar a elevação da temperatura por meio do termopar, aplicou-se uma corrente de no máximo 34,1 A (indicado pela seta azul) para o ensaio em temperatura ambiente, uma vez que a medição alcançou 345 K (próxima ao limite de 353 K da chave). Com o IGBT submerso em LN_2 , foi possível aumentar I_{CE} em até 54,1 A, sem causar danos à chave. Constatou-se também que em temperatura ambiente a queda de tensão (V_{CE}) é ligeiramente menor que em condições criogênicas, considerando os mesmos valores de I_{CE} .



Figura 4.9: Ensaio de condução direta do IGBT BSM50GB60DLC.

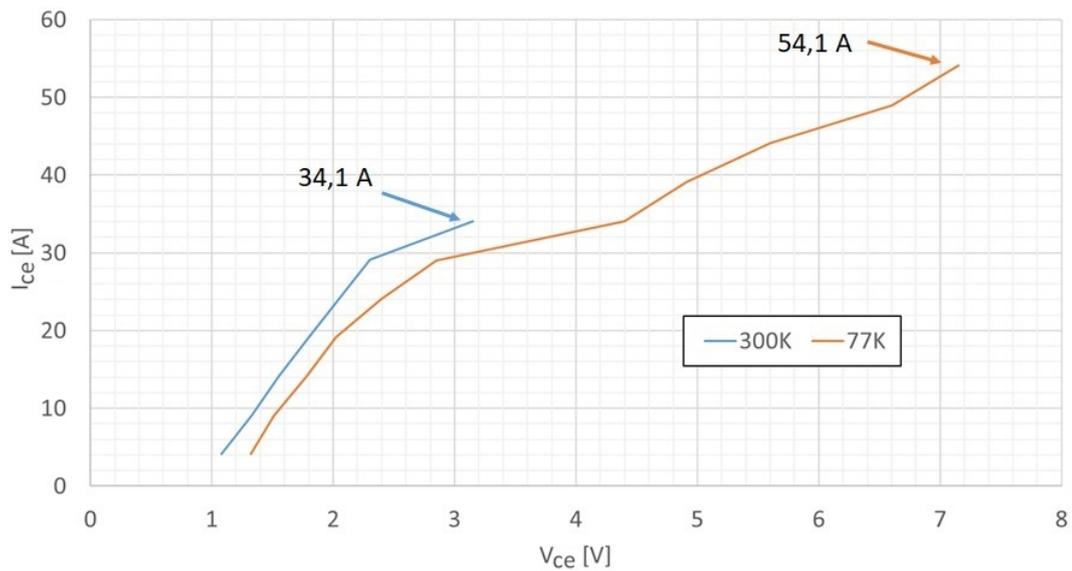


Figura 4.10: Valores de V_{CE} em função de I_{CE} e da temperatura, obtidos no ensaio de condução direta do IGBT BSM50GB60DLC.

Apesar do resultado anterior, o gráfico da Figura 4.11 informado no *datasheet* desta mesma chave mostra uma tendência de valores menores de V_{CE} para um mesmo valor de I_{CE} , conforme a temperatura diminui [76]. Esse mesmo comportamento foi observado

em [84], em que uma maior capacidade de condução de I_{CE} com menor queda de tensão (V_{CE}) foram obtidas em temperatura criogênica.

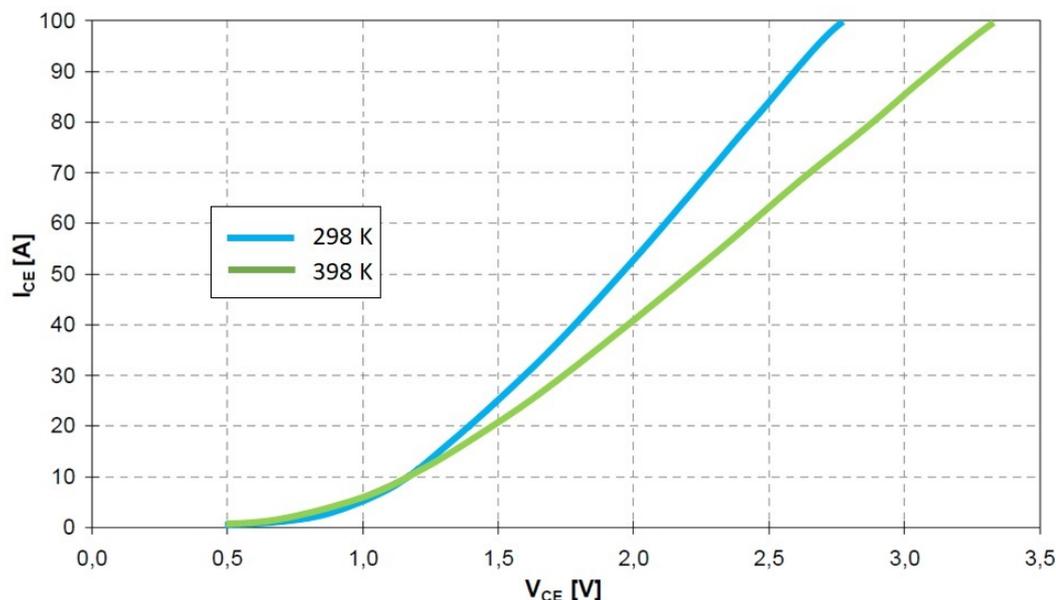


Figura 4.11: Saída caraterística do IGBT. Adaptado de [76].

4.2.2 Ensaio de Tensão Reversa do IGBT com Fonte de Tensão Controlada

O objetivo deste ensaio foi verificar a tensão reversa máxima suportada entre coletor e emissor do IGBT selecionado, até atingir a região de avalanche, tanto em temperatura ambiente quanto criogênica. Conforme já apresentado na Figura 4.8, existe internamente um diodo de proteção no circuito interno do IGBT, entre coletor e emissor, que com a polarização na configuração emissor comum, o mesmo fica polarizado inversamente. Portanto, utilizando esta configuração de polarização e com o gate aterrado, tem-se teoricamente um circuito aberto entre coletor e emissor (referindo-se as junções do IGBT e também um circuito aberto entre o catodo e anodo do diodo de proteção), de acordo com o circuito da Figura 4.12.

A Figura 4.13 mostra o arranjo do ensaio de tensão reversa, sendo que: V1 é a fonte de alimentação CC de 0 a 60 kV; V é voltímetro para monitoramento da tensão aplicada no circuito; A é o microamperímetro para monitoramento da corrente do circuito; e R1 é a resistência de 25 M Ω utilizada para limitar a corrente conduzida pelo IGBT. O ensaio consistiu em aplicar uma tensão com polaridade positiva no coletor e referenciar o emissor à terra (referencial de 0 V da fonte), variando a tensão da fonte em *steps* de 50 V, em temperatura ambiente e criogênica.

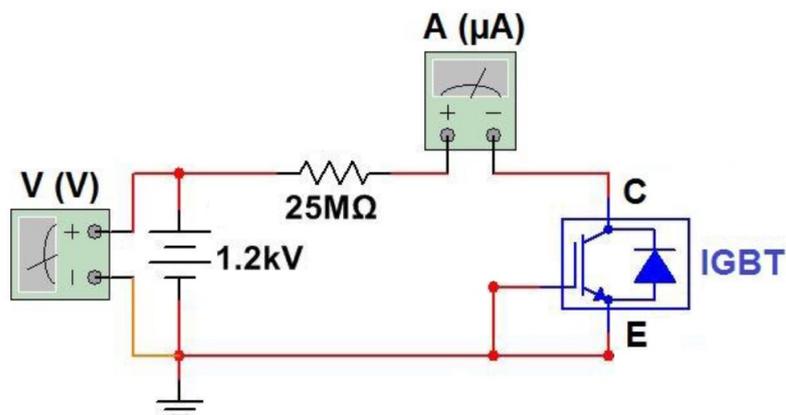


Figura 4.12: Circuito equivalente do ensaio de tensão reversa do IGBT.

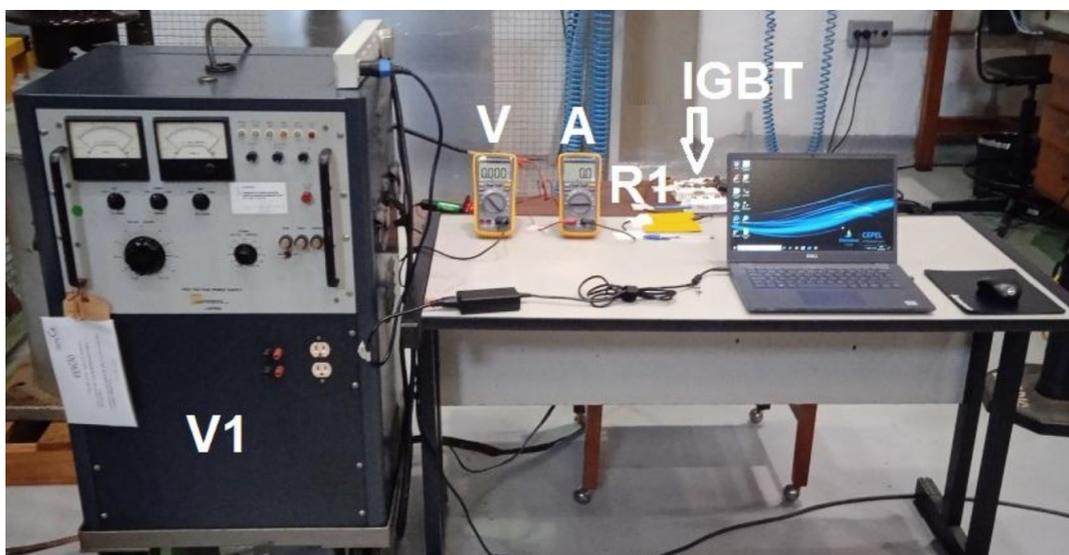


Figura 4.13: Arranjo do ensaio de tensão reversa do IGBT.

A Figura 4.14 exibe os resultados para os teste em temperatura ambiente e criogênica. Foi possível notar que, em temperatura ambiente, a corrente de avalanche se inicia em torno de 1300 V, enquanto que em LN_2 a tensão diminuiu drasticamente (próximo de 20 V). Isso inviabilizou a utilização desse modelo de chave IGBT para aplicações em sistemas criogênicos. Segundo [84], existem determinados fatores que influenciam no comportamento destas chaves semicondutoras em condições criogênicas, como sua geometria, o tipo de isolante/isolamento aplicado, sua forma e condição de resfriamento, dentre outros fatores. Uma das hipóteses é o tipo de revestimento de silicone usado para este modelo de IGBT, indicada na Figura 4.15, que provavelmente vitrificou-se durante o teste em criogenia, danificando assim a chave.

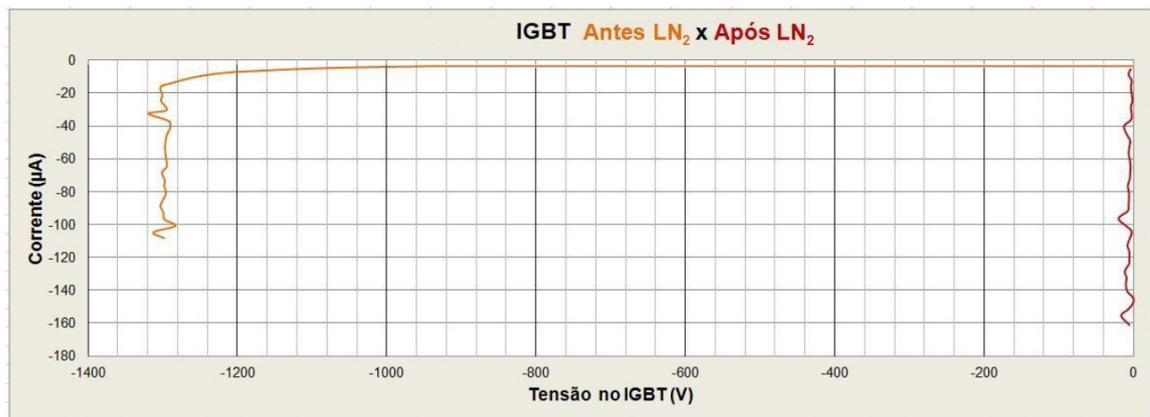


Figura 4.14: Tensão reversa aplicada no IGBT em temperatura ambiente e criogênica.



Figura 4.15: Configuração interna do IGBT.

4.3 Impedância *Shunt*

Para Z_{shunt} , foi usado um RNA da indústria Adelco, tensão igual a 220 V, corrente nominal em regime permanente igual a 50 A, impedância de 0,8 Ω e indutância de 2 mH, ilustrado na Figura 4.16. Para validação dos dados de placa do reator, foram realizados dois ensaios: a medição da resistência em CC e; a medição da impedância em CA.

Para a medição da resistência em CC, são utilizados uma fonte de tensão contínua, um multímetro e um alicate amperímetro. Estando a fonte de tensão ligada em série com o reator e o amperímetro, e o voltímetro medindo a tensão entre os terminais do



Figura 4.16: RNA usado como Z_{shunt} .

reator, aplica-se valores de tensão pré configurados dentro de um intervalo. Após, as correntes nos terminais do reator são aquisitionadas. Dividindo-se a tensão aplicada pela corrente mensurada, obtém-se a resistência do enrolamento. Nesta caso, a reatância do enrolamento pode ser desprezada, visto que a frequência do sinal aplicado ao reator é zero. Essas medições são feitas para cada *tap* do reator e para cada um dos reatores, totalizando 9 medições. O esquemático de ligação para esse ensaio é apresentado na Figura 4.17:

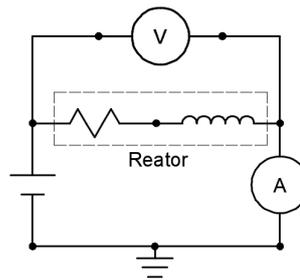


Figura 4.17: Esquemático da medição da resistência em CC do reator de núcleo de ar.

Para a medição da impedância em CA, foram realizados ensaios com frequências variáveis dentro de uma faixa de 60 à 600 Hz . Neste caso, uma fonte de tensão alternada senoidal é ligada em série com o reator, utilizando um osciloscópio com ponteiros de tensão e corrente, bem como um resistor para limitar a corrente que fluirá no circuito. O esquemático para esse ensaio é mostrado na Figura 4.18. Nesse ensaio, como o valor da reatância é bem maior que a resistência do reator, espera-se observar uma dependência linear da impedância em função da frequência.

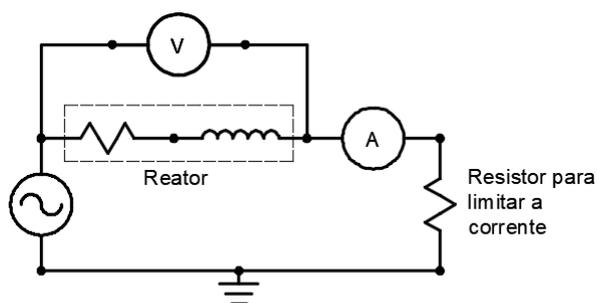


Figura 4.18: Esquemático da medição da impedância em CA do reator para várias frequências.

As Figuras 4.19, 4.20 e 4.21 apresentam os resultados da medição da resistência em CC, nas quais H1-H2, H1-H3 e H1-H4 representam os *taps* com indutância iguais à 1 mH, 1,5 mH e 2 mH, respectivamente. Para este ensaio, todos os enrolamentos e todos os *taps* foram avaliados. Além disso, comparando as três figuras supracitadas, observa-se que os resultados obtidos para as resistências mensuradas (coeficiente angular das equações de retas apresentadas nas figuras) possuem um desvio muito pequeno. Sendo assim, a repetibilidade do processo de fabricação também foi verificado.

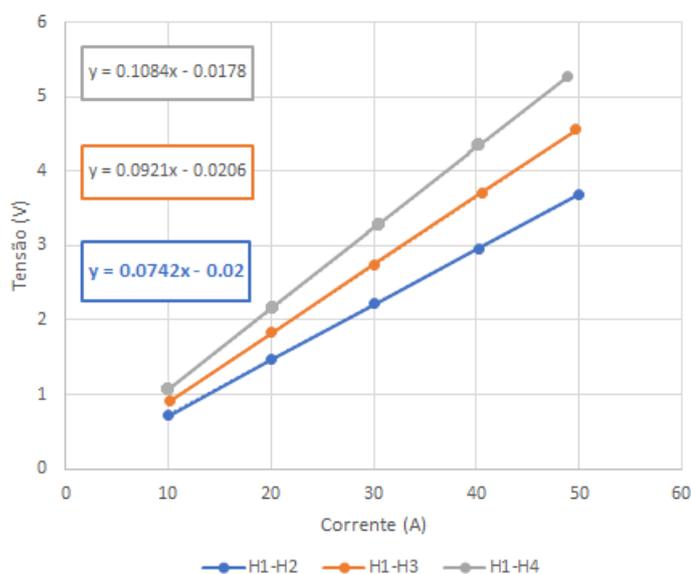


Figura 4.19: Medição da resistência em CC do reator superior

A Figura 4.22 exibe os resultados da medição da impedância em CA. Para a frequência de 60 Hz observa-se uma reatância de aproximadamente 0,75 Ω , conforme era esperado de acordo com a folha de dados do fabricante. Além disto, observa-se na figura uma dependência linear da reatância indutiva com a frequência. Para os ensaios dos LCCs (LCCS do tipo resistivo, LCCEP e LCCH), o reator de núcleo de ar (Z_{shunt}) foi ajustado para 2 mH em todos os casos.

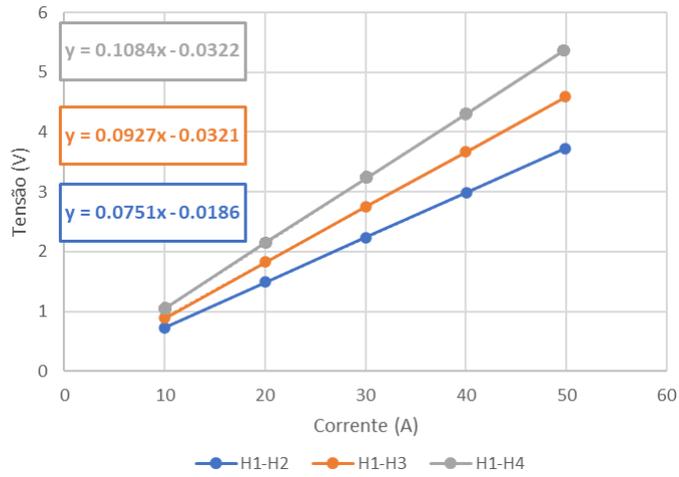


Figura 4.20: Medição da resistência em CC do reator do meio

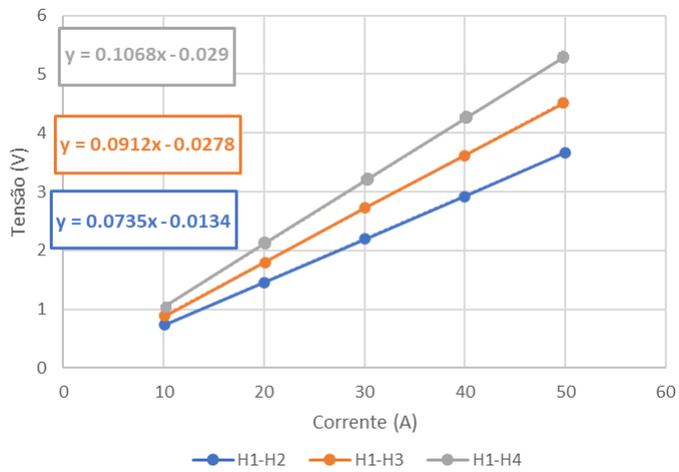


Figura 4.21: Medição da resistência em CC do reator inferior

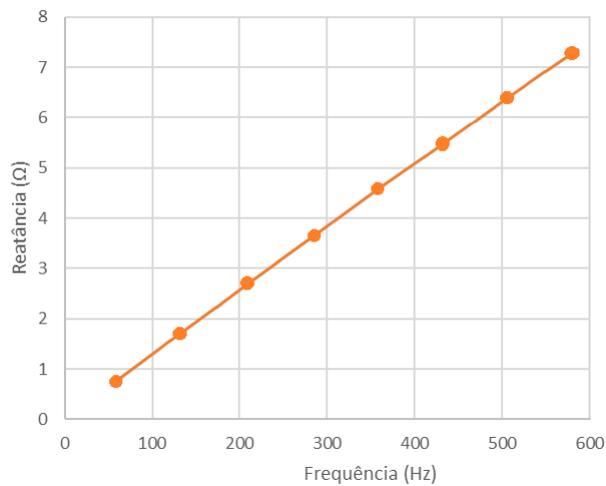


Figura 4.22: Medição da impedância em CA do reator de núcleo de ar.

4.4 Construção do LCCH

Para a construção do LCCH, foram feitas conexões dos módulos de chave e supercondutor em série, sendo este arranjo conectado em paralelo com o reator de núcleo de ar, conforme já apresentado na Figura 3.11. Para a detecção da corrente de curto-circuito e controle das chaves, foi aplicado um microcontrolador associado a um circuito comparador analógico para condicionamento do sinal de tensão. A Figura 4.23 mostra os protótipos dos três LCCs construídos, com demais componentes como a placa de alimentação, controle e *drivers*.

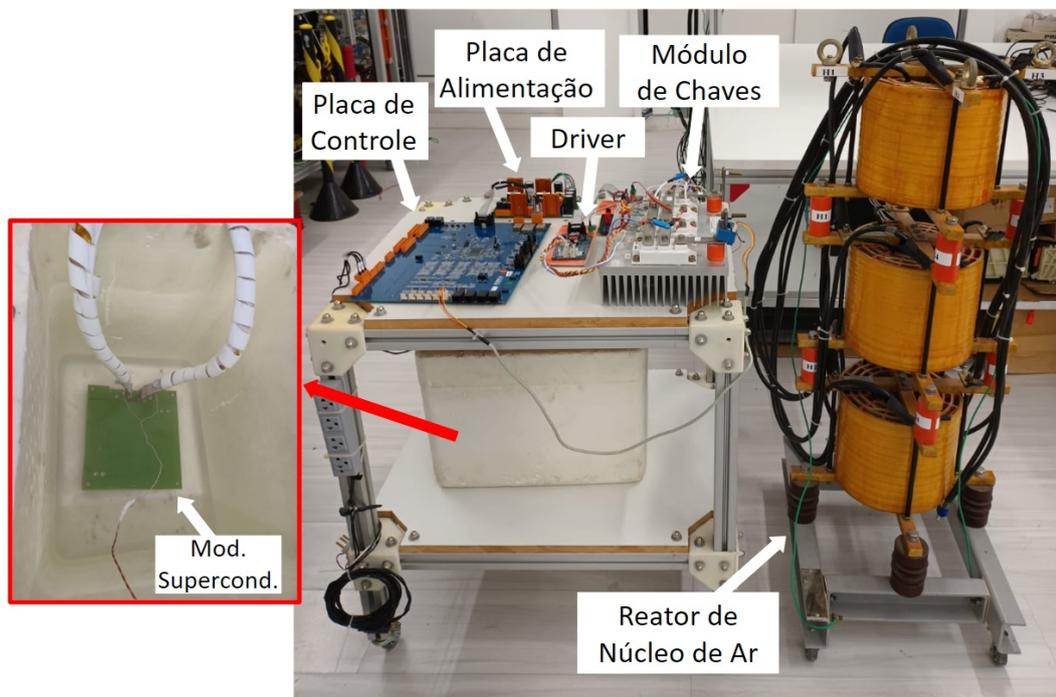


Figura 4.23: Protótipos do LCCH, LCCS e LCCEP.

Capítulo 5

Resultados e Discussões

Neste capítulo são expostos os principais resultados obtidos nos ensaios referentes ao LCCS, LCCEP e o LCCH, assim como a validação de seus modelos computacionais. Também foram executados ensaios com alta corrente para verificar a capacidade de limitação do módulo supercondutor, assim como as simulações de um dos cenários para validação do modelo. Posteriormente, os modelos foram aplicados no sistema IEEE 13 barras para verificar seus desempenhos em uma rede de distribuição.

5.1 Teste em Bancada Laboratorial

Foi estruturado um arranjo para execução dos ensaios monofásicos dos três LCCs elaborados neste projeto, conforme mostrado na Figura 5.1. De acordo com o circuito equivalente da Figura 5.2, o sistema foi conectado à rede (127 V) por meio de RNAs ($X_{entrada}$), de forma que três cenários pudessem ser criados com correntes prospectivas (I_{pro}) diferentes, conforme indicados na Tabela 5.1. Além disso, conectou-se um disjuntor na entrada ($S_{entrada}$) e um transformador de 75 kVA para obter uma tensão de 30 V aplicado aos LCCs. Devido a uma limitação de potência de curto-circuito monofásico no laboratório de aproximadamente 20 kVA, foi necessário reduzir a tensão de 127 V para 30 V (a tensão mínima requerida para que diodos e interruptores IGBT permitam o fluxo de corrente), mantendo assim a corrente de curto-circuito próxima ao valor especificado.

Também foi utilizado um banco de resistores (R_{carga}) para reproduzir uma corrente nominal do sistema (abaixo dos valores de I_C e de I_{CE} referentes à fita supercondutora e a chave IGBT, respectivamente), antes do evento de curto-circuito. Para gerar a corrente de curto-circuito, foi usado uma contatora ($S_{curto-circuito}$) conectada à terra. Inicialmente, $S_{entrada}$ é fechada e $S_{curto-circuito}$ permanece aberta, circulando uma corrente nominal

peço LCC e por R_{carga} . Em um determinado instante $S_{curto-circuito}$ é fechada, gerando uma corrente de curto-circuito pré-definida por $X_{entrada}$.

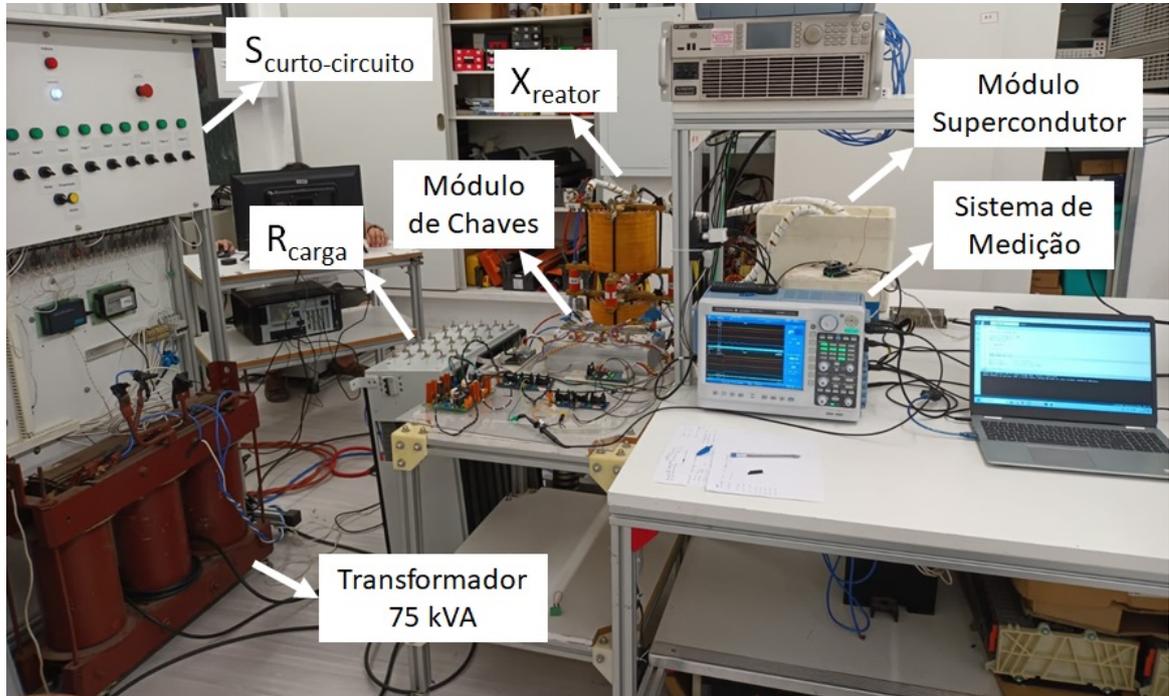


Figura 5.1: Elementos utilizados no teste de bancada.

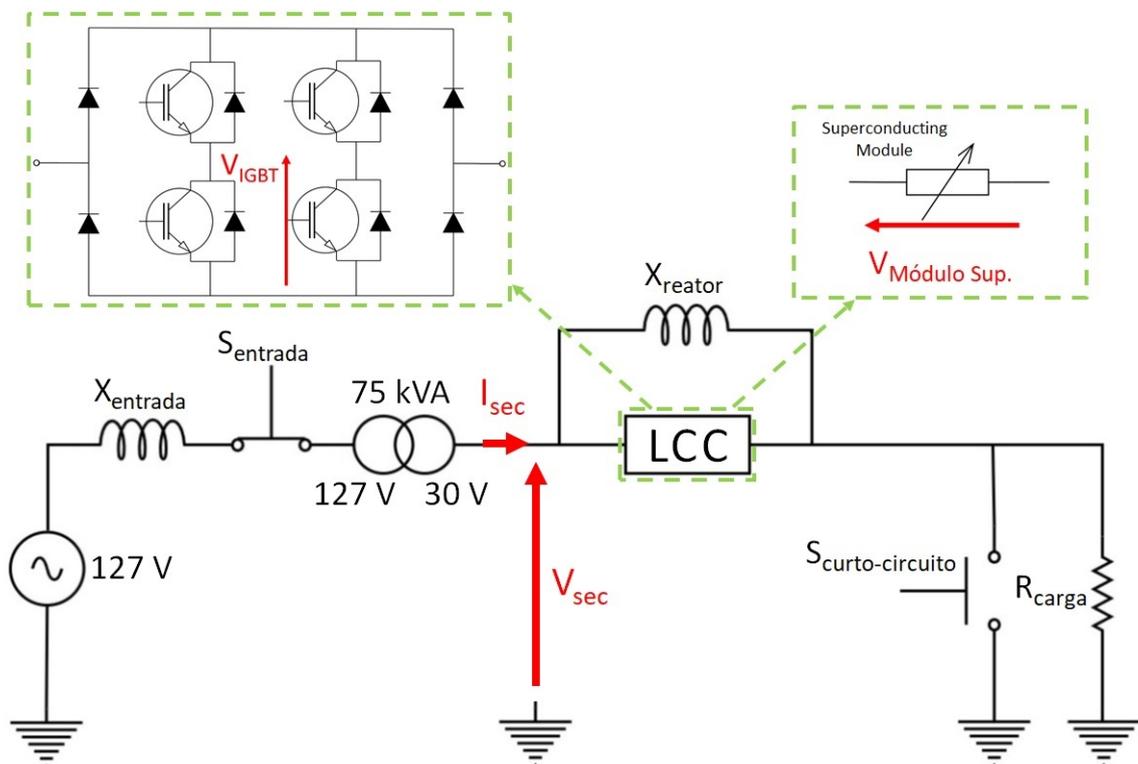


Figura 5.2: Circuito equivalente do teste de bancada.

Tabela 5.1: Cenários do teste de bancada.

Cenário	$X_{entrada}$ [m Ω]	I_{pro} [A_{pico}]
1	746,67	572
2	373,34	656
3	248,89	670

Os pontos de medição feitos durante os ensaios são destacados em vermelho na Figura 5.2, sendo eles a corrente e a tensão totais aplicadas no circuito em que o LCCs são inseridos, ou seja, no secundário do transformador de 75 kVA (I_{sec} e V_{sec}), as quedas de tensão no módulo supercondutor ($V_{Modulo Sup.}$) e em uma das chaves IGBT (V_{IGBT}). Os resultados e discussões do teste em bancada são apresentados nas subseqüentes seções 5.1.1, 5.1.2 e 5.1.3.

5.1.1 Cenário 1

A Figura 5.3 exibe a corrente no secundário do transformador (I_{sec}) para o LCCS, LCCEP, e LCCH no Cenário 1. É possível verificar que no primeiro semiciclo a corrente prospectiva foi de 403 A_{pico} , enquanto que para o LCCH, o LCCEP e o LCCS, foram 205 A_{pico} , 248 A_{pico} e 348 A_{pico} , representando uma redução de 49%, 38% e 14%, respectivamente. Nota-se nessa mesma figura que o curto-circuito se inicia em 39,93 ms, sendo o tempo de atuação do LCCEP e do LCCH de 510 μs (em 40,44 ms) e 340 μs (em 39,93 ms), nesta ordem, para a abertura das chaves. O LCCS não alcançou sua capacidade total de limitação devido à magnitude relativamente baixa da corrente de curto-circuito. Apesar disso, o LCCS reduziu 43 A no primeiro semiciclo, o que indica uma transição parcial que contribuiu para reduzir a corrente. Uma das razões para o LCCH alcançar uma corrente limitada consideravelmente menor em comparação com o LCCEP é o algoritmo de detecção. O circuito comparador analógico usado no LCCH tem um tempo menor de processamento para identificar a corrente de curto-circuito do que o MMQ aplicado no LCCEP.

A Figura 5.4 apresenta o perfil de tensão em um dos IGBTs (V_{IGBT}) do LCCEP para o Cenário 1, ou seja, no lado em CC entre seus dois terminais. Na detecção do curto-circuito o IGBT entra em estado de bloqueio e a tensão em seus terminais começa a subir, atingindo um valor de pico de 248 V. Esse valor é determinado pelo sistema de proteção contra sobretensão (*snubber* e varistor), selecionado de forma a manter as chaves semicondutoras em uma região segura de operação. De acordo com os *datasheets*, um IGBT neste nível de potência tem um limite de pico de tensão de 2500 V. Portanto, as

chaves estão protegidas para uma sobretensão neste nível de potência.

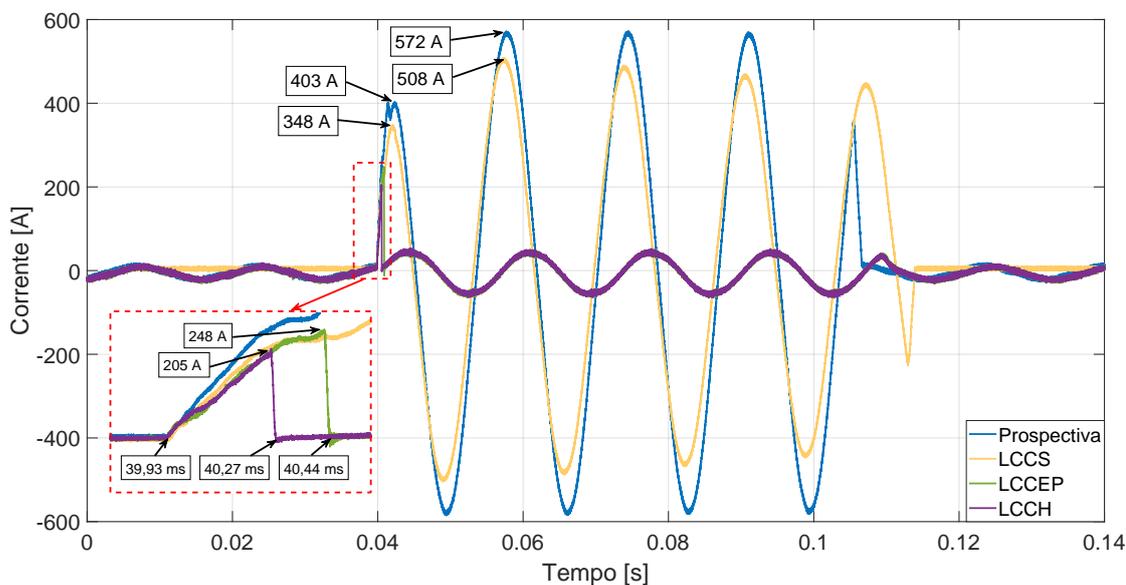


Figura 5.3: Corrente no secundário do transformador no Cenário 1 (I_{sec}).

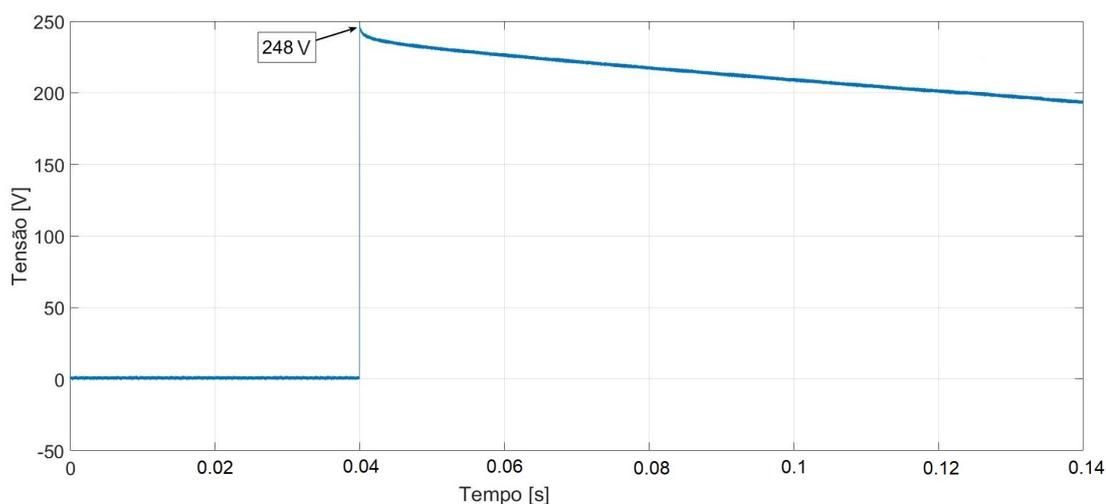


Figura 5.4: Perfil de tensão em uma das chaves IGBT durante o teste do LCCEP no Cenário 1 (V_{IGBT}).

A Figura 5.5 mostra a tensão no secundário do transformador de 75 kVA (V_{sec}), sem (prospectiva) e com a aplicação do LCCEP (limitada). Pode-se observar que afundamento de tensão é reduzido em relação ao sistema sem LCC no evento de curto-circuito ($29 V_{pico}$), mantendo a tensão em 30 V ($42 V_{pico}$). Portanto, este resultado mostra que o LCC tem o efeito secundário de reduzir o afundamento e/ou interrupções de tensão a montante de seu ponto de instalação durante curto-circuito. Isso pode levar a um aumento na qualidade e a continuidade no fornecimento de energia, referente à Variação de Tensão de Curta Duração (VTCD) no Módulo 8 do Procedimentos de Distribuição de Energia

Elétrica no Sistema Elétrico Nacional (PRODIST) [86]. Foi observado também um pico de tensão de 580 V gerado devido ao processo de comutação do módulo de chaves em um sistema indutivo. Esse efeito dura menos de um milissegundo e não apresenta riscos para as chaves IGBTs. Porém, em termos de isolamento dos equipamentos de medição e segurança durante os testes na bancada, foram suspensas as medições de tensão (exceto no módulo supercondutor) para os Cenários 2 e 3.

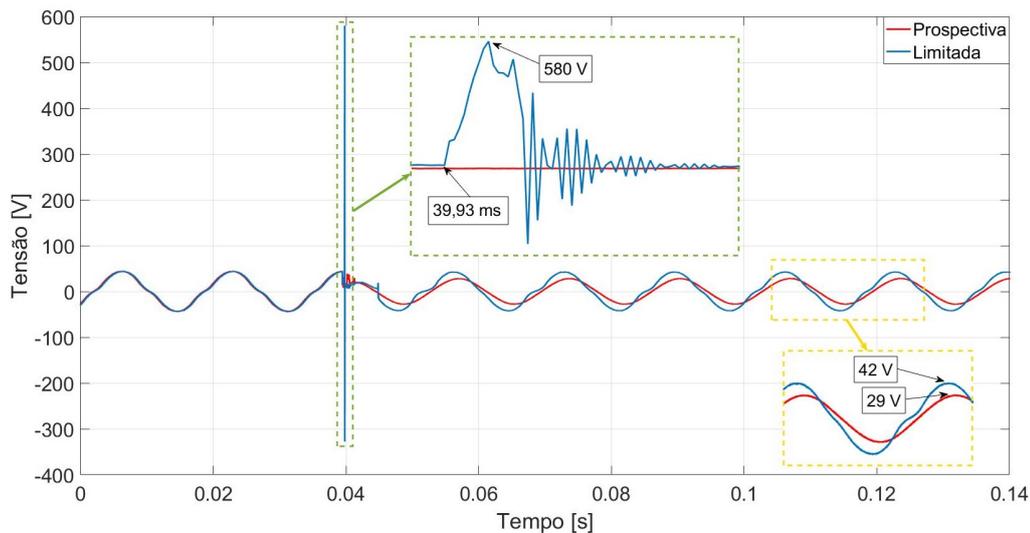


Figura 5.5: Tensão no secundário do transformador durante o teste do LCCEP no Cenário 1 (V_{sec}).

A Figura 5.6 mostra a queda de tensão devido a transição da fita supercondutora para o teste do LCCS. É verificado que, inicialmente, a queda de tensão é próxima a zero. Em 39,93 ms, o evento de curto-circuito ocorre e a fita transita do estado supercondutor para o normal, apresentando uma queda de tensão que chega até o valor de 34 V.

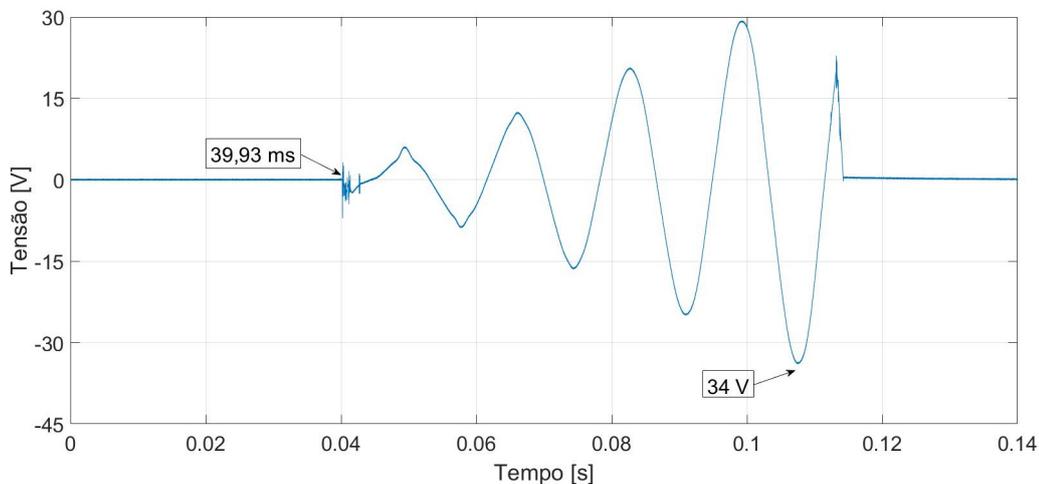


Figura 5.6: Tensão no módulo supercondutor durante o teste do LCCS no Cenário 1 ($V_{Modulo Sup.}$).

A Figura 5.7 exibe a queda de tensão medida no módulo supercondutor para o teste do LCCH. Durante o evento de curto-circuito, o material supercondutor transita para o estado normal apresentando uma resistência e, conseqüentemente, uma queda de tensão. Essa tensão é medida pelo sistema de controle do LCCH até alcançar o valor de 3,98 V, quando é acionada a abertura das chaves. Após isso, a tensão no módulo supercondutor vai a zero, uma vez que a tensão do sistema permanece sobre as chaves IGBTs.

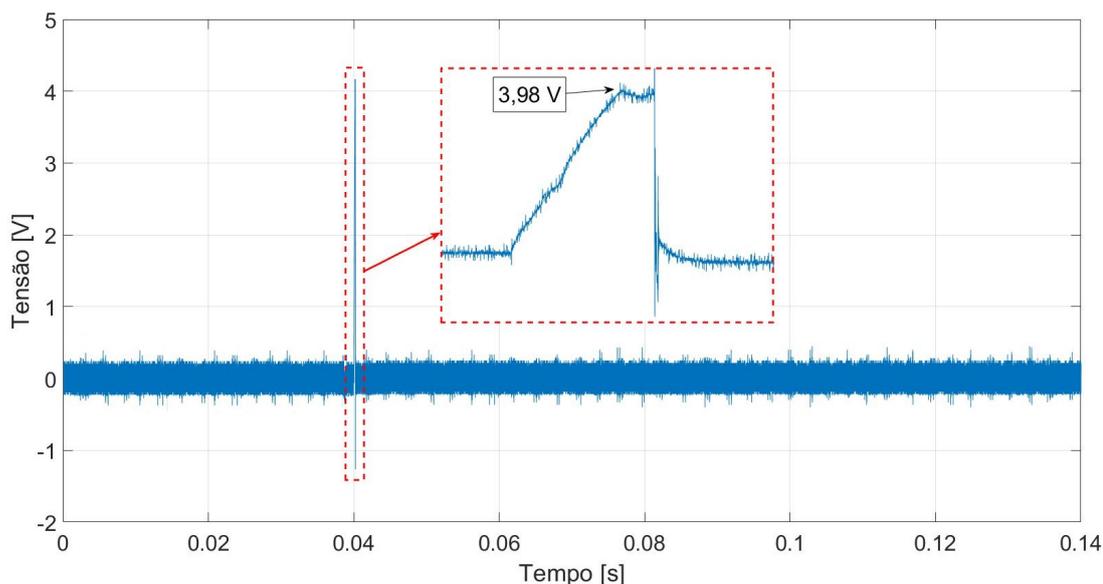


Figura 5.7: Tensão no módulo supercondutor para o teste do LCCH no Cenário 1 ($V_{Modulo Sup.}$).

5.1.2 Cenário 2

Na Figura 5.8, é apresentada a corrente total no LCCH, LCCEP e LCCS para o Cenário 2. Observa-se que, no primeiro semiciclo, a corrente alcançou $568 A_{pico}$. Já para o LCCH, LCCEP e LCCS, os valores foram de $176 A_{pico}$, $312 A_{pico}$ e $483 A_{pico}$, respectivamente. Isso representa uma diminuição de 69%, 45% e 15%, respectivamente, em comparação com a I_{pro} . Também foi observado nessa mesma figura que o curto-circuito inicia em 39,94 ms, sendo os tempos de atuação do LCCEP e LCCH iguais a $450 \mu s$ (em 40,39 ms) e $270 \mu s$ (em 40,21 ms), nesta ordem.

A Figura 5.9 apresenta a tensão no módulo supercondutor para o teste do LCCS. Antes do evento de curto-circuito, a tensão é próxima a zero. Em aproximadamente 40 ms, quando o curto-circuito é aplicado, a fita transita do estado supercondutor para o normal, chegando ao valor de 34 V, semelhante ao que foi observado no Cenário 1.

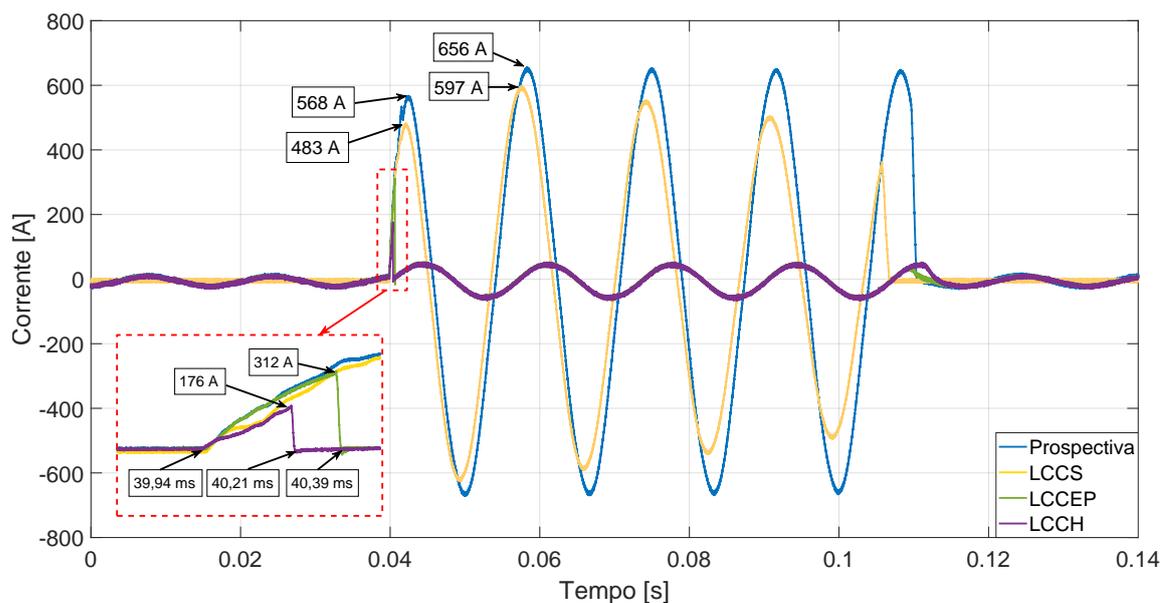


Figura 5.8: Corrente no secundário do transformador no Cenário 2 (I_{sec}).

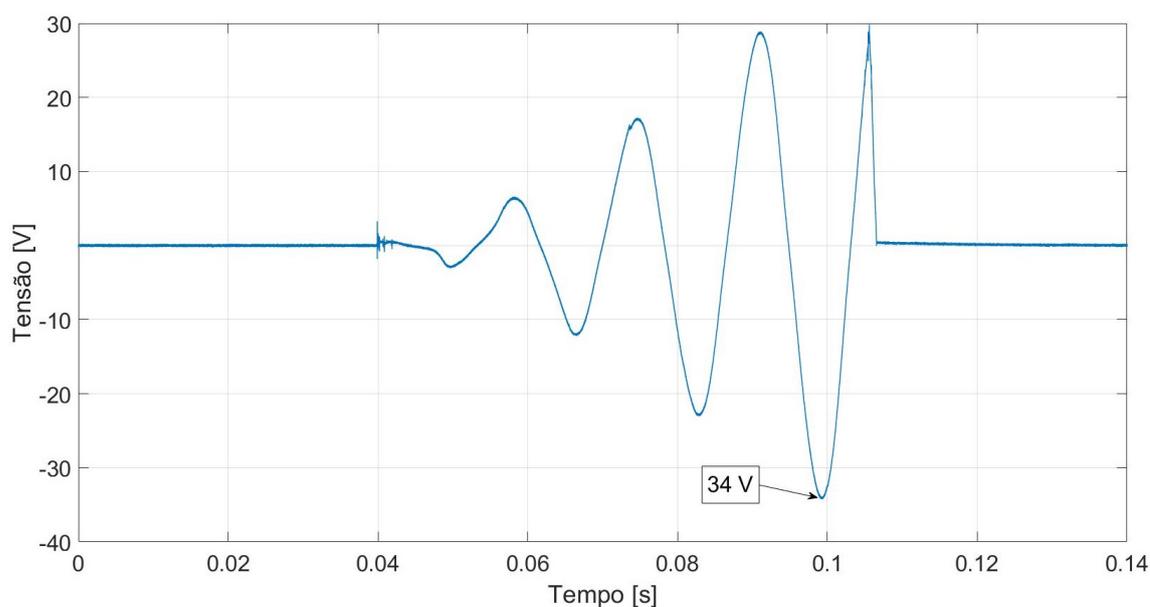


Figura 5.9: Tensão no módulo supercondutor durante o teste do LCCS no Cenário 2 ($V_{Modulo Sup.}$).

A Figura 5.10 ilustra a queda de tensão medida no módulo supercondutor para o teste do LCCH. No evento de curto-circuito, a tensão aumenta até o valor de 4,8 V, quando as chaves são acionadas pelo sistema de controle do LCCH, desviando a corrente de curto-circuito para o reator de núcleo de ar.

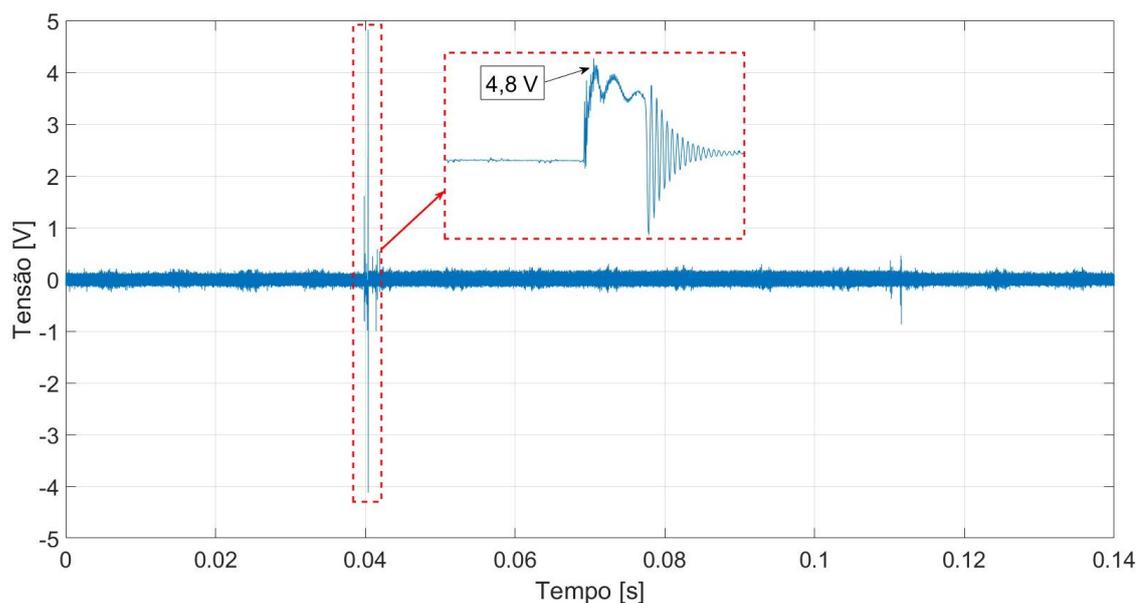


Figura 5.10: Tensão no módulo supercondutor para o teste do LCCH no Cenário 2 ($V_{Modulo Sup.}$).

5.1.3 Cenário 3

A Figura 5.11 exibe a corrente total no LCCH, LCCEP e LCCS para o Cenário 3. Foi verificado que, no primeiro semiciclo, a corrente chegou a $535 A_{pico}$. Já para o LCCH, LCCEP e LCCS, os valores foram de $176 A_{pico}$, $344 A_{pico}$ e $492 A_{pico}$, nesta ordem. Isso representa uma diminuição de 67%, 36% e 8%, respectivamente, em comparação com a I_{pro} . Foi verificado nessa mesma figura que os tempos de atuação do LCCEP e LCCH foram de $390 \mu s$ e $650 \mu s$, nesta ordem.

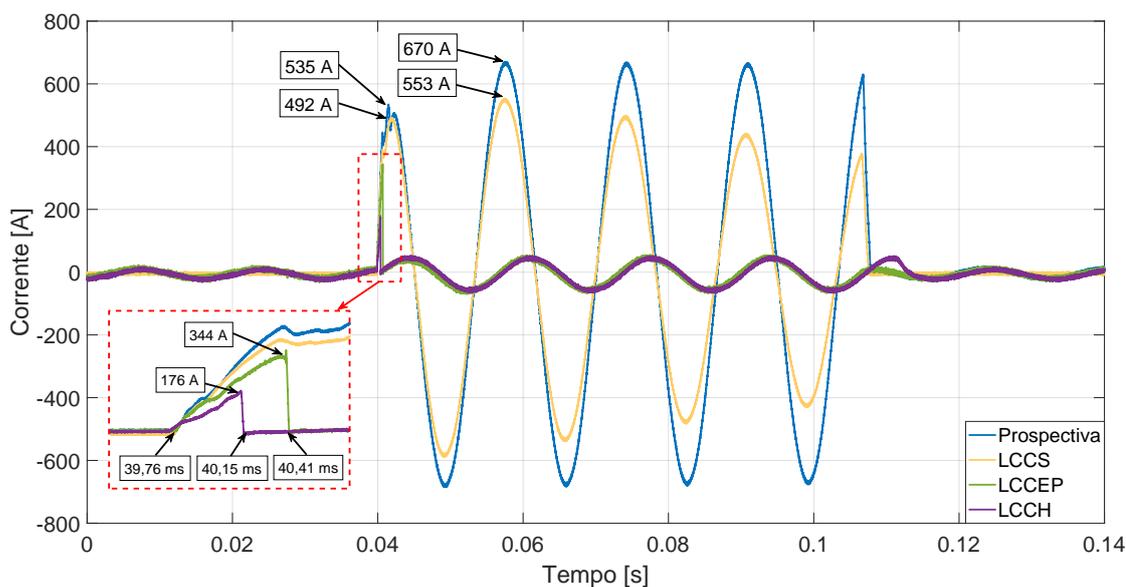


Figura 5.11: Corrente no secundário do transformador no Cenário 3 (I_{sec}).

A Figura 5.12 apresenta a tensão no módulo supercondutor durante o teste do LCCS. Antes da aplicação do curto-circuito, a tensão é próxima a zero. Em aproximadamente 40 ms, quando a corrente de curto-circuito é aplicada, o material supercondutor transita do estado supercondutor para o normal, chegando ao valor de 44 V.

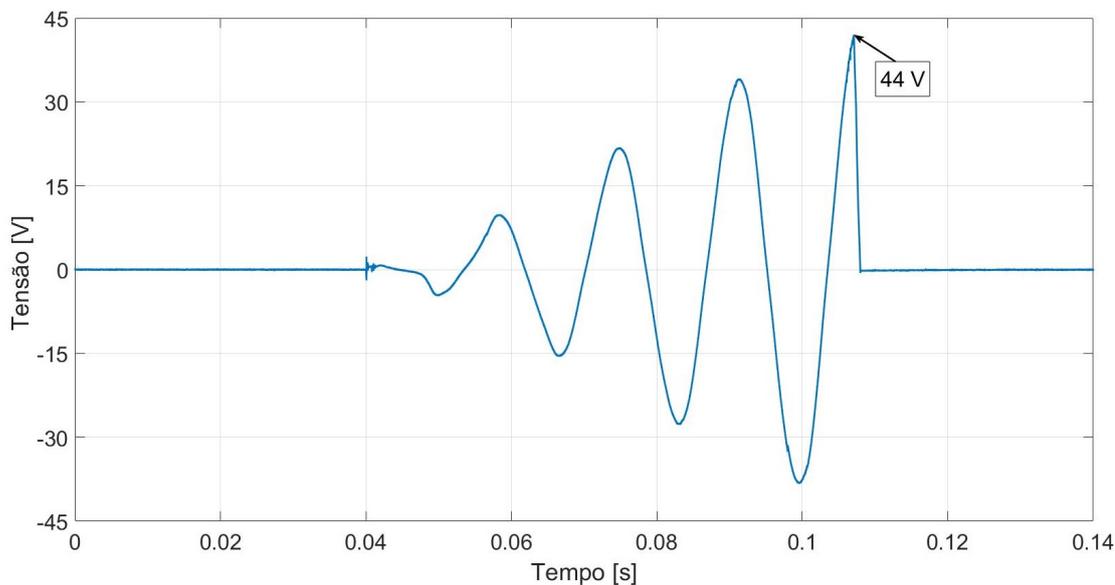


Figura 5.12: Tensão no módulo supercondutor durante o teste do LCCS no Cenário 3 ($V_{Modulo Sup.}$).

A Figura 5.13 mostra o comportamento da tensão no módulo supercondutor para o teste do LCCH. No evento de curto-circuito, a tensão aumenta até o valor de 5,3 V, quando as chaves são acionadas pelo sistema de controle do LCCH, retirando o módulo supercondutor do circuito.

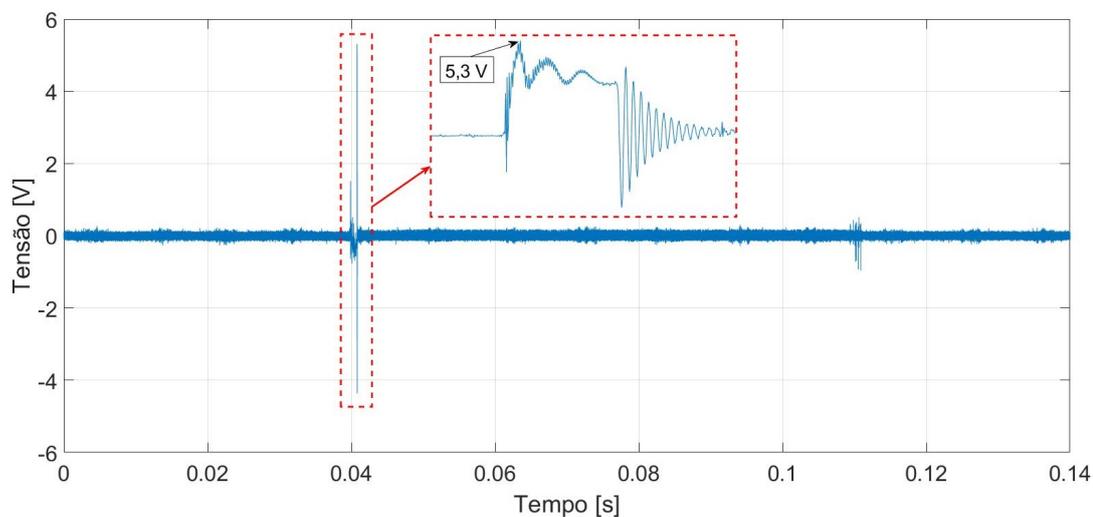


Figura 5.13: Tensão no módulo supercondutor para o teste do LCCH no Cenário 3 ($V_{Modulo Sup.}$).

5.2 Teste do Módulo Supercondutor em Alta Corrente

Devido a não transição, ou limitação, plena do LCCS nos três cenários supracitados, foi elaborado um arranjo de ensaios para o módulo supercondutor em que as correntes de pico aplicadas fossem maiores do que o valor da corrente crítica da fita supercondutora 2G, chegando em quase 8 vezes (1750 A). Para isso, utilizou-se uma fonte de tensão controlada com potência de 12 kVA, um transformador de 75 kVA e um osciloscópio para medições de corrente e tensão, conforme mostrado na Figura 5.14.

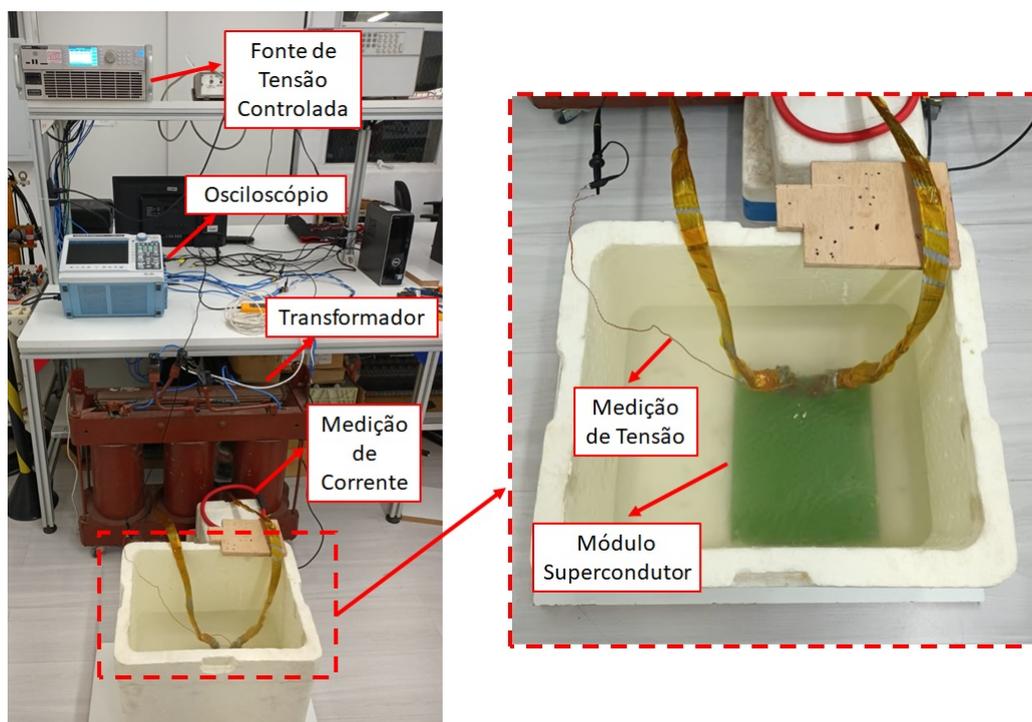


Figura 5.14: Arranjo geral do ensaio do módulo supercondutor.

Para configuração dos ensaios, foram aplicadas as tensões de 20 V, 30 V e 40 V no primário do transformador para a obtenção de correntes de pico com valores de 916 A, 1323 A e 1750 A no secundário do transformador, respectivamente, de acordo com as informações da Tabela 5.2.

Tabela 5.2: Configuração dos ensaios do módulo supercondutor.

Tensão da fonte [V]	Corrente no Secundário [A]	Relação de I_C (230 A)
20	916	4,0
30	1323	5,8
40	1750	7,6

As Figuras 5.15, 5.16 e 5.17 exibem os resultados para o módulo supercondutor, aplicando tensões de 20 V, 30 V e 40 V, respectivamente. É possível notar que, para todos

os casos, durante a condução da corrente abaixo do valor crítico da fita supercondutora (230 A) não há limitação de corrente, sendo os valores iguais para a prospectiva (I_{PRO}) e limitada (I_{LIM}). Quando a corrente ultrapassa o valor de 230 A, o módulo supercondutor reduz a corrente de curto-circuito para valores abaixo de I_{PRO} .

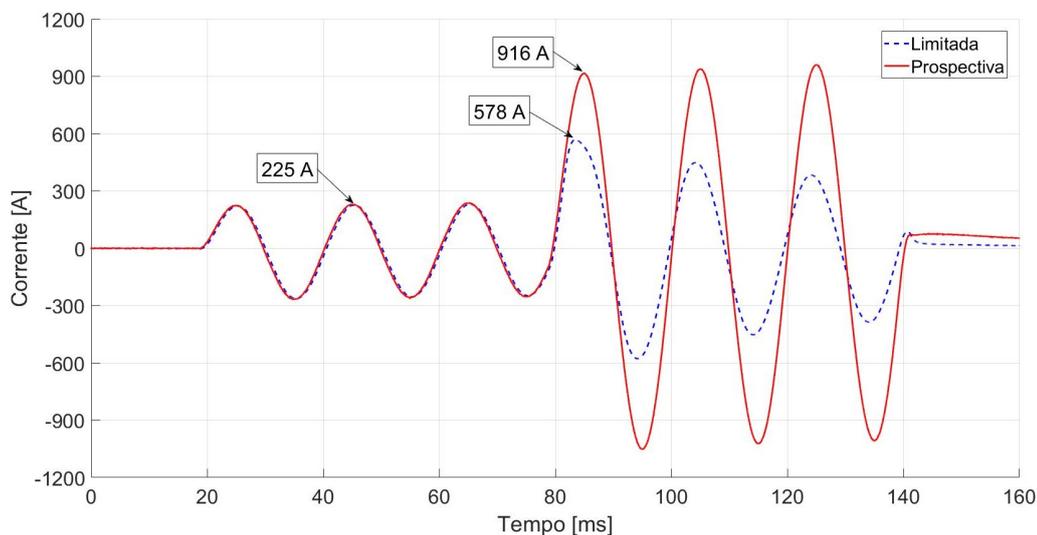


Figura 5.15: Correntes prospectiva e limitada do módulo supercondutor para tensão de 20 V no primário.

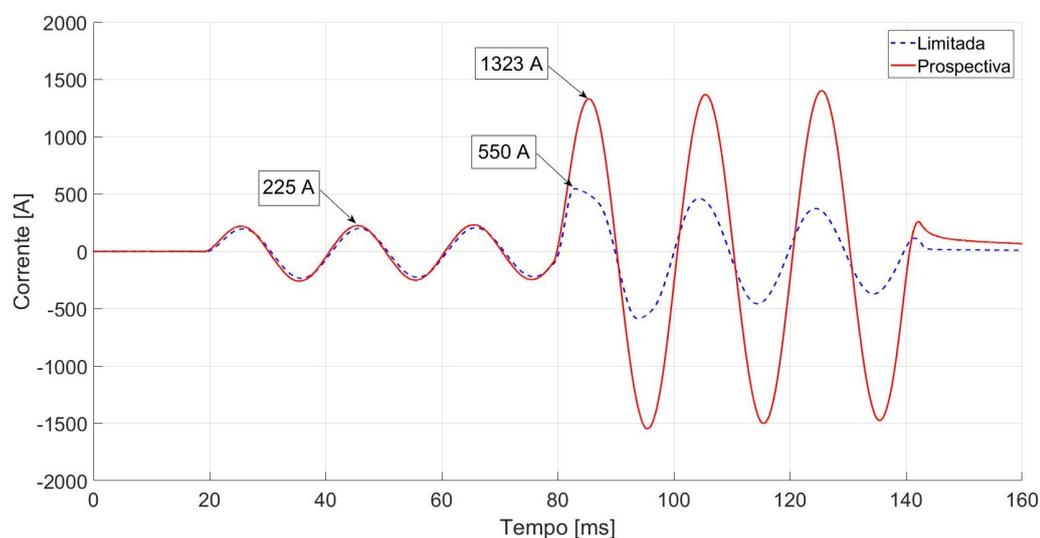


Figura 5.16: Correntes prospectiva e limitada do módulo supercondutor para tensão de 30 V no primário.

A Tabela 5.3 apresenta os valores de I_{LIM} e a porcentagem de redução em relação a I_{PRO} . É possível verificar uma redução de até 62,4% em relação ao teste com a tensão da fonte em 40 V, já no primeiro semiciclo. Tais resultados possibilitaram verificar que para uma efetiva limitação por parte da fita supercondutora 2G, são necessárias correntes 4

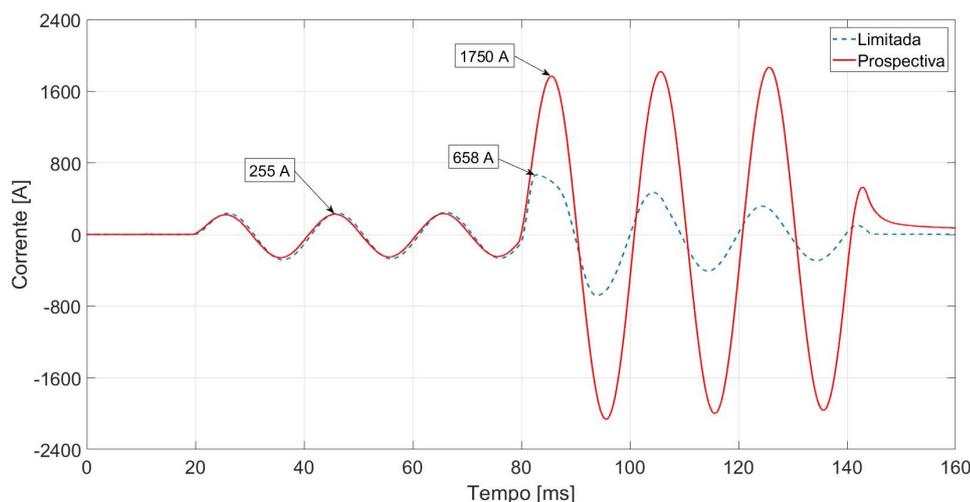


Figura 5.17: Correntes prospectiva e limitada do módulo supercondutor para tensão de 40 V no primário.

vezes maiores do que seu valor crítico (230 A). Portanto, em ensaios com potências mais elevadas, poderá ser observada uma maior contribuição por parte do módulo supercondutor.

Tabela 5.3: Níveis de limitação do módulo supercondutor.

Tensão da fonte [V]	I_{LIM} [A]	Redução [%]
20	578	36,9
30	550	58,4
40	658	62,4

5.3 Validação do Modelo Computacional

Para validação dos modelos de LCCs apresentados na seção 3.6, foi considerado o cenário 1 do teste em bancada laboratorial da seção 5.1. A Figura 5.18 apresenta a corrente prospectiva do cenário 1, ajustada para reproduzir as mesmas condições do ensaio. Inicialmente, a corrente nominal é igual a $13,4 A_{rms}$ e no instante 0,038 s ocorre o evento de curto-circuito, chegando ao valor de $572 A_{pico}$. Em 0,116 s, a corrente simulada retorna para seu valor nominal, finalizando a simulação em 0,14 s.

A Figura 5.19 mostra a corrente limitada pelo LCCS. No primeiro semiciclo, a corrente simulada fica em $342 A_{pico}$, com um erro de 2% em relação ao experimental. No segundo semiciclo a simulação chegou em $430 A_{pico}$, com uma diferença de 13% comparada ao experimental. Tais resultados indicaram uma boa aproximação do modelo da fita supercondutora 2G em relação ao protótipo.

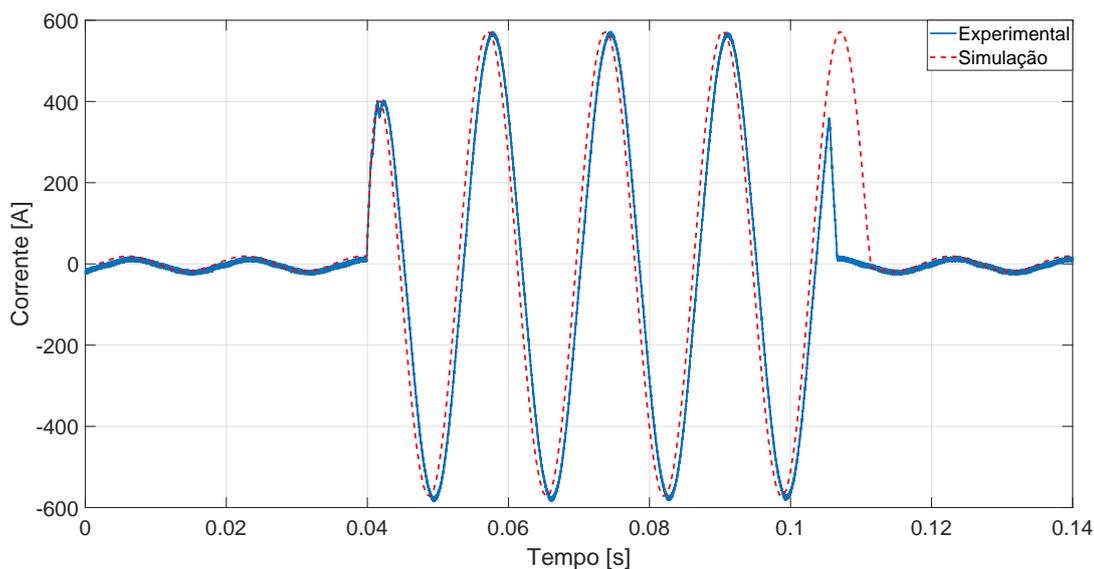


Figura 5.18: Corrente prospectiva no secundário do transformador.

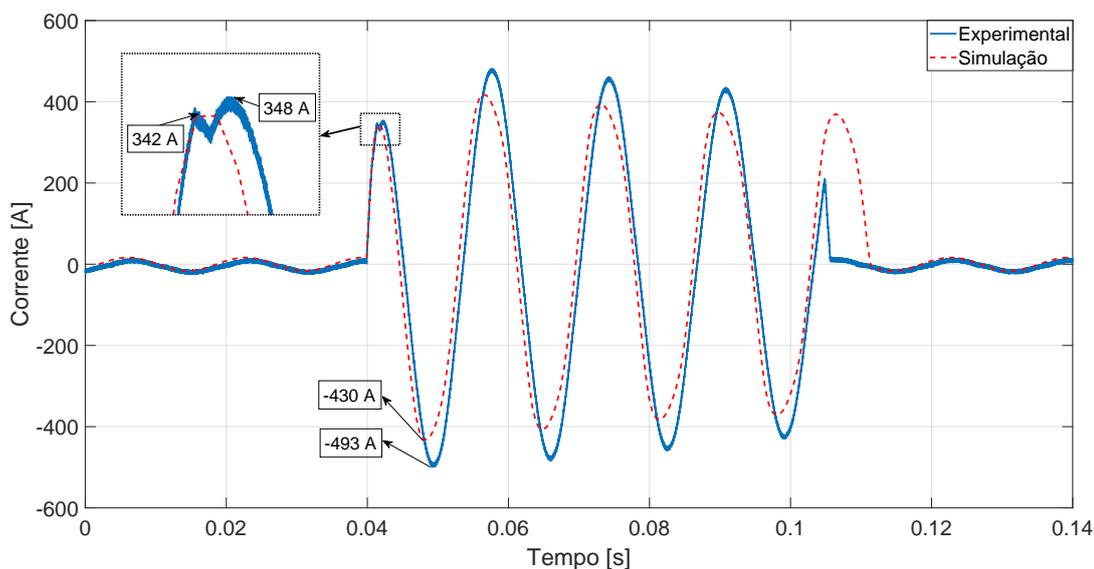


Figura 5.19: Corrente limitada pelo LCCS.

A Figura 5.20 ilustra o comportamento da resistência do módulo supercondutor simulado para o teste do LCCS, que alcança o valor máximo de $29 \text{ m}\Omega$ durante o evento de curto-circuito. Após a interrupção da corrente de curto-circuito em $0,116 \text{ s}$, a fita supercondutora 2G retorna ao estado supercondutor com resistência praticamente nula. Tal parâmetro não foi mensurado durante dos ensaios, porém o modelo descrito na seção 3.1 consegue determinar a resistência equivalente da fita, o que o torna útil para estimar os níveis de limitação do módulo supercondutor antes de ser construído. Além disso, o comportamento intermitente observado indica que o material supercondutor não alcançou sua transição completa para o estado normal durante sua atuação, o que corrobora com os resultados experimentais de corrente limitada observados nos testes.

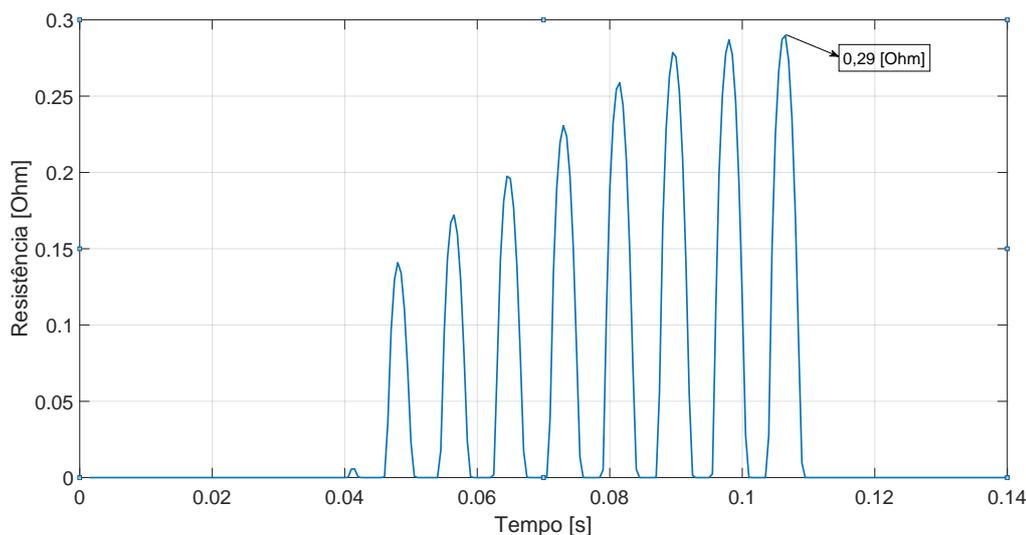


Figura 5.20: Resistência do módulo supercondutor durante o teste do LCCS.

A Figura 5.21 demonstra o comportamento da temperatura do módulo supercondutor simulado para o teste do LCCS, que chega ao valor máximo de até 81,84 K, ficando abaixo do valor limite de 473 K por até 5 min [87]. Após a interrupção da corrente de curto-circuito em 0,116 s, a temperatura da fita supercondutora 2G começa a diminuir até alcançar o valor de 77 K do meio externo (LN_2) para um tempo maior que 0,14 s. Assim como para a resistência equivalente, a temperatura da fita também não foi mensurada, sendo sua estimativa realizada pelo modelo apresentado na seção 3.1. O comportamento e os valores resultantes da temperatura simulada também são importantes para o projeto do módulo supercondutor, uma vez que é possível verificar se os limites estabelecidos no *datasheet* da fita foram ultrapassados. Além disso, conforme observado para a resistência simulada e para os valores de correntes simulada e experimental do LCCS, o valor máximo de 81,84 K indica que a temperatura resultante da fita não alcançou seu valor crítico de 92 K e, conseqüentemente, sua transição completa para o estado normal durante o evento de curto-circuito.

A Figura 5.22 apresenta as correntes limitadas simulada e experimental durante o ensaio do LCCEP. Entre o processo de identificação do curto-circuito até a abertura das chaves, a corrente simulada alcança o valor máximo de 340 A_{pico} em 39 ms, sendo posteriormente limitada em 51 A_{pico} pelo RNA. A diferença entre os valores experimental (248 A_{pico}) e o simulado foi de 37%. Tal discrepância pode indicar a não consideração de outras variáveis/parâmetros do teste experimental para o modelo implementado. Porém, seu comportamento e demais valores obtidos indicam uma aproximação coerente com os resultados obtidos no ensaio, o que possibilita sua aplicação para análises de projeto do módulo de chaves semicondutoras.

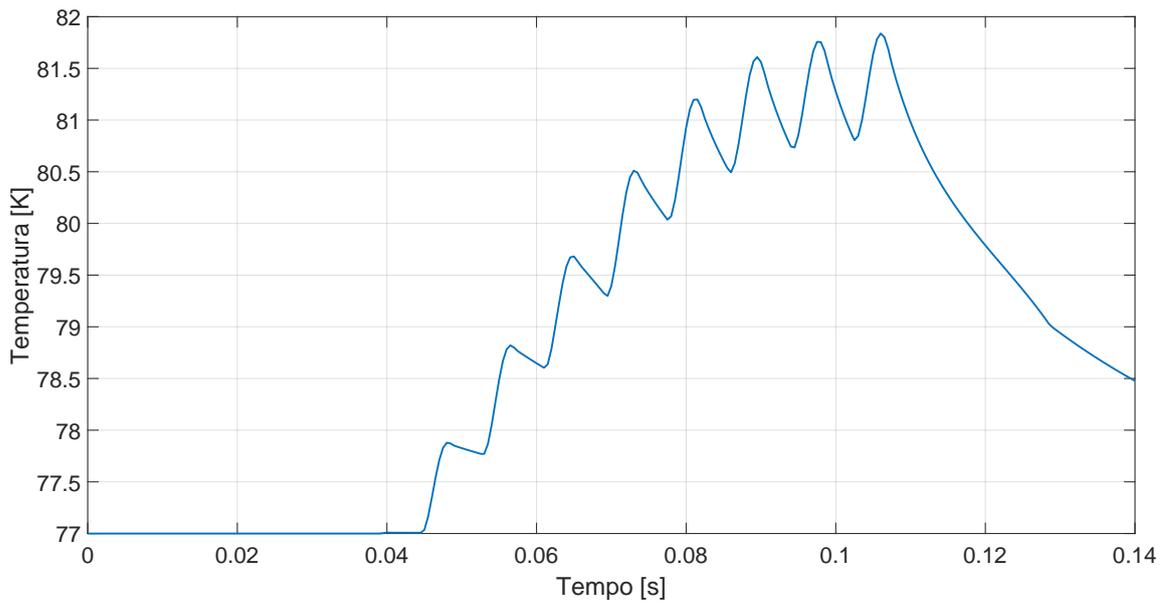


Figura 5.21: Temperatura do módulo supercondutor durante o teste do LCCS.

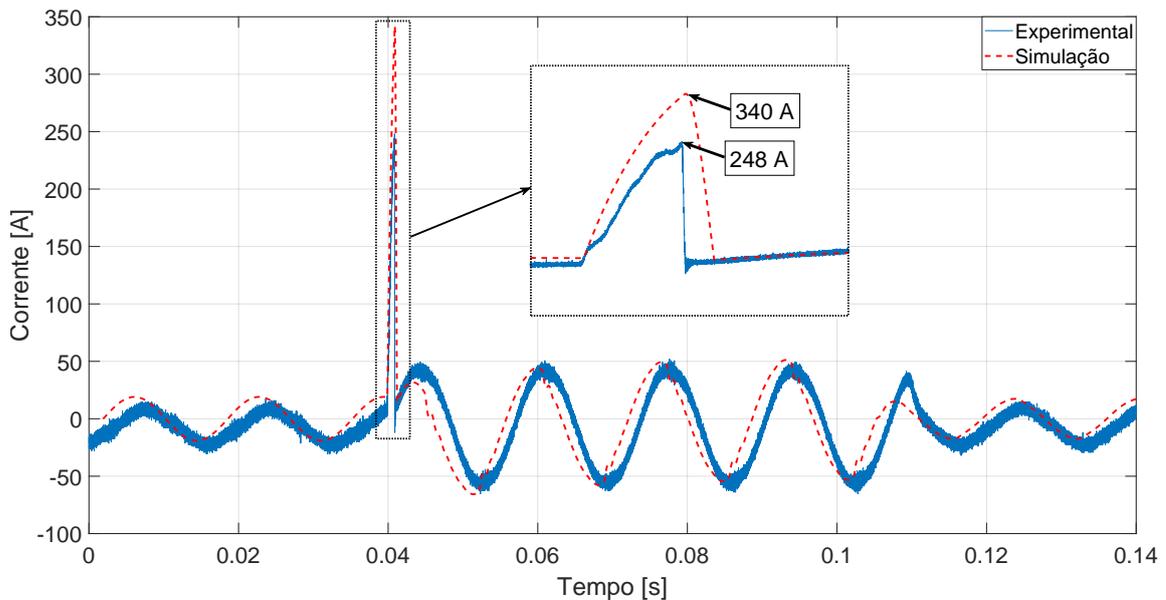


Figura 5.22: Corrente limitada pelo LCCEP.

A Figura 5.23 apresenta as tensões simulada e experimental no secundário do transformador com a aplicação do LCCEP. Foi possível observar na simulação o mesmo fenômeno transitório de sobretensão (dv/dt) mensurado durante os ensaios, o qual alcançou o valor de $580 V_{pico}$ enquanto que no modelo foi $665 V_{pico}$, com um erro de 14%. Durante e após o evento de curto-circuito, as tensões permanecem em $42 V_{pico}$. Foi verificado também que os instantes em que os picos de tensão ocorrem e seus tempos de duração são diferentes. Porém, tais eventos ocorrem na ordem de $100 \mu s$, o que permite utilizar o modelo como uma previsão do comportamento da tensão para aplicações de LCCs com módulo de chaves semicondutoras.

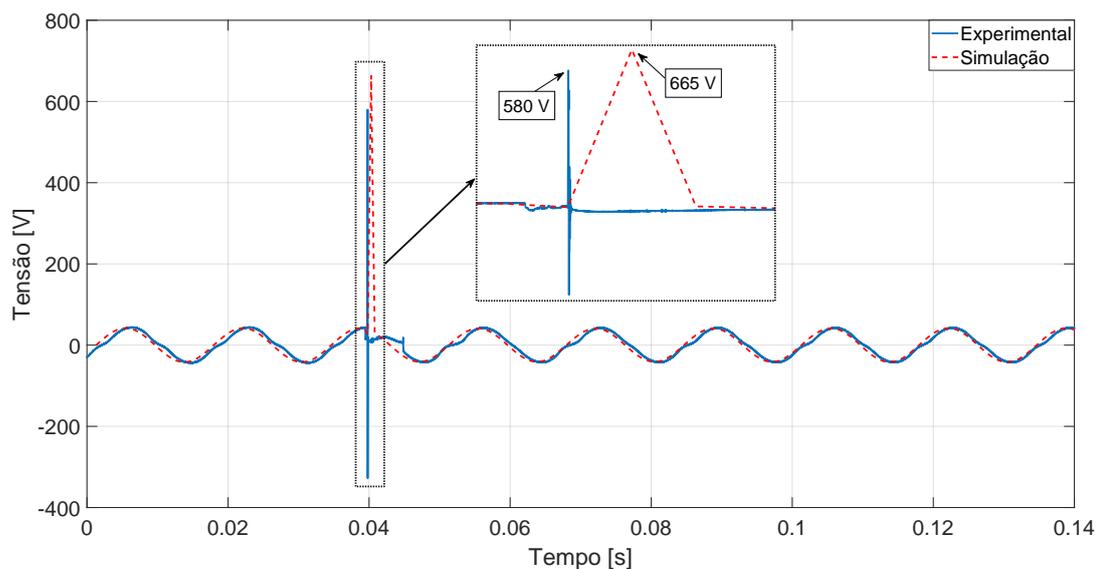


Figura 5.23: Tensão no secundário do transformador com o LCCEP.

A Figura 5.24 mostra a corrente limitada pelo LCCH. Durante o processo de identificação do curto-circuito até a abertura das chaves, a corrente simulada alcança o valor máximo de $213 A_{pico}$ em 38,5 ms, sendo posteriormente limitada em $52 A_{pico}$ pelo RNA. O valor da corrente experimental foi de $205 A_{pico}$, portanto o modelo apresentou um erro de 3,9%, o que viabiliza seu uso para projetos de LCCHs.

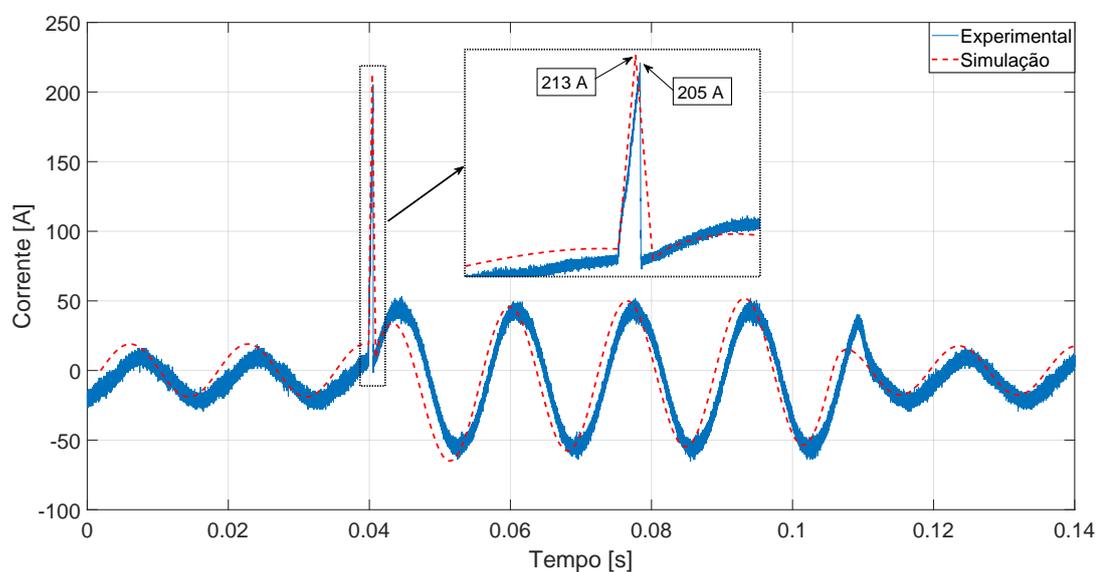


Figura 5.24: Corrente limitada pelo LCCH.

A Figura 5.25 apresenta apenas a tensão simulada no secundário do transformador com a aplicação do LCCH, que alcançou o valor de $531 V_{pico}$. Conforme analisado para o caso da tensão no LCCEP na Figura 5.23, foi possível estimar o mesmo efeito transitório devido a abertura das chaves semicondutoras. A capacidade de determinar este fenômeno

por parte do modelo possibilita sua avaliação para projetos com módulos de chaves semicondutoras, em relação à sua magnitude e até dimensionamento de circuito de proteção para sobretensão (Ex.: *snubber*, varistor, dentre outros).

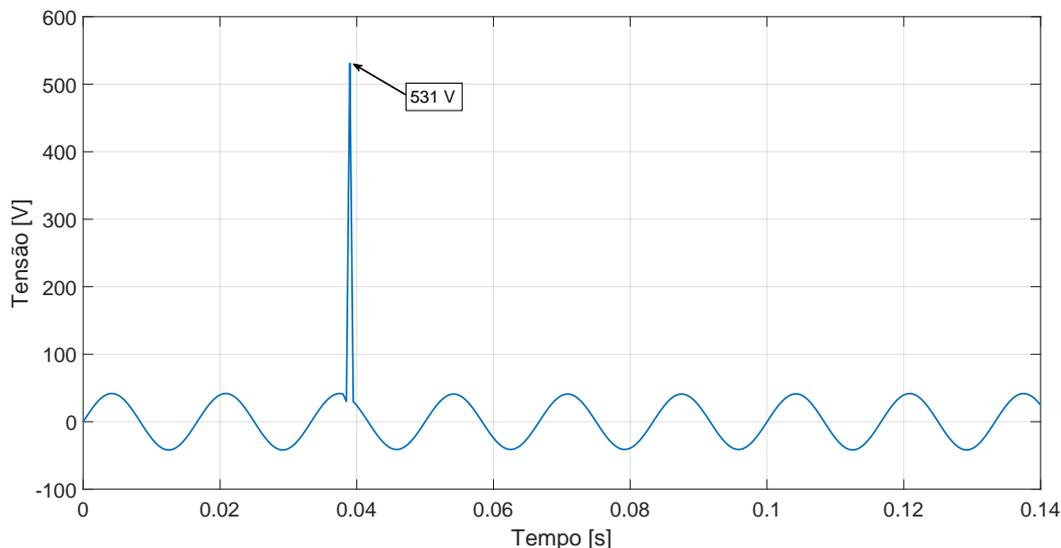


Figura 5.25: Tensão no secundário do transformador com o LCCH

A Figura 5.26 ilustra as tensões simulada e experimental do módulo supercondutor aplicado para o teste do LCCH. É possível verificar uma diferença de 51% entre o resultado do modelo (5,9 V) e o obtido em ensaio (3,9 V), além dos instantes em que os picos de tensão ocorrem e seus tempos de duração. Entretanto, esses eventos ocorrem em menos de $100 \mu\text{s}$, o que viabiliza aplicar o modelo para determinar do comportamento da tensão no módulo supercondutor quando aplicado em conjunto com o módulo de chaves semicondutoras (LCCH), baseado em algoritmo de detecção por tensão.

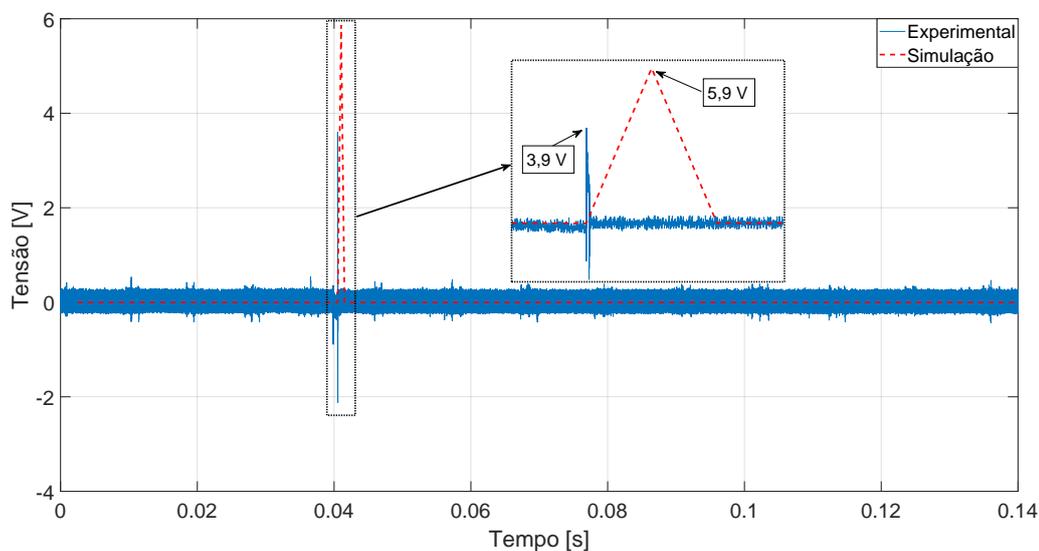


Figura 5.26: Tensão no módulo supercondutor durante o teste do LCCH.

A Figura 5.27 demonstra o comportamento da resistência do módulo supercondutor aplicado para o LCCH, que alcançou o valor máximo de 34,4 m Ω na simulação. Tal valor também não foi mensurado durante os ensaios, porém o modelo possibilita estimar o valor da resistência equivalente da fita supercondutora 2G, durante o evento de curto-circuito aplicado para o LCCH.

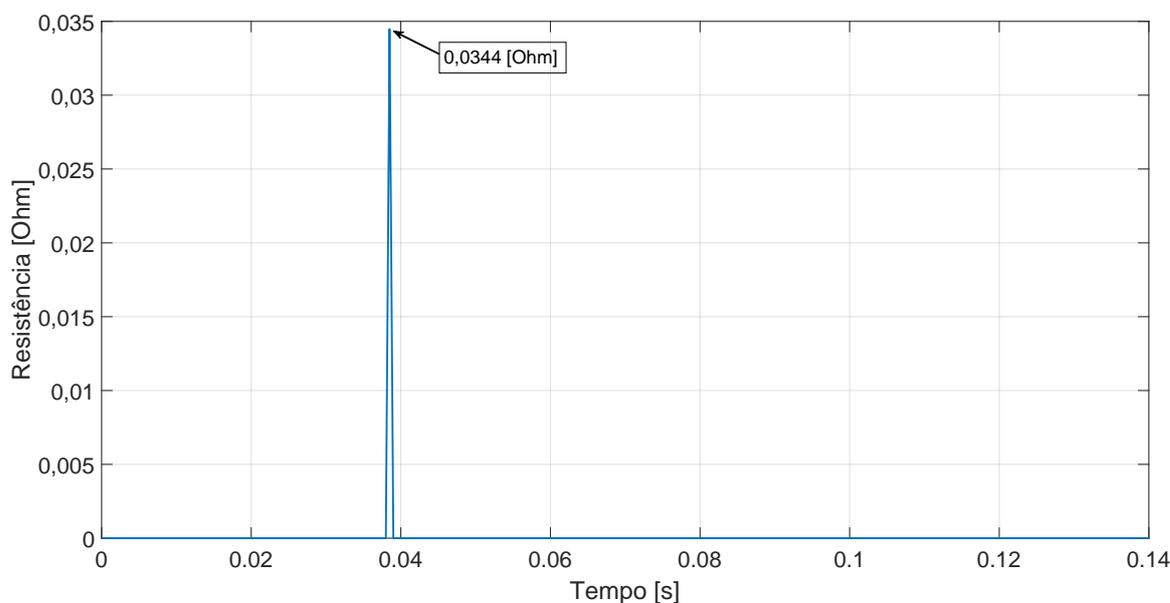


Figura 5.27: Resistência do módulo supercondutor para o LCCH.

A Figura 5.28 exibe o comportamento da temperatura simulada do módulo supercondutor para o LCCH, que permaneceu em aproximadamente 77 K. Também não foi medida a temperatura durante os ensaios, sendo o modelo capaz de prever seu comportamento.

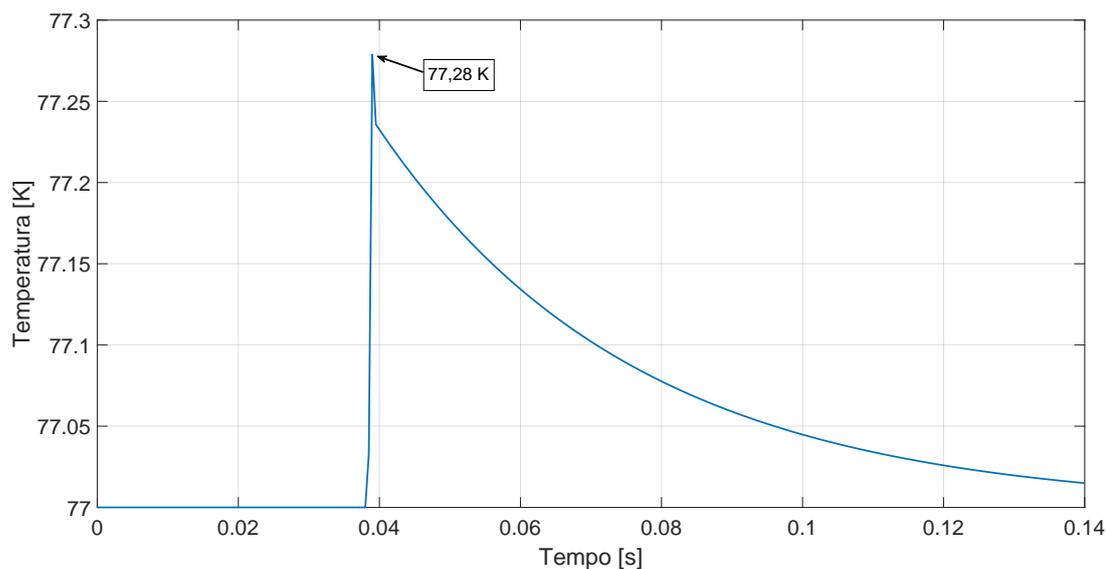


Figura 5.28: Temperatura do módulo supercondutor para o LCCH.

5.4 Simulação no Caso IEEE 13 Barras

Para avaliação dos modelos de LCCs em um sistema de distribuição com potência elevada, foram especificados e simulados casos de curto-circuito no alimentador de 13 barras do IEEE para confirmar seus desempenhos e comparar os resultados com os valores de referência do sistema. O alimentador de teste de 13 nós do IEEE é um sistema de distribuição radial que possui uma subestação de 115 kV/4,16 kV e um regulador de tensão conectado entre os barramentos 650 e 632 [88]. Para análise de curto-circuito, um caso trifásico foi aplicado no barramento 650 e os LCCs foram conectados a jusante do transformador de 5 MVA, conforme indicado na Figura 5.29. Também foram considerados que todos os reguladores de tensão estão ajustados em 1 pu, sem cargas conectadas, sem impedância de curto-circuito, e sem bancos de capacitores de compensação de reativos [89], [90].

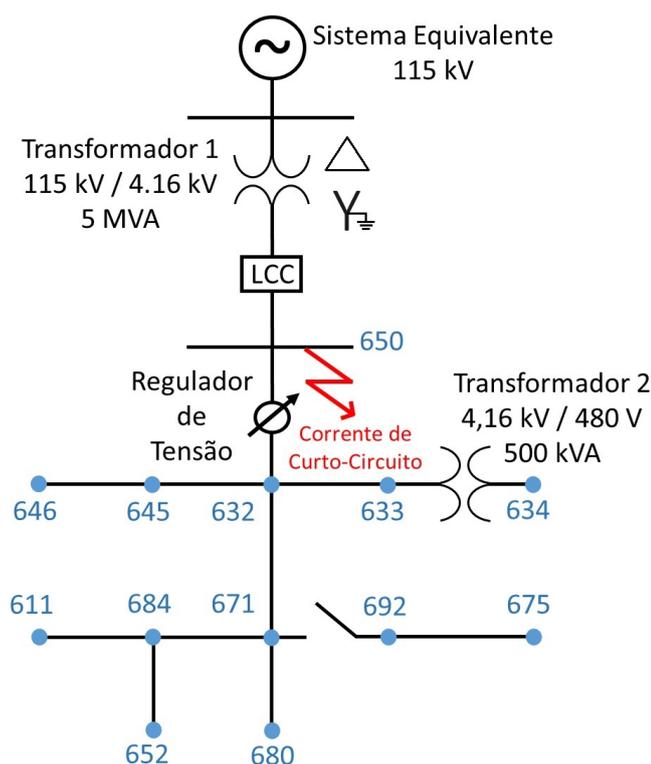


Figura 5.29: Diagrama unifilar do alimentador IEEE 13 barras simulado.

Para comparar os resultados de corrente sem e com LCC, apenas a fase A foi considerada. O curto-circuito foi aplicado no instante em que o ângulo da tensão na mesma fase é igual a 0 (33,33 ms), considerando que a magnitude do componente contínua é máxima para um sistema de distribuição predominantemente indutivo. Posteriormente, em 100 ms, o curto-circuito é interrompido, com uma duração de 65 ms. Para tais condições,

o valor de pico do primeiro semiciclo da corrente foi de aproximadamente 20 kA e em regime permanente foi de 8,4 kA_{rms}, conforme mostrada na Figura 5.30. O comportamento da tensão antes, durante e após o evento de curto-circuito é indicado na Figura 5.31, sendo que em operação normal do sistema seu valor é igual a 3,6 kV_{pico} (105% em relação ao valor nominal do sistema) e durante o curto-circuito é igual a 1,17 V_{pico}, ou seja, uma redução de aproximadamente 71% da tensão nominal.

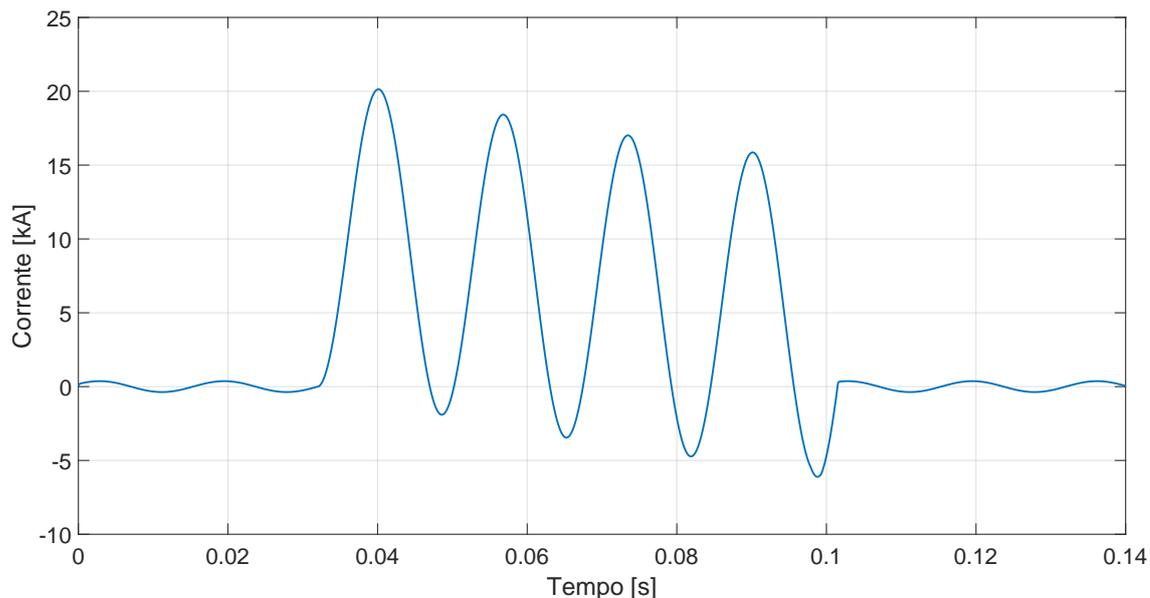


Figura 5.30: Corrente prospectiva da barra 650.

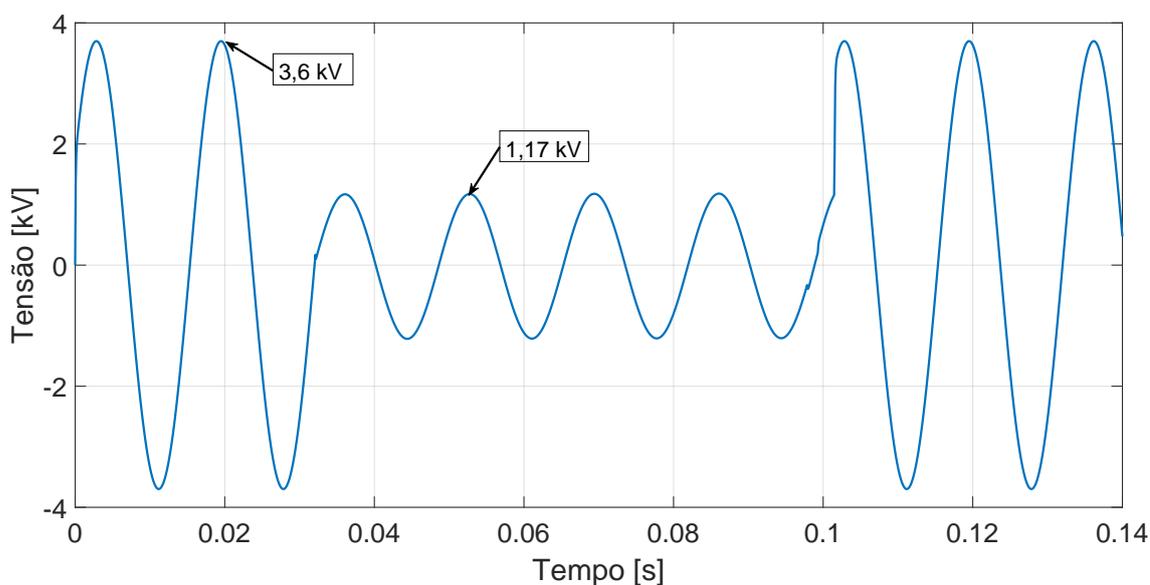


Figura 5.31: Tensão prospectiva da barra 650.

Outros dados importantes são os valores máximos de corrente e tensão considerados normais (ou nominais) pelo sistema, em que o LCC deverá operar em regime permanente sem apresentar limitação de corrente. Para este estudo em uma rede de distribuição, o

LCC será aplicado a jusante do secundário de um transformador de 5 MVA responsável por fornecer energia à uma rede primária em 4,16 kV. Considerando que a tensão do sistema em que o LCC será conectado é a de fase (2,402 kV) e que a mesma pode operar em 105% da nominal segundo o PRODIST [86], o valor máximo de tensão de pico em regime permanente é de aproximadamente 3,6 kV. Para a corrente, foi considerado o valor nominal de pico do secundário do transformador de 5 MVA que, neste caso, é igual a 982 A. A Tabela 5.4 resume os dados utilizados para dimensionamento dos LCCs.

Tabela 5.4: Dados da rede para especificação dos LCC.

Parâmetro	Valor	Unidade
Tensão máxima em regime permanente	3,6	kV
Corrente máxima em regime permanente	982	A
Corrente de curto-circuito assimétrica	20	kA
Corrente de curto-circuito em regime permanente	8,4	kA

Considerando a tensão máxima em regime permanente de 3,6 kV, o número mínimo de chaves em série necessário para permanecer conectado ao sistema é igual a 3 (1200 V para a chave X2G300SD12P3), para ambos os modelos LCCEP e LCCH. O comprimento mínimo de fitas 2G para o LCCS é igual a 71,34 m, atendendo o critério de 50 V/m [51]. Para uma corrente máxima em regime permanente de 982 A, o número mínimo de chaves em paralelo é igual a 4 (com uma capacidade total de até 1200 A ao utilizar o modelo X2G300SD12P3). Portanto, o total de chaves para as configurações de LCC que utilizam eletrônica de potência é igual a 12 para cada fase. Para a fita 2G da SuperOx com uma corrente crítica de 350 A [67], o número mínimo em paralelo é igual a 3 (1050 A), resultando o total de aproximadamente 210 m por fase. A Tabela 5.5 resume o dimensionamento feito para os três LCCs avaliados.

Tabela 5.5: Especificação dos componentes dos LCC por fase.

Tipo de LCC	Número de chaves	Comprimento de Fita 2G
LCCEP	12	-
LCCS	-	210 m
LCCH	12	210 m

A Figura 5.32 mostra a corrente limitada pelo LCCEP que alcançou o valor máximo de 8,5 kA no primeiro pico assimétrico, representando uma redução de 57,5% em relação a corrente prospectiva. É possível observar no instante 34,6 ms existe um pico de corrente no valor de 1,2 kA que representa a comutação da mesma para o RNA.

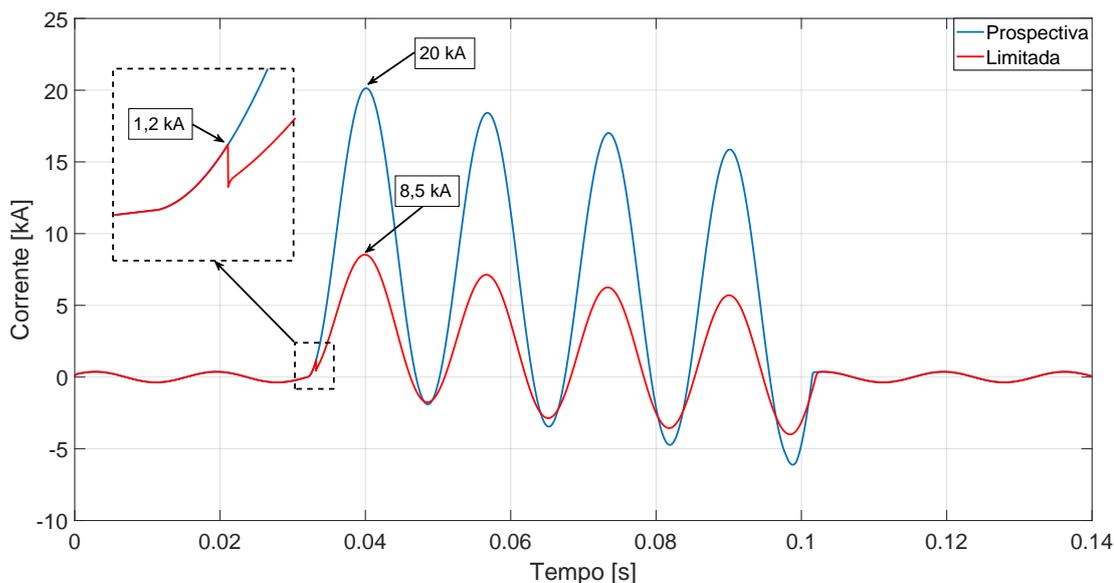


Figura 5.32: Corrente total com a aplicação do LCCEP.

A Figura 5.33 ilustra a corrente limitada pelo RNA que também chegou ao valor de 8,5 kA no primeiro pico assimétrico, com a aplicação do LCCEP. Verifica-se que durante a operação normal do sistema, a corrente não é conduzida pelo RNA e sim pelo ramo de comutação. Durante e após o curto-circuito, as chaves permanecem abertas e o RNA conduz/limita a corrente do sistema.

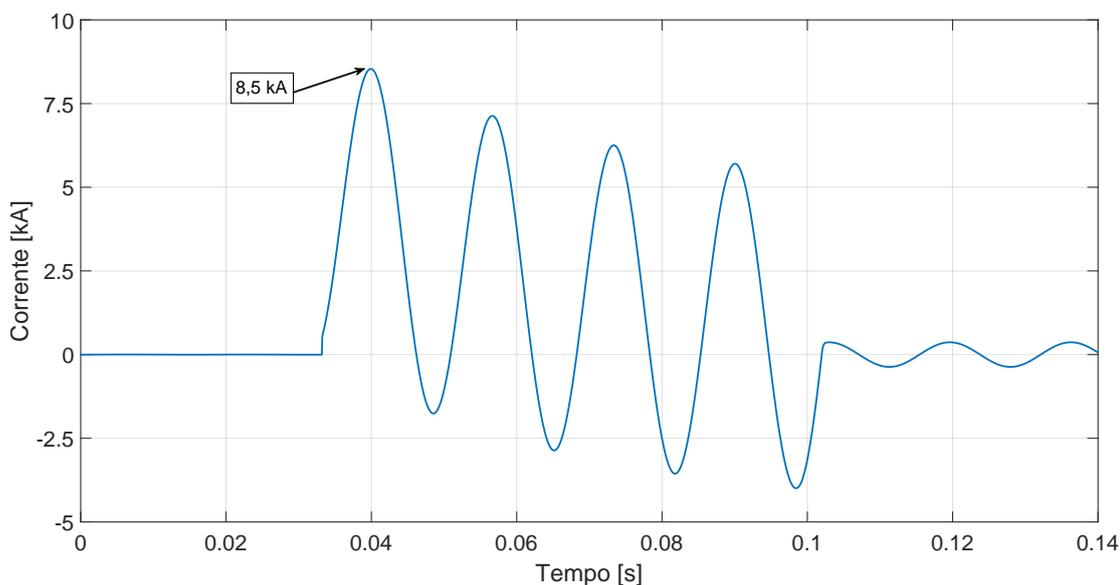


Figura 5.33: Corrente no reator com a aplicação do LCCEP.

A Figura 5.34 representa a corrente no módulo de chaves do LCCEP. É possível observar que a corrente é conduzida por esse ramo durante a operação normal do sistema. Quando o curto-circuito ocorre em 33,33 ms, a corrente alcança o valor de 1,2 kA em 34,6 ms, sendo comutada e limitada pelo RNA.

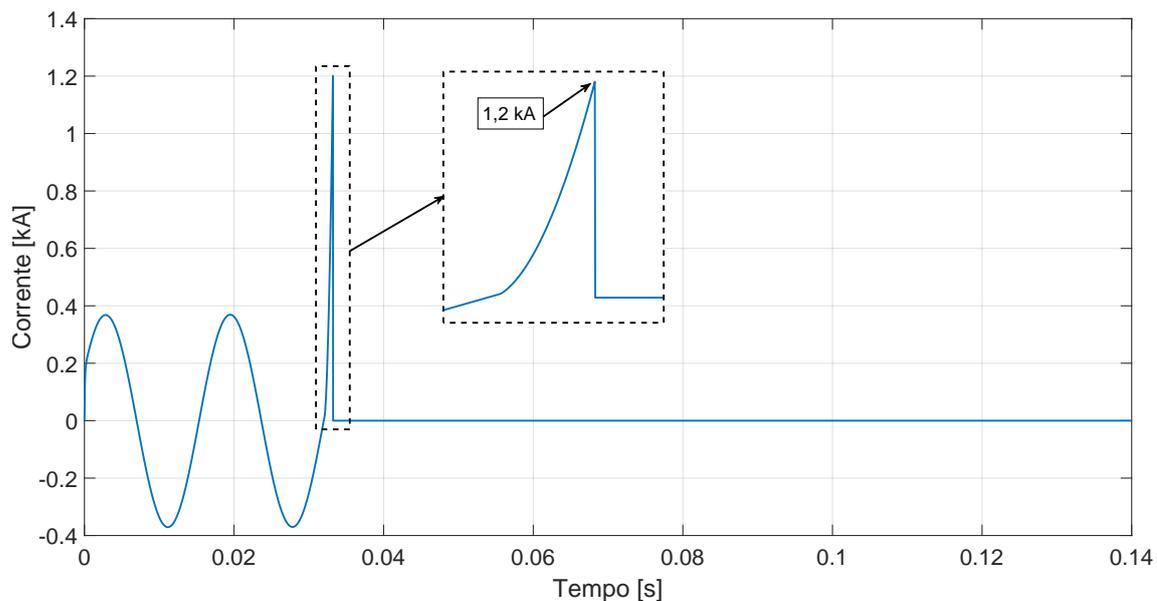


Figura 5.34: Corrente no módulo de chaves do LCCEP.

Na Figura 5.35 mostra a tensão no módulo de chaves para o LCCEP. Durante a operação normal do sistema, as chaves conduzem a corrente sem apresentar queda de tensão significativa. Durante o evento de curto-circuito, ocorre a abertura das chaves com um pico de tensão de 5,3 kV e posteriormente uma tensão de 1,84 kV. Devido a característica indutiva do sistema, o surgimento de um dv/dt com magnitude elevada é esperado, sendo necessária a aplicação de um circuito para proteção de sobretensão (snubber e varistor).

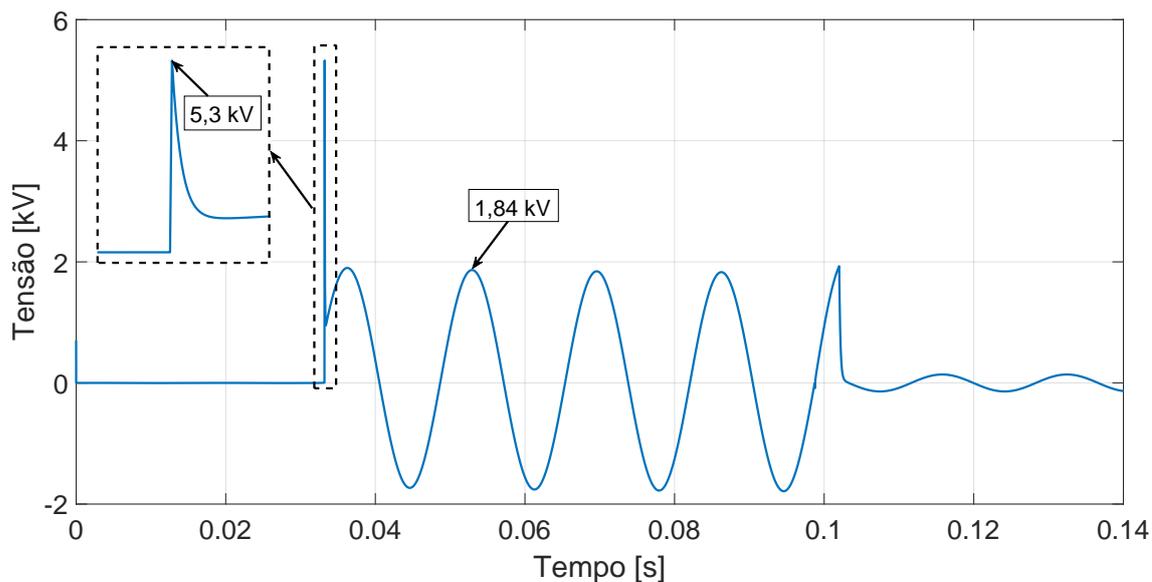


Figura 5.35: Tensão no módulo de chaves do LCCEP.

A Figura 5.36 ilustra a queda de tensão no LCCEP. Durante a operação normal do sistema, o LCCEP apresenta uma baixa impedância conectada em série com o sistema, sendo a maior parte da corrente conduzida pelo ramo de comutação. Durante o evento de curto-circuito, a corrente é conduzida pelo RNA, apresentando uma tensão de pico de 2,38 kV, representando uma queda de tensão de 35,6% em relação a nominal, melhorando o perfil de tensão a montante do LCCEP em relação à prospectiva de 71%.

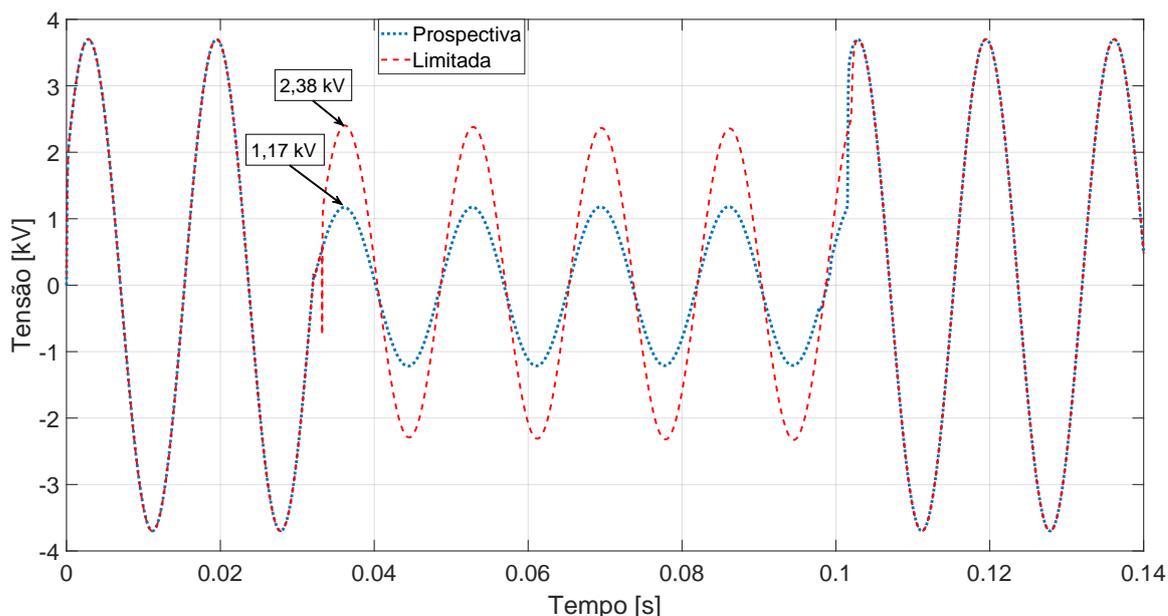


Figura 5.36: Tensão total no LCCEP.

A Figura 5.37 apresenta a corrente limitada pelo LCCS que chegou ao valor de 8,74 kA no primeiro pico assimétrico, indicando uma redução de 56,3% em relação a prospectiva. Verificou-se que no instante 35,5 ms houve um pico de corrente no valor de 2,66 kA que representa a transição do material supercondutor para o estado normal, comutando a corrente para o RNA.

A Figura 5.38 representa a corrente limitada pelo RNA que chegou ao valor de 8,5 kA no primeiro pico assimétrico, com a aplicação do LCCS. Observa-se que durante a operação normal do sistema existe uma mínima condução de corrente pelo RNA, sendo a maior parte conduzida pelo módulo supercondutor. Durante e após o curto-circuito, o material supercondutor transita e permanece no estado normal, inserindo uma resistência em série ao ramo de comutação. Isso faz com que a maior parte da corrente de curto-circuito seja transferida ao RNA, limitando em valor predefinido.

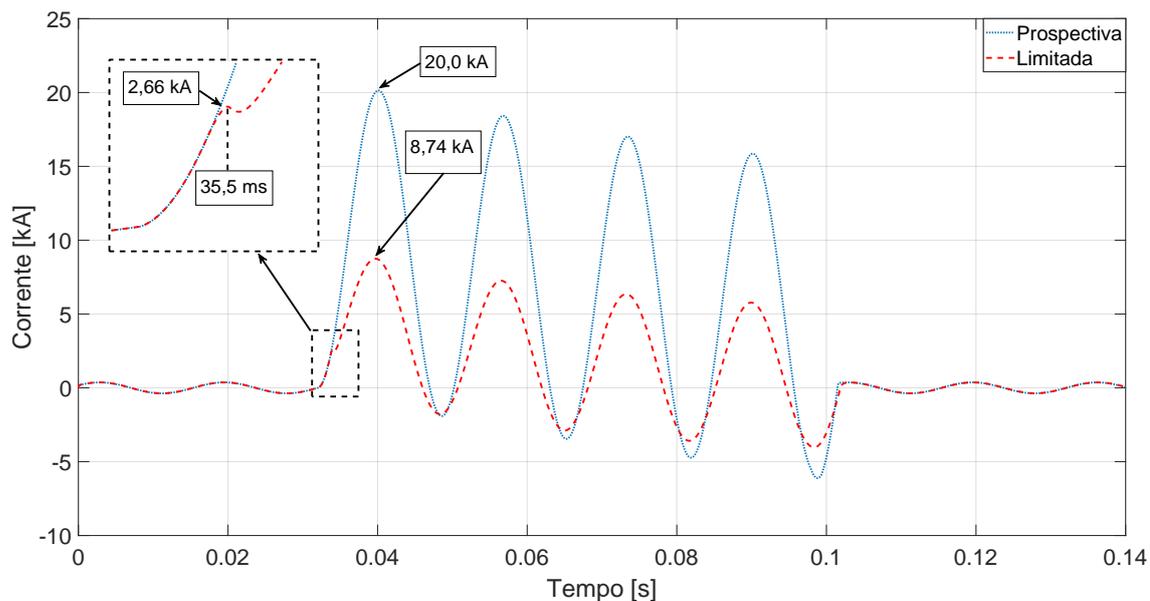


Figura 5.37: Corrente total com a aplicação do LCCS.

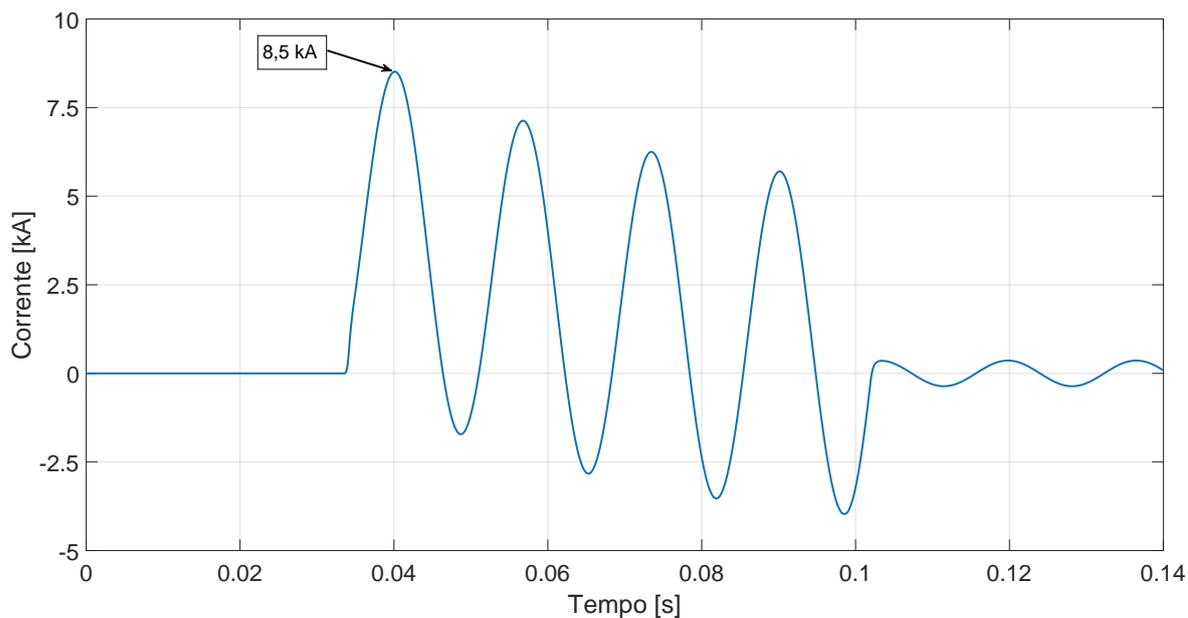


Figura 5.38: Corrente no reator com a aplicação do LCCS.

A Figura 5.39 indica a corrente no módulo supercondutor do LCCS. É possível observar que a corrente é condizida pelas fitas 2G durante a operação normal do sistema. Quando o curto-circuito ocorre em 33,33 ms, a corrente ultrapassa o valor crítico do arranjo de fitas de 1050 A, sendo limitada no valor de 2,42 kA em 35,5 ms. Posteriormente, a maior parte da corrente de curto-circuito é conduzida/limitada pelo RNA.

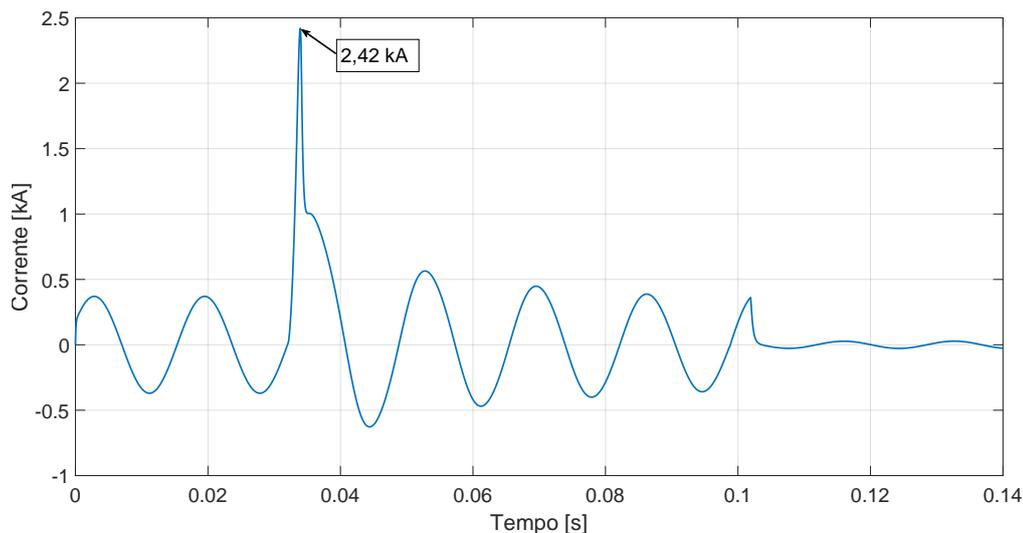


Figura 5.39: Corrente no módulo supercondutor do LCCS.

A Figura 5.40 apresenta a tensão no módulo supercondutor para o LCCS. Verifica-se uma baixa queda de tensão durante a operação normal do sistema, uma vez que a fita 2G se encontra no estado supercondutor. Durante o curto-circuito, o material supercondutor transita para o estado normal no instante 34,13 ms, com um pico de 2,96 kV e posteriormente com picos de 1,84 kV subsequentes.

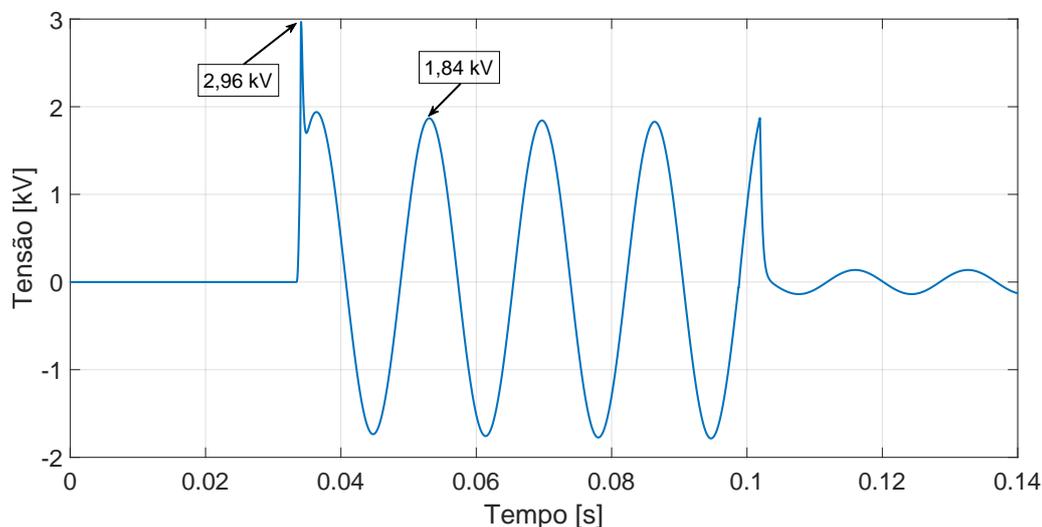


Figura 5.40: Tensão no módulo supercondutor no LCCS.

A Figura 5.41 mostra a queda de tensão total no LCCS. Durante a operação normal, o módulo supercondutor se encontra do estado supercondutor, sendo responsável pela maior parte da condução da corrente com baixas perdas joulicas. Durante e após ao curto-circuito, o LCCS apresenta um pico de tensão de 2,82 kV em 35,5 ms e posteriormente uma tensão de 2,36 kV, indicando uma redução menor em 36,2% em relação a prospectiva de 71%. Posteriormente, a maior parte da corrente é conduzida pelo RNA.

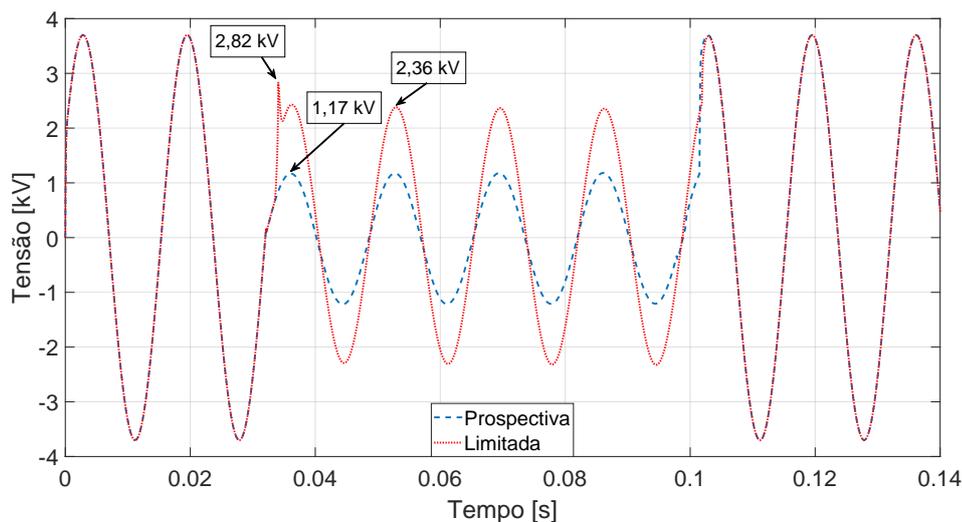


Figura 5.41: Tensão total no LCCS.

A Figura 5.42 representa a variação da resistência equivalente do arranjo de fitas 2G aplicadas ao módulo supercondutor do LCCS. Na operação normal do sistema, a resistência é virtualmente nula e apresenta baixas perdas durante a condução de corrente. No período de curto-circuito, o material supercondutor transita para o estado normal, inserindo uma resistência em série ao sistema, com uma resistividade que varia linearmente com a temperatura. O valor final alcançado pelo arranjo foi de aproximadamente $5,16 \Omega$ em 103,4 ms.

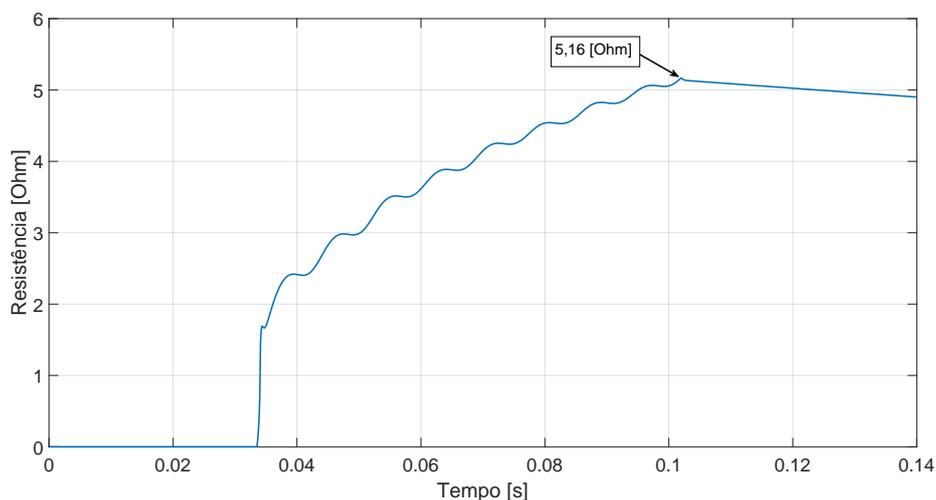


Figura 5.42: Resistência do módulo supercondutor para o LCCS.

A Figura 5.43 demonstra a variação da temperatura no módulo supercondutor do LCCS. Verifica-se que na operação normal do sistema o material supercondutor se encontra em equilíbrio com o meio externo (LN_2 a 77 K) e no estado supercondutor. Na ocorrência de um curto-circuito, as temperaturas nas fitas se elevam até alcançar o valor máximo de aproximadamente 250 K em 103,4 ms.

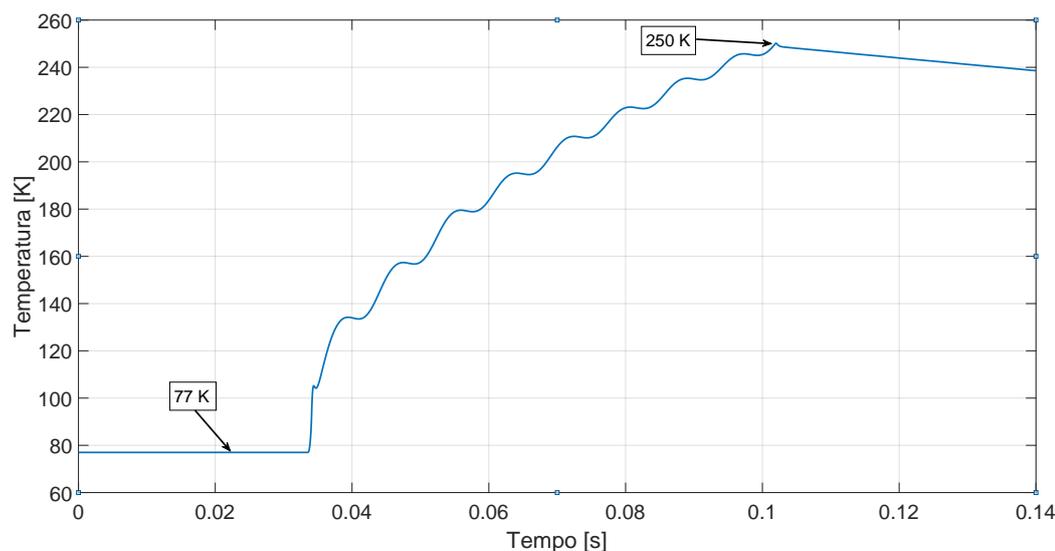


Figura 5.43: Temperatura do módulo supercondutor para o LCCS.

A Figura 5.44 apresenta a corrente limitada pelo LCCH que chegou ao valor de pico de 8,56 kA no primeiro pico assimétrico, representando uma diminuição de 57,2% em relação ao valor prospectivo de pico de 20 kA. Verificou-se que no instante 35,5 ms houve um pico de corrente no valor de 3,0 kA que representa a transição do material supercondutor para o estado normal e a abertura das chaves, chegando ao valor máximo de 8,56 kA no primeiro pico assimétrico. Após isso, toda a corrente é comutada para o RNA.

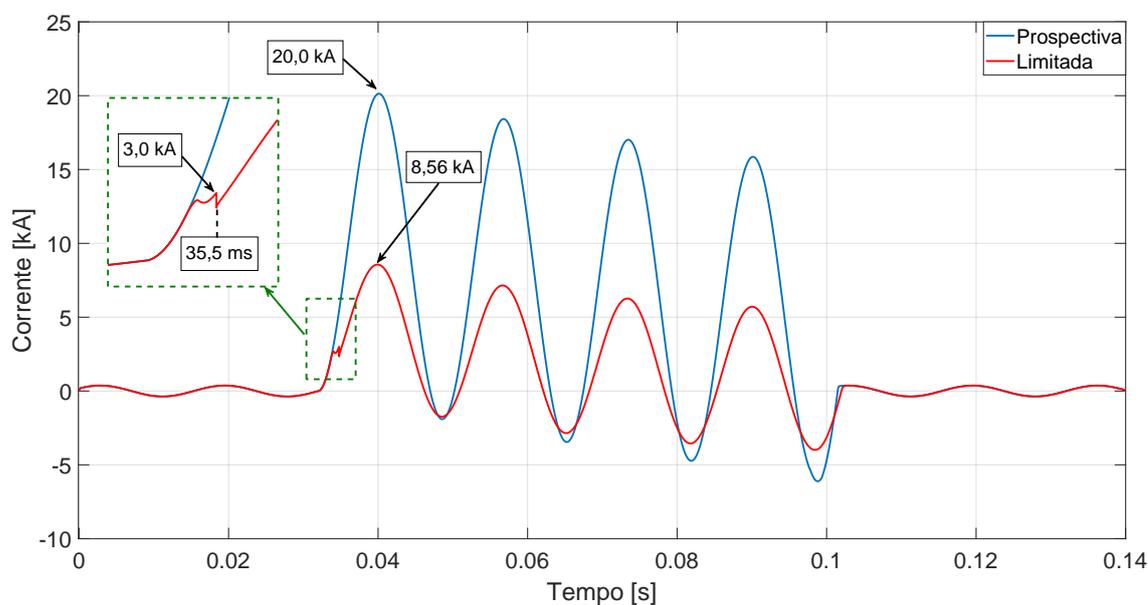


Figura 5.44: Corrente total com a aplicação do LCCH.

A Figura 5.45 ilustra a corrente no RNA no LCCS. Na operação normal do sistema, a corrente é praticamente conduzida pelo ramo de comutação, sendo que durante e após o curto-circuito a corrente é limitada pelo RNA em 8,56 kA.

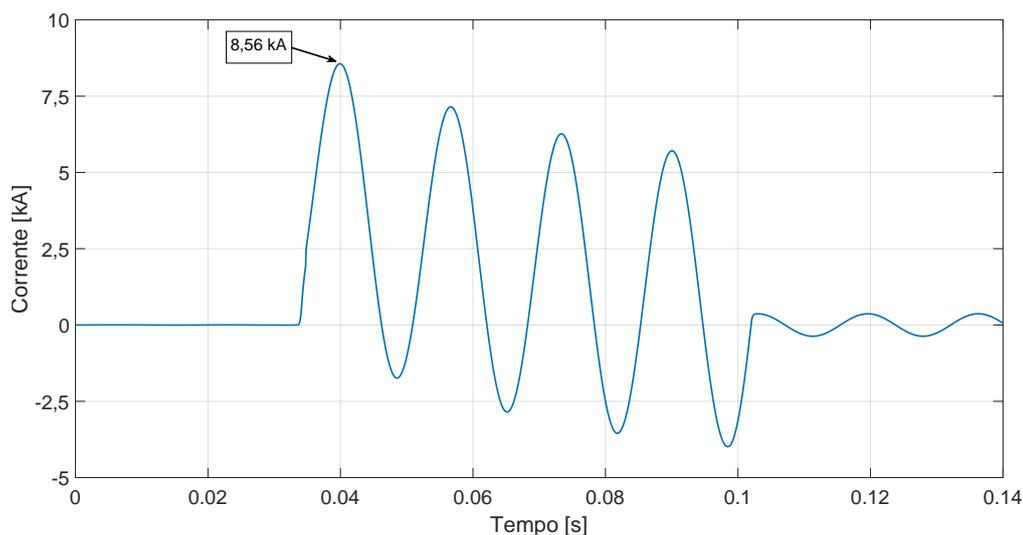


Figura 5.45: Corrente no reator com a aplicação do LCCH.

A Figura 5.46 mostra o comportamento da corrente no ramo de comutação do LCCH, composto pelos módulos de chaves e de fitas 2G. Observa-se que durante a operação normal do sistema, os módulos no ramo de comutação são responsáveis pela condução da corrente. Em 35,5 ms, o curto-circuito ocorre e a corrente alcança o valor de 2,42 kA, sendo posteriormente comutada para o RNA.

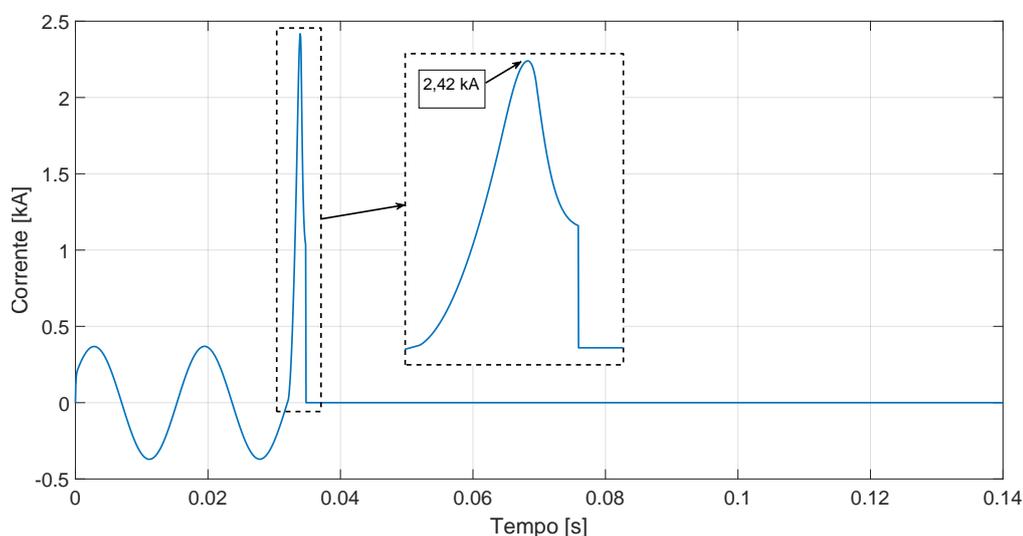


Figura 5.46: Corrente no ramo de comutação do LCCH.

A Figura 5.47 indica a tensão no LCCH. Durante a operação normal do sistema, o limitador apresenta baixa impedância na condução da corrente pelo ramo de comutação. Na ocorrência de um curto-circuito, a transição do material supercondutor somada a abertura de chaves faz com que a tensão alcance um primeiro valor de pico de 2,85 kV e posteriormente de 2,37 kV, sendo este último valor uma redução de 35,9% da tensão nominal do sistema, em comparação aos 71% do caso sem aplicação de LCC.

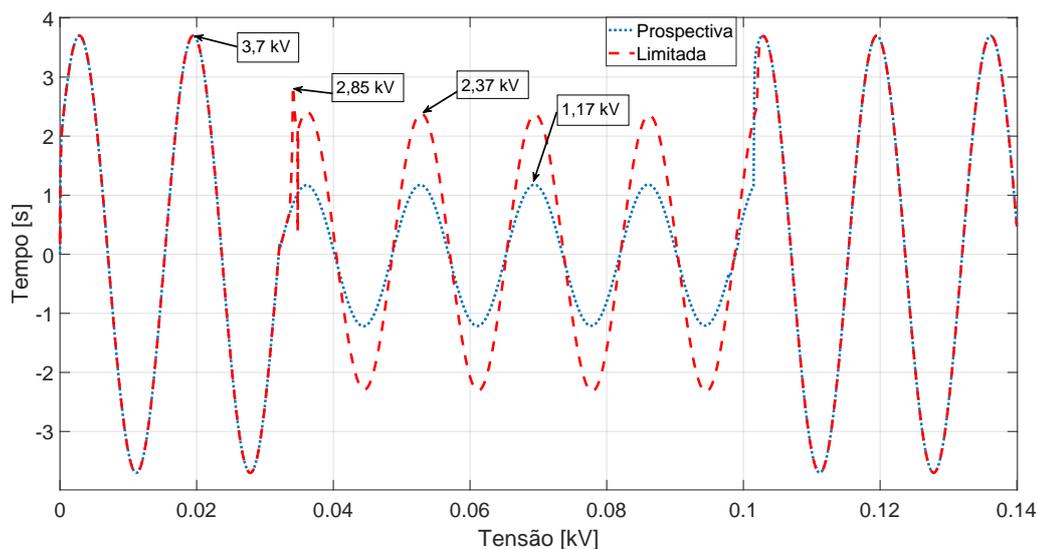


Figura 5.47: Tensão total no LCCH.

A Figura 5.48 mostra a tensão no módulo supercondutor para o LCCH. Durante a operação normal do sistema, as fitas 2G se encontram no estado supercondutor. Na ocorrência de um curto-circuito, o material supercondutor transita para o estado normal causando uma queda de tensão com um pico de 2,96 kV.

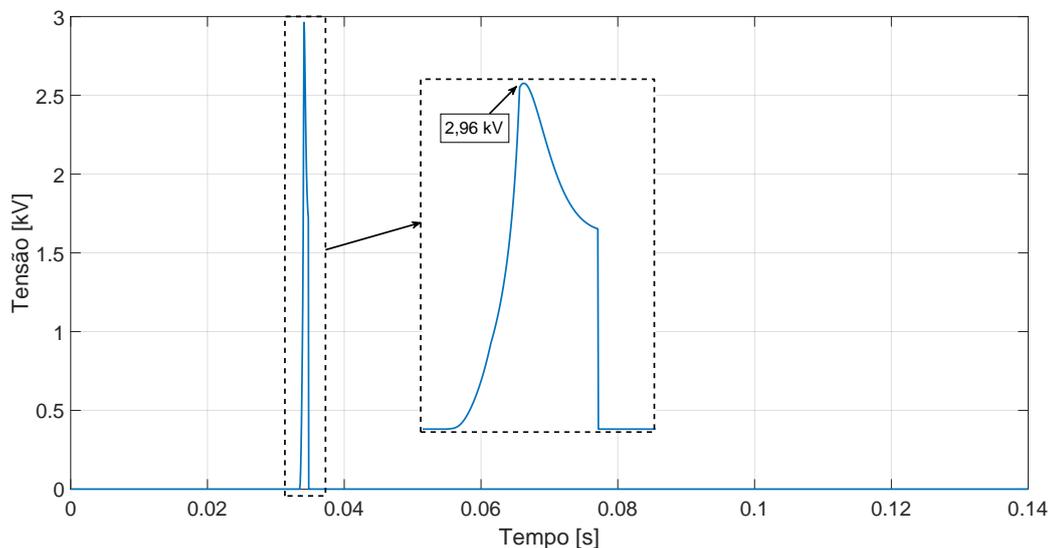


Figura 5.48: Tensão no módulo supercondutor para o LCCH.

A Figura 5.49 mostra a variação da resistência equivalente do arranjo de fitas 2G aplicadas ao módulo supercondutor do LCCH. Durante a operação normal do sistema, a resistência é praticamente nula com baixas perdas durante a condução de corrente. Durante o curto-circuito, o arranjo de fitas 2G transita para o estado normal, aplicando uma resistência em série com o sistema, sendo sua resistividade variável com a temperatura. O valor total alcançado pelo arranjo foi de aproximadamente 1,7 Ω em 37 ms.

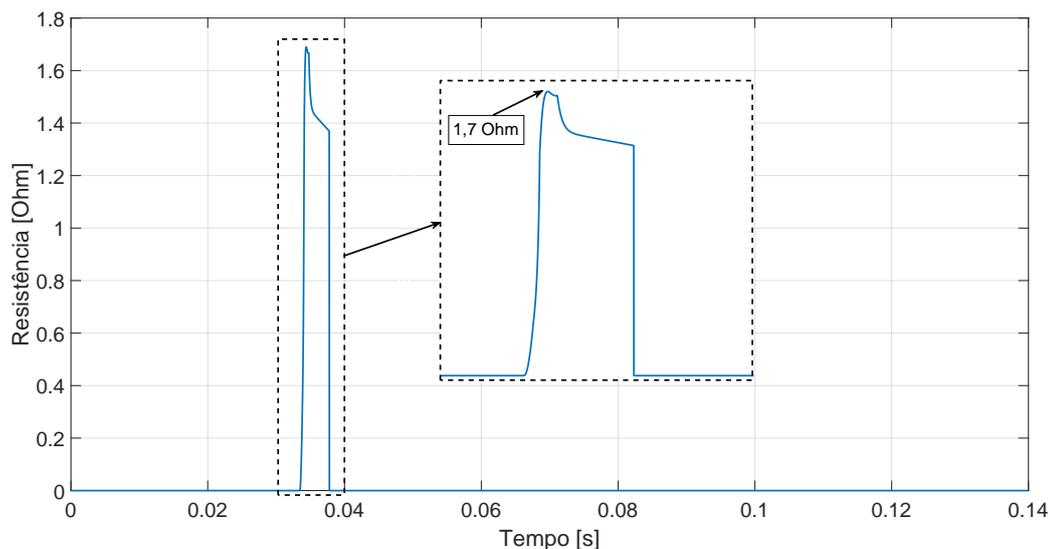


Figura 5.49: Resistência do módulo supercondutor para o LCCH.

A Figura 5.50 ilustra a variação da temperatura no módulo supercondutor do LCCH. Observa-se que na operação normal do sistema o arranjo de fitas 2G se encontra em equilíbrio com o meio externo (LN_2 a 77 K) e no estado supercondutor. Na ocorrência de um curto-circuito, as temperaturas nas fitas se elevam até alcançar o valor máximo de aproximadamente 105 K em 37 ms.

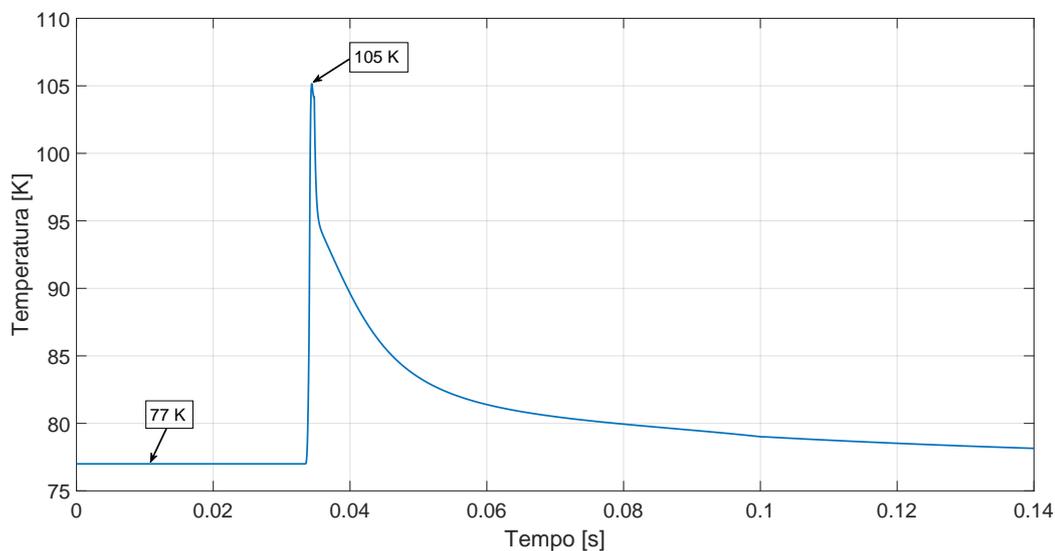


Figura 5.50: Temperatura do módulo supercondutor para o LCCH.

Capítulo 6

Conclusão e Trabalhos Futuros

Este trabalho apresentou o desenvolvimento de um novo LCC do tipo híbrido, baseado em chaves semicondutoras de potência e fitas 2G supercondutoras. Foram discutidos na revisão bibliográfica, de forma sucinta, sobre os principais tipos de LCCs (comerciais, supercondutores, eletrônica de potência e híbridos), e sobre a aplicação de chaves semicondutoras e material supercondutor em conjunto para desenvolvimento de disjuntores CC em sistemas MTDC. Como proposta do trabalho, foram projetados e construídos os principais componentes do LCCH (módulo de chaves, módulo supercondutor e elemento *shunt*), a fim de verificar seu comportamento diante a eventos de curto-circuito. Para isso, foram elaborados modelos de simulação capazes de reproduzir o comportamento desses componentes em *softwares* para análise de transitórios eletromagnéticos. Para o modelo da fita supercondutora 2G, foi utilizada a analogia eletrotérmica não adiabática, ou seja, um modelo que considera não apenas a parte elétrica, mas também as trocas de calor entre as camadas e suas propriedades físicas dependentes da temperatura (resistividade, calor específico, condutividade térmica e coeficiente de transferência de calor por convecção). Para os modelos das chaves semicondutoras e do elemento *shunt*, foram utilizados os componentes disponibilizados na biblioteca do PSCAD, o *software* escolhido para as análises de curto-circuito dos LCCs.

Para a construção do módulo supercondutor, foi selecionada a configuração ondulada bifilar de forma a minimizar a autoindutância e melhorar troca térmica entre a fita supercondutora 2G e o meio externo (nitrogênio líquido). Para o módulo de chaves, optou-se por uma ponte de diodos com chaves IGBTs inseridas na parte em CC do circuito, com o intuito de reduzir o número de chaves semicondutoras e demais dispositivos (Ex.: *drivers*, circuitos de proteção de sobretensão, dentre outros) e, conseqüentemente, os custos do LCC. Para o elemento *shunt*, foi utilizado um reator de núcleo de ar com uma indutância

de 2 mH, projetado para uma tensão e corrente nominais de 220 V e 50 A, respectivamente.

Um dos objetivos deste projeto foi analisar o desempenho do LCCH através de ensaios experimentais e de simulação, para comparar suas características com os modelos LCCS (associação do módulo supercondutor com o elemento *shunt*) e LCCEP (associação do módulo de chaves com o elemento *shunt*). Também foram selecionados algoritmos de detecção de curto-circuito responsáveis pelo acionamento das chaves semicondutoras, sendo que para o LCCEP e o LCCH foram aplicados o Método dos Mínimos Quadrados (MMQ) e um controle baseado em um circuito comparador analógico, respectivamente. Uma das contribuições deste trabalho foi propor um controle de operação do LCCH utilizando o sinal de tensão oriundo da transição do material supercondutor para o estado normal, devido a passagem de uma corrente maior do que seu valor de corrente crítica para identificação de eventos de curto-circuito. As vantagens em usar o sinal de tensão como forma de identificação de curtos-circuitos são a natureza intrínseca do material supercondutor (transições de estado supercondutor e normal), e um sistema de controle e condicionamento de sinal mais simples devido ao menor conteúdo de componentes harmônicas de tensão, observado em sistemas de distribuição.

Os resultados experimentais demonstraram uma redução de até 67% no primeiro pico da corrente de curto-circuito para o LCCH, enquanto o LCCEP e LCCS alcançaram reduções de 36% e 8%, respectivamente, considerando o cenário com maior magnitude de corrente obtido experimentalmente ($670 A_{pico}$). O sistema de controle implementado no LCCH, baseado na queda de tensão no módulo supercondutor, apresentou um tempo de atuação de $390 \mu s$, enquanto que com o algoritmo MMQ aplicado para o LCCEP foi de $650 \mu s$, sendo o primeiro método de detecção mais rápido em relação ao tempo de processamento e identificação do curto-circuito. Além disso, com o uso do módulo de chaves, foi possível manter a tensão em $42 V_{pico}$ durante o curto-circuito, prevenindo o afundamento de tensão observado sem um LCC, quando atingiu $29 V_{pico}$.

Devido a não completa limitação do LCCS para as magnitudes de corrente dos três cenários executados experimentalmente, foram realizados posteriormente ensaios com correntes maiores do que o valor da corrente crítica da fita supercondutora 2G em até 8 vezes. Foi possível verificar que o módulo supercondutor reduziu a corrente de curto-circuito em até 62,4% no primeiro semiciclo, o que indica sua capacidade de limitação para sistemas com potências maiores.

Simulações via PSCAD foram configuradas a partir dos dados do cenário 1, obtidos experimentalmente. O intuito foi validar os modelos propostos de LCCs, de forma que

possibilite suas aplicações para dimensionamento e especificações em sistemas de média e alta tensão. Com relação às formas de ondas e as magnitudes das correntes experimental e simulada para os três LCCs, foram verificadas aproximações satisfatórias que permitem estimar o comportamento desses dispositivos inseridos em um sistema elétrico. Essa mesma estimativa foi confirmada para determinar o comportamento da tensão nos LCCs que contém chaves semicondutoras. Além disso, o modelo da fita supercondutora 2G também permite calcular sua temperatura e a resistência, identificando seus valores limites e de estado (supercondutor e normal), durante o processo de limitação da corrente.

Também foram feitas simulações dos LCCs no sistema IEEE 13 barras para avaliação do desempenho destes equipamentos em um sistema de distribuição conhecido na literatura. Os resultados obtidos demonstraram que as três tecnologias são capazes de reduzir a corrente de curto-circuito em até 57% já no primeiro pico, assim como diminuir o afundamento de tensão a montante do ponto de instalação do LCC em até 36%, comparado ao caso sem aplicação de limitadores (prospectiva). Um ponto observado pelos resultados de simulação do módulo supercondutor, assim como nos testes experimentais, foi a necessidade de identificar fitas supercondutoras 2G capazes de apresentar uma resistência elevada suficiente para reduzir a corrente de curto-circuito em valores tais que permitissem a redução da quantidade de chaves em paralelo no arranjo total dos módulos para o LCCH.

Como sugestões de trabalhos futuros, ensaios em maiores potências podem ser realizados com os LCCs, assim como o dimensionamento de seus principais componentes para aplicações em tais sistemas. Além disso, devem ser estudados LCCs que utilizem fitas supercondutoras 2G com valores de resistências suficientemente altos para reduzir a corrente de curto-circuito no primeiro semiciclo e, conseqüentemente, reduzir o número total de chaves necessárias para o módulo do LCCH. Também poderão ser desenvolvidos modelos de simulação que reproduzam o comportamento térmico e elétrico de chaves semicondutoras de potência, aplicadas em ambientes com temperatura ambiente e criogênica. Outros estudos podem ser feitos visando aplicar a configuração do LCCH para proteção de sistemas do tipo MTDC.

Referências

- [1] PATIL, S.; THORAT, A. Development of fault current limiters: a review. In: IEEE. *2017 International conference on data management, analytics and innovation (ICDMAI)*. [S.l.], 2017. p. 122–126.
- [2] BARZEGAR-BAFROOEI, M. R.; FOROUD, A. A.; ASHKEZARI, J. D.; NIASATI, M. On the advance of sfcl: a comprehensive review. *IET Generation, Transmission & Distribution*, IET, v. 13, n. 17, p. 3745–3759, 2019.
- [3] SAFAEI, A.; ZOLFAGHARI, M.; GILVANEJAD, M.; GHAREHPETIAN, G. B. A survey on fault current limiters: Development and technical aspects. *International Journal of Electrical Power & Energy Systems*, Elsevier, v. 118, p. 105729, 2020.
- [4] SANTOS, G. dos; BITENCOURT, A.; QUEIROZ, A.; MARTINS, F.; SASS, F.; DIAS, D.; SOTELO, G.; POLASEK, A. Tests and recovery under load simulations of a novel bifilar resistive sfcl having undulated shape configuration. *Superconductor Science and Technology*, IOP Publishing, v. 34, n. 4, p. 045009, 2021.
- [5] CHEWALE, M.; SAVAKHANDE, V.; JADHAV, R.; KUPWADE, R.; SIDDHA, P. A comprehensive review on fault current limiter for power network. In: IEEE. *2019 International Conference on Recent Advances in Energy-efficient Computing and Communication (ICRAECC)*. [S.l.], 2019. p. 1–7.
- [6] KHAN, U. A.; LEE, J.-G.; AMIR, F.; LEE, B.-W. A novel model of hvdc hybrid-type superconducting circuit breaker and its performance analysis for limiting and breaking dc fault currents. *IEEE Transactions on Applied Superconductivity*, IEEE, v. 25, n. 6, p. 1–9, 2015.
- [7] CHEN, L.; LI, G.; HE, H.; CHEN, H.; LI, Y.; DING, M.; ZHANG, X.; XU, Y.; REN, L.; TANG, Y. Study on coordination of resistive sfcls and hybrid-type circuit breakers to protect a hvdc system with lcc and vsc stations. *IEEE Transactions on Applied Superconductivity*, IEEE, v. 30, n. 4, p. 1–6, 2020.
- [8] YANG, S. *Cryogenic characteristics of IGBTs*. Tese (Doutorado) — University of Birmingham, 2005.
- [9] DIAS, F.; QUEIROZ, A.; BITENCOURT, A.; NOGUEIRA, C.; SCOFANO, G.; FRANÇA, B.; SOTELO, G.; FORTES, M. Development of a full-scale switched reactor fault current limiter for distribution system.
- [10] HOBL, A.; ELSCHNER, S.; BOCK, J.; KRAMER, S.; JANKE, C.; SCHRAMM, J. Superconducting fault current limiters: a new tool for the “grid of the future”. IET, 2012.

- [11] QUEIROZ, A. T.; BITENCOURT, A. A.; NOGUEIRA, C. S.; MARTINS, F. G.; FERNANDO, J.; POLASEK, A.; SOTELO, G. G. Development of a hybrid fault current limiter. *IEEE Transactions on Applied Superconductivity*, IEEE, 2024.
- [12] RANGEL, Y. R.; QUEIROZ, A. T.; MARTINS, F. G.; DIAS, D. H.; SOTELO, G. G. Simulação de transitórios eletromagnéticos em uma rede real com a aplicação de um limitador de corrente de curto-circuito supercondutor resistivo. *Simpósio Brasileiro de Sistemas Elétricos-SBSE*, v. 2, n. 1, 2022.
- [13] SOUZA, M. F. de; QUEIROZ, A. T.; SOTELO, G. G.; MONTEIRO, P. R.; FORTES, M. Z.; POLASEK, A. Fault current limiters: a case study of protection and operational continuity for fpos. *Electrical Engineering*, Springer, p. 1–11, 2021.
- [14] MIYAMOTO, H. K.; QUEIROZ, A. T.; DIAS, D. H.; FRANÇA, B. W.; SASS, F.; SOTELO, G. G. Novel design of a hybrid superconducting fault current limiter with controlled solid-state device. *Journal of Microwaves, Optoelectronics and Electromagnetic Applications*, SciELO Brasil, v. 20, p. 334–347, 2021.
- [15] GUILLEN, D.; SALAS, C.; TRILLAUD, F.; CASTRO, L. M.; QUEIROZ, A. T.; SOTELO, G. G. Impact of resistive superconducting fault current limiter and distributed generation on fault location in distribution networks. *Electric Power Systems Research*, Elsevier, v. 186, p. 106419, 2020.
- [16] POLASEK, A.; QUEIROZ, A. T.; SOTELO, G. G.; SASS, F.; DIAS, D. H. N.; FRANÇA, B. W.; DE, M. C. Xxv snptee seminário nacional de produção e transmissão de energia elétrica 10 a 13 de novembro de 2019 belo horizonte-mg.
- [17] LIGHT, S. Modelagem de r-lccs e aplicação na melhoria da qualidade de energia.
- [18] TRENCH. *Air Core Serie Reactors*. Disponível em: <<https://trench-group.com/products/air-core-series-reactors/>>.
- [19] ABB. *Dispositivo Pirotécnico*. Disponível em: <<https://www.enwl.co.uk/globalassets/innovation/fcam/fault-current-active-management-appendix-1.pdf>>.
- [20] OHMIC. *Banco de Resistores*. Disponível em: <<https://ohmic.com.br/resistores-de-aterramento/>>.
- [21] MENDROCK, O. Short-circuit current limitation by series reactors. *Transmission and distribution*, p. 45–49, 2009.
- [22] SCAFFER, J. Triggered current limiters for closing bus ties, bypassing reactors and improving power quality. In: IEEE. *2000 Rural Electric Power Conference. Papers Presented at the 44th Annual Conference (Cat. No. 00CH37071)*. [S.l.], 2000. p. D4–1.
- [23] LAVAUD, J.; LEFORGEAIS, B.; HAZEL, T. Pyrotechnic current limiting devices—from design to operation. In: IEEE. *2014 Petroleum and Chemical Industry Conference Europe*. [S.l.], 2014. p. 1–8.
- [24] SCHAFFER, J. S.; HAZEL, T. Ensuring switchgear integrity in high-power installations. *IEEE Transactions on Industry Applications*, IEEE, v. 51, n. 3, p. 2641–2650, 2014.

- [25] PAULSON, G. E. Monitoring neutral-grounding resistors. In: IEEE. *Conference Record of 1999 Annual Pulp and Paper Industry Technical Conference (Cat. No. 99CH36338)*. [S.l.], 1999. p. 238–241.
- [26] SHORT, T. A. *Electric power distribution handbook*. [S.l.]: CRC press, 2014.
- [27] MITOLO, M. Grounding the neutral of electrical systems through low-resistance grounding resistors: an application case. *IEEE transactions on industry applications*, IEEE, v. 44, n. 5, p. 1311–1316, 2008.
- [28] ASGHAR, R. Fault current limiters types, operations and its limitations. *International Journal of Scientific & Engineering Research*, v. 9, n. 2, p. 1020–1027, 2018.
- [29] AHMED, M. M. R.; PUTRUS, G.; RAN, L.; PENLINGTON, R. Development of a prototype solid-state fault-current limiting and interrupting device for low-voltage distribution networks. *IEEE transactions on power delivery*, IEEE, v. 21, n. 4, p. 1997–2005, 2006.
- [30] SARMIENTO, H. G. A fault current limiter based on an lc resonant circuit: Design, scale model and prototype field tests. In: IEEE. *2007 iREP Symposium-Bulk Power System Dynamics and Control-VII. Revitalizing Operational Reliability*. [S.l.], 2007. p. 1–5.
- [31] FEI, W.; ZHANG, Y.; LU, Z. Novel bridge-type fcl based on self-turnoff devices for three-phase power systems. *IEEE transactions on power delivery*, IEEE, v. 23, n. 4, p. 2068–2078, 2008.
- [32] ABRAMOVITZ, A.; SMEDLEY, M. Survey of solid-state fault current limiters. *IEEE Transactions on power electronics*, Institute of Electrical and Electronics Engineers, Inc., 3 Park Avenue, 17 . . . , v. 27, n. 6, p. 2770–2782, 2012.
- [33] ONNES, H. K. Further experiments with liquid helium. g. on the electrical resistance of pure metals, etc. vi. on the sudden change in the rate at which the resistance of mercury disappears. In: *Through Measurement to Knowledge: The Selected Papers of Heike Kamerlingh Onnes 1853–1926*. [S.l.]: Springer, 1991. p. 267–272.
- [34] SOUSA, W. T. B. de. Transient simulations of superconducting fault current limiters. *Diss. Ph. D. Thesis, Dept. Elect. Eng, Federal University of Rio de Janeiro, Brazil*, 2015.
- [35] MEISSNER, W.; OCHSENFELD, R. Ein neuer effekt bei eintritt der supraleitfähigkeit. *Naturwissenschaften*, Springer-Verlag Berlin/Heidelberg, v. 21, n. 44, p. 787–788, 1933.
- [36] SHI, D. *High-temperature superconducting materials science and engineering: new concepts and technology*. [S.l.]: Elsevier, 1995.
- [37] SUTHERLAND, P. E. Analytical model of superconducting to normal transition of bulk high tc superconductor bscco-2212. *IEEE transactions on applied superconductivity*, IEEE, v. 16, n. 1, p. 43–48, 2006.

- [38] ELSCHNER, S.; BREUER, F.; WOLF, A.; NOE, M.; COWEY, L.; BOCK, J. Characterization of bscco 2212 bulk material for resistive current limiters. *IEEE transactions on applied superconductivity*, IEEE, v. 11, n. 1, p. 2507–2510, 2001.
- [39] PAUL, W. Superconducting fault current limiter-applications, technical and economical benefits, simulations and test results. *CIGRE 2000*, 2000.
- [40] CHA, Y. An empirical correlation for $e(j, t)$ of a melt-cast-processed bscco-2212 superconductor under self field. *IEEE transactions on applied superconductivity*, IEEE, v. 13, n. 2, p. 2028–2031, 2003.
- [41] GRUNDMANN, J. *Kennlinienfeldmessung und Modellierung der Auslösung und Quenchausbreitung in HTSL-Strombegrenzern*. [S.l.]: Cuvillier Verlag, 2008.
- [42] MÄDER, O. *Simulationen und Experimente zum stabilitätsverhalten von HTSL-bandleitern*. [S.l.]: KIT Scientific Publishing, 2014.
- [43] THERASSE, M.; DECROUX, M.; ANTOGNAZZA, L.; ABPLANALP, M.; FISCHER, Ø. Electrical characteristics of dybco coated conductors at high current densities for fault current limiter application. *Physica C: Superconductivity*, Elsevier, v. 468, n. 21, p. 2191–2196, 2008.
- [44] SOUSA, W. D.; POLASEK, A.; SILVA, F.; DIAS, R.; JURELO, A.; ANDRADE, R. D. Simulations and tests of mcp-bscco-2212 superconducting fault current limiters. *IEEE Transactions on Applied Superconductivity*, IEEE, v. 22, n. 2, p. 5600106–5600106, 2012.
- [45] LANGSTON, J.; STEURER, M.; WOODRUFF, S.; BALDWIN, T.; TANG, J. A generic real-time computer simulation model for superconducting fault current limiters and its application in system protection studies. *IEEE transactions on applied superconductivity*, IEEE, v. 15, n. 2, p. 2090–2093, 2005.
- [46] PAUL, W.; BAUMANN, T.; RHYNER, J.; PLATTER, F. Tests of 100 kw high-t/sub c/superconducting fault current limiter. *IEEE Transactions on applied superconductivity*, IEEE, v. 5, n. 2, p. 1059–1062, 1995.
- [47] HELLMANN, S.; ABPLANALP, M.; HOFSTETTER, L.; NOE, M. Manufacturing of a 1-mva-class superconducting fault current limiting transformer with recovery-underload capabilities. *IEEE Transactions on Applied Superconductivity*, IEEE, v. 27, n. 4, p. 1–5, 2017.
- [48] SANTOS, G. dos; SASS, F.; SOTELO, G.; FAJONI, F.; BALDAN, C.; RUPPERT, E. Multi-objective optimization for the superconducting bias coil of a saturated iron core fault current limiter using the ta formulation. *Superconductor Science and Technology*, IOP Publishing, v. 34, n. 2, p. 025012, 2021.
- [49] BARZEGAR, M. R.; NIASATI, M. Fusion trv limiter a solution to modify interrupting characteristics of cbs with presence of resonance type sfcl. In: IEEE. *2015 30th International Power System Conference (PSC)*. [S.l.], 2015. p. 92–98.
- [50] ZHANG, J.; GAO, Z.; SONG, N.; WEN, H.; XIAO, L.; LIN, L.; ZUO, Z. Dynamic simulation and tests of a three-phase high tc superconducting fault current limiter. *IEEE transactions on applied superconductivity*, IEEE, v. 12, n. 1, p. 896–899, 2002.

- [51] ELSCHNER, S.; KUDYMOW, A.; FINK, S.; GOLDACKER, W.; GRILLI, F.; SCHACHERER, C.; HOBL, A.; BOCK, J.; NOE, M. Ensysstrob—resistive fault current limiter based on coated conductors for medium voltage application. *IEEE transactions on applied superconductivity*, IEEE, v. 21, n. 3, p. 1209–1212, 2011.
- [52] ZHANG, J.; DAI, S.; TENG, Y.; ZHANG, D.; SONG, N.; ZHU, Z.; XU, X.; MA, T.; ZHANG, Z.; GAO, Z. Development, updating and long-term operations of a 10.5 kv hts fault current limiter. *Journal of Superconductivity and Novel Magnetism*, Springer, v. 27, n. 10, p. 2195–2203, 2014.
- [53] ELMITWALLY, A. Proposed hybrid superconducting fault current limiter for distribution systems. *International Journal of Electrical Power & Energy Systems*, Elsevier, v. 31, n. 10, p. 619–625, 2009.
- [54] KIM, J.-S.; LIM, S.-H.; KIM, J.-C. Comparative analysis on current limiting characteristics of hybrid superconducting fault current limiters (sfcls) with first half cycle limiting and non-limiting operations. *Journal of Electrical Engineering and Technology*, The Korean Institute of Electrical Engineers, v. 7, n. 5, p. 659–663, 2012.
- [55] PARK, S.-Y.; CHOI, H.-W.; JEONG, I.-S.; CHOI, H.-S. Current-limiting properties of a hybrid superconducting flux-offset-type fcl. *Journal of Superconductivity and Novel Magnetism*, Springer, v. 30, n. 11, p. 3167–3173, 2017.
- [56] NAM, S.; LEE, J.; LEE, W. S.; PARK, Y. G.; SONG, S.; JIN, H.; KO, T. K. Operational characteristics of a small-scale novel hybrid resistive-type sfcl with controlled power electronics. *IEEE Transactions on Applied Superconductivity*, IEEE, v. 25, n. 3, p. 1–5, 2015.
- [57] SOTELO, G. G.; SANTOS, G. dos; SASS, F.; FRANÇA, B. W.; DIAS, D. H. N.; FORTES, M. Z.; POLASEK, A.; JR, R. de A. A review of superconducting fault current limiters compared with other proven technologies. *Superconductivity*, Elsevier, v. 3, p. 100018, 2022.
- [58] MOKHBERDORAN, A.; CARVALHO, A.; LEITE, H.; SILVA, N. A review on hvdc circuit breakers. In: IET. *3rd renewable power generation conference (RPG 2014)*. [S.l.], 2014. p. 1–6.
- [59] MOHAMMADI, F.; ROUZBEHI, K.; HAJIAN, M.; NIAYESH, K.; GHAREHPETIAN, G. B.; SAAD, H.; ALI, M. H.; SOOD, V. K. Hvdc circuit breakers: A comprehensive review. *IEEE Transactions on Power Electronics*, IEEE, v. 36, n. 12, p. 13726–13739, 2021.
- [60] ZHANG, L.; ZOU, Y.; YU, J.; QIN, J.; VITTAL, V.; KARADY, G. G.; SHI, D.; WANG, Z. Modeling, control, and protection of modular multilevel converter-based multi-terminal hvdc systems: A review. *CSEE Journal of Power and Energy Systems*, CSEE, v. 3, n. 4, p. 340–352, 2017.
- [61] BARNES, M.; VILCHIS-RODRIGUEZ, D. S.; PEI, X.; SHUTTLEWORTH, R.; CWIKOWSKI, O.; SMITH, A. C. Hvdccircuit breakers—a review. *IEEE Access*, IEEE, v. 8, p. 211829–211848, 2020.

- [62] CHILD, M.; KOSKINEN, O.; LINNANEN, L.; BREYER, C. Sustainability guardrails for energy scenarios of the global energy transition. *Renewable and Sustainable Energy Reviews*, Elsevier, v. 91, p. 321–334, 2018.
- [63] CHANDIO, R. H.; CHACHAR, F. A.; SOOMRO, J. B.; ANSARI, J. A.; MUNIR, H. M.; ZAWBAA, H. M.; KAMEL, S. Control and protection of mmc-based hvdc systems: A review. *Energy Reports*, Elsevier, v. 9, p. 1571–1588, 2023.
- [64] ALASSI, A.; BAÑALES, S.; ELLABBAN, O.; ADAM, G.; MACIVER, C. HvdC transmission: Technology review, market trends and future outlook. *Renewable and Sustainable Energy Reviews*, Elsevier, v. 112, p. 530–554, 2019.
- [65] LANGWASSER, M.; CARNE, G. D.; LISERRE, M.; BISKOPING, M. Fault current estimation in multi-terminal hvdc grids considering mmc control. *IEEE Transactions on Power systems*, IEEE, v. 34, n. 3, p. 2179–2189, 2018.
- [66] PARK, S.-Y.; CHOI, H.-S. Operation characteristics of superconducting dc circuit breaker for reliability assessment in a transient state of mmc vsc-hvdc. *Journal of Electrical Engineering & Technology*, Springer, v. 18, n. 3, p. 1503–1511, 2023.
- [67] S-Innovations. *2G HTS Wire*. Disponível em: <<https://eng.s-innovations.ru/upload/iblock/935/9352a486c3c9a0056e89bfb69c5a3337.pdf>>.
- [68] American Superconductor. *2G HTS Wire*. Disponível em: <https://www.amsc.com/wp-content/uploads/SSAMP8612_DS_A40614WEB.pdf>.
- [69] SOUSA, W. D.; POLASEK, A.; DIAS, R.; MATT, C.; JR, R. de A. Thermal-electrical analogy for simulations of superconducting fault current limiters. *Cryogenics*, Elsevier, v. 62, p. 97–109, 2014.
- [70] SCHETTINO, H. J. Análise de limitador de corrente supercondutor resistivo para inserção de geradores ao sistema de transmissão. *Master dissertation*, Universidade Federal do Rio de Janeiro, 2016.
- [71] CORRENTE, S. D. U. L. D. Mestrado profissional em montagem industrial.
- [72] Hivron. *IGBT X2G300SD12P3*. Disponível em: <<http://www.hivron.com/contents/datasheet/X2G300SD12P3>>.
- [73] ABDALGADER, I. A.; KIVRAK, S.; ÖZER, T. Power performance comparison of sic-igbt and si-igbt switches in a three-phase inverter for aircraft applications. *Micro-machines*, MDPI, v. 13, n. 2, p. 313, 2022.
- [74] PHADKE, A. G.; THORP, J. S. *Computer relaying for power systems*. [S.l.]: John Wiley & Sons, 2009.
- [75] SCOFANO, G. S. Software embarcado para controle em tempo real de limitadores de corrente de curto-circuito de estado sólido. *Dissertação de Mestrado, Programa de Pós-Graduação em Engenharia Elétrica e de Telecomunicações, Universidade Federal Fluminense, Brasil*, 2021.
- [76] Infineon. *IGBT BSM50GB60DLC*. Disponível em: <<https://www.infineon.com/dgdl/Infineon-BSM50GB60DLC-DS-v01>>.

- [77] STEMMLE, M.; MERSCHER, F.; NOE, M.; HOBL, A. Ampacity—advanced superconducting medium voltage system for urban area power supply. In: IEEE. *2014 IEEE PES T&D Conference and Exposition*. [S.l.], 2014. p. 1–5.
- [78] HOBL, A.; GOLDACKER, W.; DUTOIT, B.; MARTINI, L.; PETERMANN, A.; TIXADOR, P. Design and production of the eccoflow resistive fault current limiter. *IEEE transactions on applied superconductivity*, IEEE, v. 23, n. 3, p. 5601804–5601804, 2013.
- [79] HONG, Z.; SHENG, J.; ZHANG, J.; LIN, B.; YING, L.; LI, Y.; JIN, Z. The development and performance test of a 10 kv resistive type superconducting fault current limiter. *IEEE transactions on applied superconductivity*, IEEE, v. 22, n. 3, p. 5600504–5600504, 2011.
- [80] MIYAMOTO, H. K. Limitador de corrente de curto-circuito híbrido com supercondutor e chave de estado sólido. *Diss. Master dissertation, Dept. Elect. Eng, Fluminense Federal University, Brazil*, 2020.
- [81] EKIN, J. Experimental techniques: Cryostat design, material properties and superconductor critical-current testing. *Chapter*, v. 5, p. 185–225, 2006.
- [82] UGLIETTI, D.; SEEBER, B.; ABACHERLI, V.; BANNO, N.; FLUKIGER, R. Critical current vs. strain for lts wires up to 21 t. *IEEE transactions on applied superconductivity*, IEEE, v. 15, n. 2, p. 3652–3655, 2005.
- [83] GUI, H.; CHEN, R.; NIU, J.; ZHANG, Z.; TOLBERT, L. M.; WANG, F. F.; BLALOCK, B. J.; COSTINETT, D.; CHOI, B. B. Review of power electronics components at cryogenic temperatures. *IEEE transactions on power electronics*, IEEE, v. 35, n. 5, p. 5144–5156, 2019.
- [84] PARK, C.; MAUGER, M.; DAMLE, T.; HUH, J.; STEINHOFF, S.; GRABER, L. Cryogenic power electronics: Press-pack igbt modules. In: IOP PUBLISHING. *IOP Conference Series: Materials Science and Engineering*. [S.l.], 2020. v. 756, n. 1, p. 012009.
- [85] CHEN, Y.; CHEN, X.-Y.; LI, T.; FENG, Y.-J.; LIU, Y.; HUANG, Q.; LI, M.-Y.; ZENG, L. Experimental investigations of state-of-the-art 650-v class power mosfets for cryogenic power conversion at 77k. *IEEE Journal of the Electron Devices Society*, IEEE, v. 6, p. 8–18, 2017.
- [86] DISTRIBUIÇÃO, P. de. Módulo 8—qualidade da energia elétrica. *Agência Nacional de Energia Elétrica—ANEEL*, 2010.
- [87] SuperPower. *Soldering Instructions*. Disponível em: <<https://www.superpower-inc.com/>>.
- [88] SHAHIDEHOPOUR, M. Ieee power and energy society, ieee test feeders. *Internet link: <http://sites.ieee.org/pes-testfeeders>*, 2005.
- [89] ARRITT, R.; DUGAN, R. Matching the ieee test feeder short circuit results. In: IEEE. *PES T&D 2012*. [S.l.], 2012. p. 1–7.

-
- [90] KERSTING, W.; SHIREK, G. Short circuit analysis of iee test feeders. In: IEEE. *PES t&d 2012*. [S.l.], 2012. p. 1–9.

APÊNDICE A

Neste apêndice é apresentado o código para simulação da fita supercondutora 2G da SuperOx [67], desenvolvido em Fortran no PSCAD.

```

#LOCAL REAL temp1, temp2, temp3, temp4, temp5, temp6, Rfitatemp, p1, p2, p3,
p4, p40, p5, p6, psup, R1, R2, R3, R4, R5, R6, I1, I2, I3, I4, I5, I6, X1, X2, X3, X4, X5,
X6, X7, X8, X9, X10, X11, X12, X13, X14, X15, X16, X17, X18, X19, X20, X21, X22,
X23, X24, X25, X26, X27, X28, X29, X30, X31, X32, X33, X34, X35, X36, X37, X38,
X39, X40, Y1, Y2

```

!Rfita = Resistencia Equivalente da Fita

!Rfitatemp = Variavel auxiliar para Rfita

!Te1, Te2, Te3, Te4, Te5 e Te6 = temperatura da camada de copper bottom, silver bottom, hastelloy, supercondutor (REBCO), silver top e copper top, respectivamente

!X22 = Coeficiente de Conveccao

!p1, p2, p3, p4, p5 e p6 = resistividade do copper bottom, silver bottom, hastelloy, supercondutor (REBCO), silver top e copper top, respectivamente

!p40 = Variavel Auxiliar para a Resistividade de Supercondutor p4

!R1, R2, R3, R4, R5 e R6 = resistência do copper bottom, silver bottom, hastelloy, supercondutor (REBCO), silver top e copper top, respectivamente

!I1, I2, I3, I4, I5 e I6 = corrente que atravessa na camada de copper bottom, silver bottom, hastelloy, supercondutor (REBCO), silver top e copper top, respectivamente

!X Variaveis do Algoritmo

!Y = Constantes do Algoritmo

!STORF(NSTORF) Armazena os valores para as proximas iteracoes

```
temp1=STORF(NSTORF)
temp2=STORF(NSTORF+1.0)
temp3=STORF(NSTORF+2.0)
temp4=STORF(NSTORF+3.0)
temp5=STORF(NSTORF+4.0)
temp6=STORF(NSTORF+5.0)
p4=STORF(NSTORF+6.0)
```

!O TIMEZERO define a saída inicial do tempo zero

```
IF (TIMEZERO) THEN
```

```
    temp1=77.0
    temp2=77.0
    temp3=77.0
    temp4=77.0
    temp5=77.0
    temp6=77.0
    p4=0.0000000001
```

```
END IF
```

!A entrada foi multiplicada por 1000 devido ao PSCAD realizar as contas em kilo

```
$It=$It*1000.0
```

!A senoide de entrada necessita deste IF devido a passagem por zero (evita divisao por zero)

```
IF($It.eq.0.0)THEN
```

```
    $It=0.01**30.0
```

```
END IF
```

!\$Vfase E Icritica sao os parametros de entrada definidos previamente

!COMPRIMENTO DA FITA = Calcula o tamanho da fita em funcao de Vfase (Considera-se uma queda de tensao maxima de 0,5 V para cada cm de fita)

$$Y1=\$Vfase/0.5$$

!CORRENTE CRITICA = Aplica o valor Icritica

$$Y2=\$Icritica$$

!Calculos de resistividade [ohm*cm] do material de cada camada, em funcao da temperatura [K] obtidas no passo anterior para cada camada

!Copper bottom

$$p1=(-3.06*(10.0^{**}-7.0))+(6.841*(10.0^{**}-9.0)*temp1)$$

!Silver bottom

$$p2=(-2.0*(10.0^{**}-7.0))+(7.0*(10.0^{**}-9.0)*temp2)$$

!Hastelloy

$$p3=(1.202*(10.0^{**}-4.0))+(8.957*(10.0^{**}-9.0)*temp3)$$

!Supercondutor (REBCO)

!p4 e calculado no metodo iterativo de estabilização

!Silver top

$$p5=(-2.0*(10.0^{**}-7.0))+(7.0*(10.0^{**}-9.0)*temp5)$$

!Copper top

$$p6=(-3.06*(10.0^{**}-7.0))+(6.841*(10.0^{**}-9.0)*temp6)$$

!Calculos de resistencia [ohm] de cada camada

!Copper bottom

$$R1=p1*(Y1/(0.0002*1.2))$$

!Silver bottom

$$R2=p2*(Y1/(0.0004*1.2))$$

!Hastelloy

$$R3=p3*(Y1/(0.0040*1.2))$$

!Supercondutor (REBCO)

$$R4=(p4*(Y1/(0.0001*1.2)))+0.0000000000000001$$

!Silver top

$$R5=p5*(Y1/(0.0004*1.2))$$

!Copper top

$$R6=p6*(Y1/(0.0002*1.2))$$

!Calculo de Rfita

$$Rfitatemp=1.0/((1.0/R1)+(1.0/R2)+(1.0/R3)+(1.0/R4)+(1.0/R5)+(1.0/R6))$$

!Calculo da corrente [A] que atravessa a camada supercondutora (obtida atraves de divisor de corrente)

$$I5=(Rfitatemp/R4)*abs(\$It)$$

!Er = Atribui um valor inicial de erro para o metodo iterativo de estabilizacao

$$X1=1.0$$

!Atribui para X2 o valor de I4 inicialmente calculado acima

$$X2=I4$$

!Metodo iterativo de estabilizacao = metodo numerico para estabilizar os valores de corrente e resistividade da camada supercondutora

!Enquanto Er for maior do que 0.01, faca

DO WHILE (abs(X1) .GT. 0.01)

!Se temp4 estiver abaixo da temperatura critica (92 K), entao

IF (temp4 .LT. 92.0) THEN

!Calculos da resistividade do supercondutor [ohm*cm], em funcao da temperatura e corrente atuais, nas regioes de

!Flux-Creep

$$X3=(0.000001*(((X2*(92.0-77.0))/(Y2*(92.0-temp4)))**30.0))/(X2/0.00012)$$

!Flux-Flow

$$X4=(0.015*(((X2*(92.0-77.0))/(Y2*(92.0-temp4)))**5.0))/(X2/0.00012)$$

!Normal State (a resistividade varia linearmente apenas com a temperatura)

$$X5=(0.01*temp4)-0.1$$

!Determina em qual regioa (resistividade) a camada supercondutora se encontra (menor ponto obtido entre as tres retas que caracterizam as regioes)

$$X5=\min(X3,X4,X5)$$

ELSE

!A camada supercondutora ja se encontra na regioa de Normal State

$$X5=(0.01*\text{temp4})-0.1$$

ENDIF

!Atualiza o valor da resistencia da camada supercondutora

$$X3=(X5*(Y1/(0.0001*1.2)))+0.0000000000000001$$

!Atualiza o valor da resistencia equivalente da fita

$$X4=1.0/((1.0/R1)+(1.0/R2)+(1.0/R3)+(1.0/R4)+(1.0/X3)+(1.0/R6))$$

!Atualiza o valor da corrente que atravessa a camada supercondutora

$$X6=(X4/X3)*\text{abs}(\$It)$$

!Atribui o valor de Er atual (X7), com base na diferença percentual entre a corrente atual (X6) e a corrente anterior (X2)

$$X7=100.0*((X6-X2)/X6)$$

!Determinacao do fator de correcao (X8), com base nos valores de Er anterior (X1) e de Er atual (X7)

$$\text{IF } (((X7 .GT. 0.0) .AND. (X1 .GT. 0.0)) .OR. ((X7 .LT. 0.0) .AND. (X1 .LT. 0.0)))$$

THEN

$$X8=0.02+0.08$$

ELSE

$$X8=0.02+0.08 \quad X8=0.02$$

ENDIF

!Correcao/atualizacao do valor da corrente anterior (X2), com base na corrente atual(X6) e no fator de correcao (X8)

$$X2=X2+(X8*(X6-X2))$$

!Atualizacao de Er anterior (X1), com base no valo calculado de Er atual (X7)

$$X1=X7$$

END DO

!Atualiza o valor de p4, corrigido pelo metodo iterativo de estabilizacao

$$p4=X5$$

!Atualiza o valor de R4, corrigido pelo metodo iterativo de estabilizacao

$$R4=X3$$

!Atualiza o valor de Rfitatemp, corrigido pelo metodo iterativo de estabilizacao

$$Rfitatemp=X4$$

!Atualiza o valor de I4, corrigido pelo metodo iterativo de estabilizacao

$$I4=X6$$

!Calculos das demais correntes que atravessam as camadas [A]

!Copper bottom

$$I1=(Rfitatemp/R1)*abs(\$It)$$

!Silver bottom

$$I2=(Rfitatemp/R2)*abs(\$It)$$

!Hastelloy

$$I3=(Rfitatemp/R3)*abs(\$It)$$

!Silver top

$$I5=(Rfitatemp/R5)*abs(\$It)$$

!Copper top

$$I6=(Rfitatemp/R6)*abs(\$It)$$

!Calculos de calor específico [J/(g.K)] do material de cada camada

!Copper bottom

$$X1=(390.9-593.4*\exp(-0.014*temp1))*0.001$$

!Silver bottom

$$X2=(220.56+(0.0460488*\text{temp}2))*0.001$$

!Hastelloy

$$X3=0.18995+(2.0*0.19139*(1.0-(\exp(-\text{temp}3/309.98354))))$$

!Supercondutor (REBCO)

$$X4=(0.39*((250.0/\text{temp}4)**2.0))*((\exp(250.0/\text{temp}4))$$

$$/(((\exp(250.0/\text{temp}4))-1.0)**2.0))$$

!Silver top

$$X5=(220.56+(0.0460488*\text{temp}5))*0.001$$

!Copper top

$$X6=(390.9-593.4*\exp(-0.014*\text{temp}6))*0.001$$

!Massa específica [g/cm³] do material de cada camada

!Cobre = 8.92

!Silver bottom = 10.47

!Hastelloy = 8.9

!Supercondutor (REBCO) = 6.3

!Calculos da capacidade termica [F] de cada camada (capacidade de armazenamento de calor no interior de cada camada)

!Copper bottom

$$X1=8.92*X1*0.0002*(Y1*1.2)$$

!Silver bottom

$$X2=10.47*X2*0.0004*(Y1*1.2)$$

!Hastelloy

$$X3=8.9*X3*0.0040*(Y1*1.2)$$

!Supercondutor (REBCO)

$$X4=6.3*X4*0.0001*(Y1*1.2)$$

!Silver top

$$X5=10.47*X5*0.0004*(Y1*1.2)$$

!Copper top

$$X6=8.92*X6*0.0002*(Y1*1.2)$$

!Calculos de condutividade termica [W/(K.cm)] do material de cada camada

!Copper bottom

$$X7=(402.7+(2076.0*(0.965**temp1)))*0.01$$

!Silver bottom

$$X8=(420.864+(501.782*(0.956**temp2)))*0.01$$

!Hastelloy

$$X9=(3.873+(0.017*temp3))*0.01$$

!Supercondutor (REBCO)

$$X10=0.05$$

!Silver top

$$X11=(420.864+(501.782*(0.956**temp5)))*0.01$$

!Copper top

$$X12=(402.7+(2076.0*(0.965**temp6)))*0.01$$

!Calculos da diferenca de temperatura entre o meio externo (nitrogenio liquido) e as camadas externas

!Copper bottom

$$X19=temp1-77.0$$

!Copper top

$$X20=temp6-77.0$$

!Determinacao dos coeficientes de conveccao [W/(K.cm2)] (maiores detalhes, tese SOUSA/2015 - Figura 5.11, pag. 72)

!Copper bottom

!Se a diferenca de temperatura for menor que 2, entao

IF (X19 .LT. 2.0) THEN

!Coeficiente de conveccao na regio free convection

$$X21=0.18$$

ELSE

!Se a diferenca de temperatura for maior que 26.5, entao

IF (X19 .GT. 26.5) THEN

!Coeficiente de conveccao na regio film boiling

$$X21=0.03$$

ELSE

!Coeficiente de conveccao na regio bubble boiling

$$X21=3.8147-(2.8209*X19)+(0.72328*(X19**2.0))-(0.049438*(X19**3.0))$$
$$+(0.001325*(X19**4.0))-(0.000012773*(X19**5.0))$$

$$X21=X21/X19$$

ENDIF

ENDIF

!Copper top

!Se a diferenca de temperatura for menor que 2, entao

IF (X20 .LT. 2.0) THEN

!Coeficiente de conveccao na regio free convection

$$X22=0.18$$

ELSE

!Se a diferenca de temperatura for maior que 26.5, entao

IF (X20 .GT. 26.5) THEN

!Coeficiente de conveccao na regio film boiling

$$X22=0.03$$

ELSE

!Coeficiente de conveccao na regio bubble boiling

$$X22=3.8147-(2.8209*X20)+(0.72328*(X20**2.0))-(0.049438*(X20**3.0))$$

$$+(0.001325*(X20**4.0))-(0.000012773*(X20**5.0))$$

$$X22=X22/X20$$

ENDIF

ENDIF

!Calculos da resistencia termica por conveccao [ohm] (resistencia a transferencia convectiva de calor entre o nitrogenio liquido e as camadas externas)

!Copper bottom

$$X17=1.0/(X21*Y1*1.2)$$

!Copper top

$$X18=1.0/(X22*Y1*1.2)$$

!Calculos de resistencia termica por conducao [ohm] de cada camada (resistencia ao fluxo de calor por conducao em cada camada)

!Copper bottom

$$X7=0.0002/(X7*Y1*1.2)$$

!Silver bottom

$$X8=0.0004/(X8*Y1*1.2)$$

!Hastelloy

$$X9=0.0040/(X9*Y1*1.2)$$

!Supercondutor (REBCO)

$$X10=0.0001/(X10*Y1*1.2)$$

!Silver top

$$X11=0.0004/(X11*Y1*1.2)$$

!Copper top

$$X12=0.0002/(X12*Y1*1.2)$$

!Calculos de condutancia [S] entre as camadas e entre as camadas externas com o nitrogenio liquido

!G1 = nitrogenio liquido + copper bottom/2

$$X23=1.0/(X17+(X7/2.0))$$

!G2 = copper bottom/2 + silver bottomm/2

$$X24=1.0/((X7+X8)/2.0)$$

!G3 = silver bottom/2 + hastelloy/2

$$X25=1.0/((X8+X9)/2.0)$$

!G4 = hastelloy/2 + supercondutor/2

$$X26=1.0/((X9+X10)/2.0)$$

!G5 = supercondutor/2 + silver top/2

$$X27=1.0/((X10+X11)/2.0)$$

!G6 = silver top/2 + copper topp/2

$$X28=1.0/((X11+X12)/2.0)$$

!G7 = copper top/2 + nitrogenio liquido

$$X29=1.0/((X12/2.0)+X18)$$

!Calculos da potencia eletrica dissipada [W] no interior de cada camada (devido a passagem da corrente)

!Copper bottom

$$X33=R1*(I1**2.0)$$

!Silver bottom

$$X34=R2*(I2**2.0)$$

!Hastelloy

$$X35=R3*(I3**2.0)$$

!Supercondutor (REBCO)

$$X36=R4*(I4**2.0)$$

!Silver top

$$X37=R*(I5**2.0)$$

!Copper top

$$X38=R6*(I6**2.0)$$

!Calculos da temperatura [K] no interior de cada camada (maiores detalhes, dissertacao SCHETTINO/2016 - Equacao 4.18, pag. 63)

!Pre-multiplicacao de matrizes: $|B|=|A|^{-1} \cdot |C| \Leftrightarrow |C|=|A| \cdot |B|$

!Parte dos calculos da equacao de matrizes $|C|=|A| \cdot |B|$

!Parte da equacao linear 1 (copper bottom)

$$X33=(X1*temp1)+(DELTA*(X33+(X23*77)+(X24*temp2)))$$

!Parte da equacao linear 2 (silver bottom)

$$X34=(X2*temp2)+(DELTA*(X34+(X24*temp1)+(X25*temp3)))$$

!Parte da equacao linear 3 (hastelloy)

$$X35=(X3*temp3)+(DELTA*(X35+(X25*temp2)+(X26*temp4)))$$

!Parte da equacao linear 4 (supercondutor)

$$X36=(X4*temp4)+(DELTA*(X36+(X26*temp3)+(X27*temp5)))$$

!Parte da equacao linear 5 (silver top)

$$X37=(X5*temp5)+(DELTA*(X37+(X27*temp4)+(X28*temp6)))$$

!Parte da equacao linear 6 (copper top)

$$X38=(X6*temp6)+(DELTA*(X38+(X28*temp5)+(X29*77)))$$

!Termino dos calculos da equacao de matrizes $|C|=|A| \cdot |B|$ (temperatura no interior de cada camada)

!Temperatura no interior do copper bottom

$$temp1=X33/(X1+(DELTA*(X23+X24)))$$

!Temperatura no interior do silver bottom

$$temp2=X34/(X2+(DELTA*(X24+X25)))$$

!Temperatura no interior do hastelloy

$$temp3=X35/(X3+(DELTA*(X25+X26)))$$

!Temperatura no interior do supercondutor

$$\text{temp4}=\text{X36}/(\text{X4}+(\text{DELT}*(\text{X26}+\text{X27})))$$

!Temperatura no interior do silver top

$$\text{temp5}=\text{X37}/(\text{X5}+(\text{DELT}*(\text{X27}+\text{X28})))$$

!Temperatura no interior do copper top

$$\text{temp6}=\text{X38}/(\text{X6}+(\text{DELT}*(\text{X28}+\text{X29})))$$

$$\text{\$Te1}=\text{temp1}$$

$$\text{\$Te2}=\text{temp2}$$

$$\text{\$Te3}=\text{temp3}$$

$$\text{\$Te4}=\text{temp4}$$

$$\text{\$Te5}=\text{temp5}$$

$$\text{\$Te6}=\text{temp6}$$

$$\text{\$Rfita}=\text{Rfitatemp}$$

$$\text{p40}=\text{p4}$$

$$\text{STORF}(\text{NSTORF})=\text{\$Te1}$$

$$\text{STORF}(\text{NSTORF}+1.0)=\text{\$Te2}$$

$$\text{STORF}(\text{NSTORF}+2.0)=\text{\$Te3}$$

$$\text{STORF}(\text{NSTORF}+3.0)=\text{\$Te4}$$

$$\text{STORF}(\text{NSTORF}+4.0)=\text{\$Te5}$$

$$\text{STORF}(\text{NSTORF}+5.0)=\text{\$Te6}$$

$$\text{STORF}(\text{NSTORF}+6.0)=\text{p40}$$

$$\text{NSTORF}=\text{NSTORF}+7.0$$